

СОВРЕМЕННАЯ ЭЛЕКТРОНИКА 7 2008

www.soel.ru

Решения для систем
идентификации и доступа

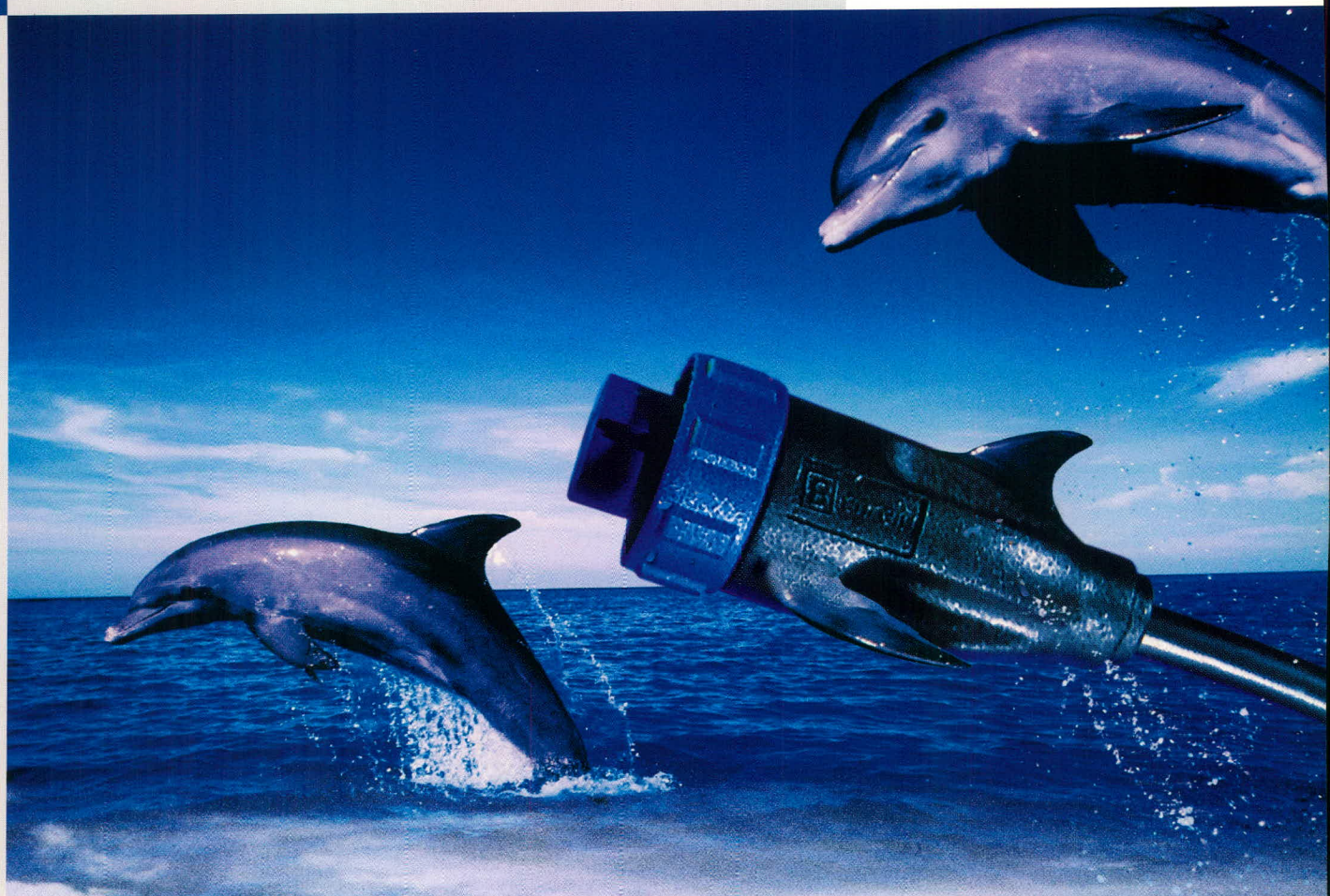
Современные ПЛИС фирмы Xilinx

Полупроводниковые датчики газов

Адаптивная фильтрация
неклассифицированных выборок

ВСЕГДА В СВОЕЙ СТИХИИ!

B BULGIN



Компания Bulgin Components производит цилиндрические герметичные разъемы, разъемы IP68 для систем передачи данных USB и ETHERNET, переключатели со светодиодной индикацией IP66 – IP68, держатели батарей и предохранителей, силовые разъемы.

Многие изделия компании стали промышленным стандартом.

ВЛАГОЗАЩИЩЁННЫЕ РАЗЪЕМЫ И КНОПЧНЫЕ ПЕРЕКЛЮЧАТЕЛИ BULGIN



Серия Ethernet Buccaneer

Серия FireWire Buccaneer

IP68 Bluetooth Adapter



www.bulgin.co.uk

Официальный дистрибьютор компании Bulgin на территории России и стран СНГ

PROSOFT® АКТИВНЫЙ КОМПОНЕНТ ВАШЕГО БИЗНЕСА

(495) 232-2522 • info@prochip.ru • www.prochip.ru

Главный редактор

Александр Майстренко

Зам. главного редактора

Татьяна Крюк

Редакционная коллегия

Андрей Данилов, Олег Фёдоров

Вёрстка

Александр Либков

Обложка

Дмитрий Юсим

Служба распространения

(circul@soel.ru)

Мария Кашайкина, Ольга Галыбина

Служба рекламы

advert@soel.ru

Издательство «СТА-ПРЕСС»

Директор Константин Седов

Почтовый адрес: 119313, Москва, а/я 26

Телефон: (495) 232-0087

Факс: (495) 232-1653

Сайт: www.soel.ru

E-mail: info@soel.ru

Журнал выходит 9 раз в год

Тираж 10 000 экземпляров

Журнал зарегистрирован в Федеральной службе по надзору за соблюдением законодательства в сфере массовых коммуникаций и охране культурного наследия (свидетельство ПИ № ФС77-18792 от 28 октября 2004 года)

Свидетельство № 00271-000 о внесении

в Реестр надёжных партнеров Торгово-промышленной палаты Российской Федерации

Цена договорная

Отпечатано:

ОАО «Полиграфический комплекс

«Пушкинская площадь»

Адрес:

109548, г. Москва, ул. Шоссейная, д. 4д

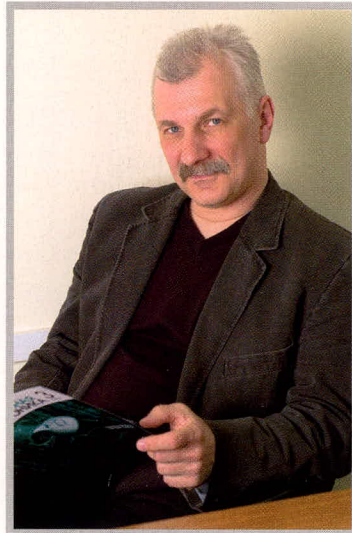
Перепечатка материалов допускается только с письменного разрешения редакции.

Ответственность за содержание рекламы несут рекламодатели.

Ответственность за содержание статей несут авторы.

Материалы, переданные редакции, не рецензируются и не возвращаются.

© СТА-ПРЕСС, 2008



Уважаемые читатели!

Начинается очередной рабочий год. Что ждёт нашу электронику в этом году? Какие перспективы, достижения, прорывы ждут нас? Многое зависит от того, насколько успешно будет выполняться Стратегия развития электронной промышленности России. Напомним, что стратегия, принятая год назад, определяет пути и темпы развития отрасли до 2025 г. В ближайшее время должно состояться правительственное совещание, на котором стратегия подвергнется коррекции. Поскольку объём оборонных заказов для производителей электроники в ближайшее время не увеличится, последние будут сориентированы не только на военную, но и на гражданскую продукцию. Помимо скорректированной стратегии, на совещании планируется обсудить налоговые льготы для российских предприятий и таможенную политику по отношению к импорту компонентов. Отмена пошлин на ввоз электронных компонентов очень волнует российских дистрибьюторов, не случайно этот вопрос наиболее активно поднимается в принадлежащих им СМИ. Но заинтересованы ли в снижении стоимости импортных компонентов отечественные производители, о защите которых нам так часто приходится слышать? Они привыкли работать в рамках гособоронзаказа, а к работе на рынке не привыкли. Утрату рыночных позиций они компенсируют повышением цен на свою продукцию, так что дешёвый импорт не в их интересах. Правда, остаётся вариант корпоративного сговора дистрибьюторов, в результате которого вместо снижения цен на импорт произойдёт увеличение их прибылей. Мне почему-то этот вариант представляется наиболее вероятным. Поживём – увидим! А пока ожидание политических событий можно скрасить чтением этого журнала. Надеюсь, в нём вы найдёте что-нибудь интересное для себя!

*С уважением,
Александр Майстренко*

Market

News from the Russian Market	4
------------------------------------	---

Modern Technologies

Solutions for Safety, Identification, and Access Control Systems	8
--	---

Iliya Vasil'ev

New-Generation Industrial Floors from ROMEX®	10
--	----

Larisa Grezer

Components

Virtex-5 and Other Advanced FPGA from Xilinx	10
--	----

Iliya Tarasov

AT32UC3 Microcontrollers with AVR32 Core (Part 2)	16
---	----

Pavel Red'kin

Sensitive Semiconductor Elements for Gas Sensors and Alarm Systems	22
--	----

Vadim Buslov, Vladimir Kozhevnikov, Dmitriy Kulikov, Stanislav Rembeza, and Dmitriy Russkikh

Introduction into the Cortex-M3 Architecture (part 2)	28
---	----

Pavel Vovk

Circuit Design

Generators Based on Digital Circuits (part 2)	32
---	----

Sergey Kopylov, Dmitriy Nikolaev, and Gennadiy Shishkin

PLC Transceiver Based on K1446XK1 Circuit	36
---	----

Aleksei Malyarov, Aleksandr Nesterov, and Yuriy Troitskii

Projects

Garage Electronics	40
--------------------------	----

Sergey Shishkin

Design and Simulation

TopoR CAD System: Routing of Printed Circuit Boards with BGA Components	44
---	----

Sergey Luzin and Oleg Polubasov

Altium Designer Summer 08: Development and Compilation of Electrical Schematic Diagrams	50
---	----

Aleksei Sabunin

Practical Course for Simulation of Magnetically Controlled Position and Velocity Sensors Using FLUX Finite-Element Program Package. Part 2: Magnetostatic Simulation of Components in the Working Zone of the Sensor	58
--	----

Svetlana Sysoeva

Adaptive Filtering of Nonclassified Samples of Observation	68
--	----

Vladimir Bartenev

Practical Course of End-to-End Design of Digital Devices Based on Xilinx FPGA (part 16)	72
---	----

Valeriy Zotov

РЫНОК

- 4 Новости российского рынка

Современные технологии

- 8 Решения для систем безопасности, идентификации и доступа

Илья Васильев

- 10 Промышленные полы новейшего поколения от ROMEX®

Лариса Грезер

Компоненты

- 12 Virtex-5 и другие современные ПЛИС фирмы Xilinx

Илья Тарасов

- 16 Микроконтроллеры AT32UC3 с ядром AVR32 (часть 2)

Павел Редькин

- 22 Полупроводниковые чувствительные элементы для датчиков газов и систем сигнализации

Вадим Буслов, Владимир Кожевников, Дмитрий Куликов, Станислав Рембеза, Дмитрий Русских

- 28 Введение в архитектуру Cortex-M3 (часть 2)

Павел Вовк

Схемные решения

- 32 Генераторы на основе цифровых микросхем (часть 2)

Сергей Копылов, Дмитрий Николаев, Геннадий Шишкин

- 36 PLC-приёмопередатчик на базе микросхемы K1446XK1

Алексей Маляров, Александр Нестеров, Юрий Троицкий

Проекты

- 40 Электроника для гаража

Сергей Шишкин

Проектирование и моделирование

- 44 САПР TороR: трассировка печатных плат с BGA-компонентами

Сергей Лузин, Олег Полубасов

- 50 Altium Designer Summer 08 – разработка и компиляция электрических принципиальных схем

Алексей Сабунин

- 58 Практический курс моделирования магнитоуправляемых датчиков положения и скорости на базе конечно-элементного программного пакета FLUX.

Часть 2. Магнитоэстатическое моделирование компонентов рабочей зоны датчика

Светлана Сысоева

- 68 Адаптивная фильтрация неклассифицированных выборок наблюдения

Владимир Бартенев

- 72 Практический курс сквозного проектирования цифровых устройств на основе ПЛИС фирмы Xilinx (часть 16)

Валерий Зотов

Новости российского рынка

Компоненты

Импортозамещающие микросхемы от «Миландра»

Компания ЗАО «ПКК Миландр» сообщает о разработке первых в России микросхем управления питанием – понижающих и повышающих преобразователей напряжения. Данные микросхемы можно использовать как в технике специального назначения (авиатехника, военная электроника, изделия, требующие повышенной надёжности и т.д.), так и в гражданской продукции. Были разработаны аналоги таких зарубежных микросхем, как MAX1644EAE (1310ПН1У), SC4215 (1309EP1Т) и LM3671. Выпуск первой микросхемы уже начат, она предоставляется заинтересованным предприятиям, остальные находятся в финальной стадии разработки. Также разрабатывается ещё одна микросхема управления питанием – повышающий преобразователь напряжения DS9266. Внесение аналога MAX1644EAE в ограничительный перечень МОП планируется на конец 2008 г., а аналогов SC4215 и LM3671 – на середи-

ну 2009 г. Успешное развитие данного направления отечественных микросхем позволит более активно применять в российских разработках цифровые микросхемы и добиваться полного импортозамещения.

www.milandr.ru
Тел. (495) 739-0282

ПРОСОФТ представляет кнопочные переключатели от компании BULGIN Components

Компания ПРОСОФТ представляет новые кнопочные переключатели промышленного применения от компании BULGIN Components со светодиодами белого цвета свечения и двухцветным вариантом подсветки для монтажа на приборную панель. К стандартным цветам светодиодов – красному, синему, зелёному, янтарному – добавлен белый цвет. Кроме того, теперь доступны кнопочные переключатели с двухцветным вариантом подсветки. Доступные модификации – красный/зелёный, красный/синий, синий/зелёный. Тип подсветки – точечная и кольцевая.

Корпуса новых переключателей изготовлены из высококачественной нержавеющей стали. Светодиод защищён специальной линзой из поликарбоната. Степень защиты – IP66. Коммутируемая нагрузка составляет 50 мА/24 В, минимальное количество механических и электрических срабатываний – 750 000 и 35 000 операций соответственно.

Новые кнопочные переключатели, как и другие представители данного семейства, – однополюсные кнопочные переключатели без фиксации положения. Установочные габариты для данной серии стандартные: внешний диаметр составляет 22 мм. С обратной стороны приборной панели переключатели выступают менее чем на 33 мм. Исполнение контактов – под пайку и винтовое крепление.

Приобрести кнопочные переключатели можно у официального дистрибьютора BULGIN Components на территории России и стран СНГ – компании ПРОСОФТ.

www.prosoft.ru
Ntk/ (495) 234-0636

Узлы и модули

Curtiss-Wright XMC-E2202: четырёхканальный цифровой приёмник для радиолокации, программного радио (SDR) и радиотехнической разведки

Компания Curtiss-Wright Controls Embedded Computing – производитель встраиваемых компьютерных плат и систем для военных применений – выпустила цифровой приёмник для систем радиолокации, программного радио (SDR) и радиотехнической разведки.

Модуль XMC-E2202 выполнен в мезонинном формате XMC (стандарт VITA 42 Switched Mezzanine Card) и содержит четырёхканальный АЦП с разрешением 16 бит и частотой выборки 160 Msps и две ПЛИС, одна из которых, Xilinx Virtex-5 SX95T, предназначена для цифровой обработки

оцифрованного радиочастотного сигнала, а другая выполняет управляющие функции. К обрабатываемой ПЛИС подключена память ZBT RAM объёмом 16 Мб.

Модуль XMC-E2202 имеет восьмиполосный интерфейс PCI Express, который обеспечивает скорость обмена с базовой платой-носителем до 2 Гб/с. Альтернативно для обмена может быть использована также шина PCI-X 64 бит/133 МГц.

Для разработки пользовательских блоков Virtex-5 SX95T поставляется комплект разработчика FDK (Firmware Development Kit). Программное обеспечение – драйверы для операционных систем VxWorks, Linux и Windows.

Приёмник XMC-E2202 выпускается в расширенном диапазоне температур –40...+85°C в исполнениях для воздушного и кондуктивного охлаждения. Имеется также его двухканальный вариант XMC-E2201. С появлением новой элементной базы частота выборки будет увеличена до 180 Msps.

Компания Curtiss-Wright CEC образована после объединения ведущих производителей встраиваемых плат и систем для военных применений: Dy4 Systems, VISTA Controls, Synergy Microsystems, Systran, Peritek, Primagraphics и Pentland Systems.

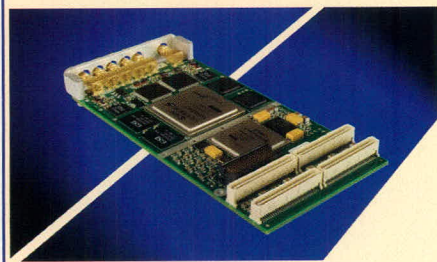
Дистрибьютор Curtiss-Wright CEC в России – компания AVD Systems.

www.avdsys.ru
Тел. (495) 148-9677

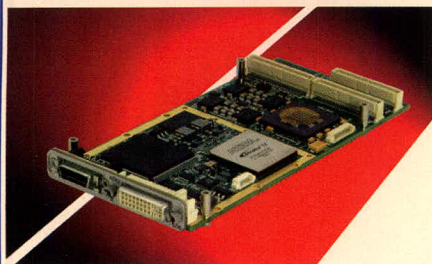
Curtiss-Wright Eagle-2: конвертер радиолокационной развёртки с разрешением до 2k × 2k

Компания Curtiss-Wright Controls Embedded Computing – производитель встраиваемых компьютерных плат и систем для военных применений – выпустила новую версию конвертера радиолокационной развёртки Eagle.

Конвертер радиолокационной развёртки предназначен для преобразования полярных координат (азимут, расстояние) в декартовы координаты для отображения на дисплее РЛС. Новая версия конвертера Eagle-2 обеспечивает разрешение дисплея до 2560 × 1600 или 2048 × 2048 при скорости вращения локатора до 90 об/мин (предыдущая версия Eagle обеспечивает до 1600 × 1200 при 60 об/мин) и выполняет преобразование в три раза быстрее. Конвертер Eagle-2 выполнен в мезонинном формате PMC с интерфейсом к плате-носителю PCI-X 64 бит/133 МГц.



Новости российского рынка



Модуль Eagle-2 имеет вход для подачи графического оверлейного (например, символы целей) или андерлейного (например, карта местности) изображения с возможностью совмещения с радиолокационным изображением по цветовому ключу. Конвертер Eagle-2 предназначен для совместной работы с PMC-модулем ввода радиолокационного изображения Osiris. Поддерживаются до четырёх окон и до пяти источников изображения в каждом окне. Модуль Eagle-2 выпускается в обычном и расширенном диапазоне рабочих температур. Вариант с кондуктивным охлаждением находится в разработке.

Компания Curtiss-Wright CEC образована после объединения ведущих производителей встраиваемых плат и систем для военных применений: Dy4 Systems, VISTA Controls, Synergy Microsystems, Systran, Peritek, Primagraphics и Pentland Systems.

Дистрибьютор Curtiss-Wright CEC в России – компания AVD Systems.

www.avdsys.ru
Тел. (495) 148-9677

Новые 300- и 600-ваттные модели серии HWS обеспечивают утроенное значение пикового тока нагрузки

Компания Lambda, ведущий поставщик стандартных источников питания, начала выпуск источников питания новой серии HWS-P, которые поддерживают пиковое значение тока нагрузки, в 3,3 раза превышающее значение номинального тока.

Серия HWS-P расширяет текущий ряд источников питания серии HWS, которые являются флагманскими изделиями компании Lambda, добавляя шесть новых моделей. Поддерживая в нагрузке пиковый ток, в 3,3 раза превышающий номинальное значение, что является наивысшим значением в классе стандартных источников питания, эти модели соответствуют стандартам по ЭМИ (класс В) и характеризуются различными защитными функциями. Модули питания серии HWS-P поставляются под торговой

маркой TDK-Lambda и предназначены для применения в оборудовании автоматизации производственных процессов, промышленных печатающих устройствах, промышленных швейных машинах и др.

При работе с приводными устройствами, требующими предельно большого кратковременного тока при запуске, защитные функции источников питания и собственно оборудования играют жизненно важную роль. Модули питания серии HWS-P характеризуются гарантированным временем для пикового тока – максимум 5 с. В случае, если пятисекундный интервал будет случайно превышен, защитные функции безопасно выключат источник и сохранят оборудование. Более того, встроенный вентилятор оснащён схемой для регулирования скорости своего вращения. Это обеспечивает работу с уровнем шума примерно на 3 дБ меньше при нормальных рабочих температурах по сравнению с работой в условиях при повышенных температурах окружающей среды.



Модели HWS300P и HWS600P охватывают ряд выходных напряжений 24, 36 и 48 В и работают от сети переменного напряжения с предельными значениями 85...265 В/47...63 Гц. Изделия характеризуются отличными показателями качества и габаритно-массовыми характеристиками. Размеры 300-ваттной модели 61 × 82 × 165 мм и 100 × 82 × 165 мм для 600-ваттной модели. Диапазон рабочих температур –10...+70°C.

Как и все модели серии HWS, модули питания серии HWS-P поддерживаются гарантией на весь срок эксплуатации.

www.prosoft.ru
Тел. (495) 234-0636

Высоконадёжные недорогие источники питания AC/DC серии LS

Новые источники питания AC/DC серии LS с конвекционным отводом тепла компании TDK-Lambda доступны с выходными мощностями 50, 75, 100 и 150 Вт. Эти



модули питания общего назначения хорошо приспособлены для применений с небольшим бюджетом, но характеризуются чрезвычайно эффективным исполнением, что обеспечивает прекрасный тепловой режим и высокую надёжность.

Модели серий LS50, LS75 и LS100 способны работать от сетей с диапазоном входных напряжений 88...264 В, а модели серии LS150 предназначены для работы от сетей 115 и 230 В переменного напряжения с переключаемым диапазоном напряжения, что минимизирует стоимость. Все модули серии LS выдерживают изменения напряжения электропитания до 300 В с длительностью до 5 с (минимум).

Доступны модели с выходными напряжениями от 3,3 до 48 В, с током нагрузки до 30 А. Для обеспечения работы в оборудовании с нестандартными питающими напряжениями выходное напряжение модулей серии LS может регулироваться в диапазоне ±10%. Модули электропитания серии LS характеризуются значением КПД на 4% большим по сравнению с аналогичными изделиями, доступными на рынке. Например, модель LS50-24 характеризуется значением КПД 86% (тип.).

Модули работоспособны в диапазоне температур –25...+50°C и могут обеспечить в нагрузке до 70% мощности при температуре +70°C. Стандартными являются функции защиты от перенапряжения и перегрузки по току, а также индикация включения модуля.

Модули электропитания серии LS соответствуют требованиям стандартов EN55011/EN55022 по кондуктивным и излучаемым помехам (класс В), а также требованиям стандартов электробезопасности UL/EN/IEC 60950-1. Все модели соответствуют требованиям стандартов EN61000-3-2, ГОСТ Р 51317.3.2-99 к гармоническим составляющим потребляемого тока. Среднее время между отказами (MTBF) составляет 600 000 ч (вычисленное согласно MIL-HDBK-217F для температуры +25°C). Модули обеспечиваются гарантийным сроком 3 года.

www.prosoft.ru
Тел. (495) 234-0636

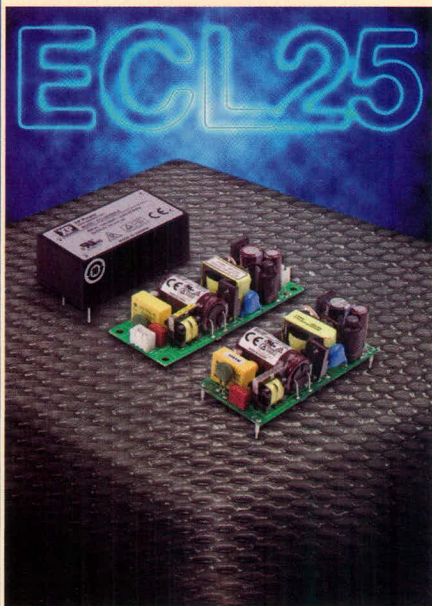
Новости российского рынка

Сверхкомпактные 25-ваттные источники питания AC/DC

Компания XP Power объявила о начале поставок одноканальных сверхкомпактных маломощных источников питания AC/DC серии ECL25. Новые 25-Вт источники питания дополняют существующую линейку 10- и 15-Вт модулей электропитания и доступны в бескорпусных исполнениях для монтажа на шасси, печатную плату и в герметичном исполнении для монтажа на печатную плату. Модули с минимальными размерами 76,2 × 36,6 × 26,7 мм в исполнении для монтажа на печатную плату предназначены для маломощных, недорогих применений, где площадь печатной платы или объём шасси является ограничивающим фактором. Модули питания характеризуются значением удельной мощности 5,7 Вт/дюйм³, что является наивысшим значением для аналогичных предлагаемых на рынке 25...30-Вт источников питания.

Серия ECL25 включает в свой состав 21 модель в трёх конструктивных исполнениях с выходными напряжениями 3,3; 5, 9, 12, 15, 24 и 48 В. Модели с выходным напряжением характеризуются значением КПД 82%. При эксплуатации не требуется применения дополнительных теплоотводов или принудительного обдува, что позволяет использовать источники питания в большинстве условий окружающей среды. Модули способны работать в диапазоне температур -20...+50°C с обеспечением полной мощности в нагрузке и с линейным понижением мощности до 50% при температуре +70°C.

Все модели обеспечивают пиковую мощность 130% от номинального значения в течение 30 с.



По защите от поражения электрическим током источники питания являются оборудованием класса II, что не требует применения защитного заземления. Это удобно для портативного оборудования, в котором не всегда доступны надёжные цепи заземления. Изоляция вход-выход 3000 В (действующее значение). Не требуется применение дополнительных фильтрующих компонентов, так как источники питания соответствуют требованиям стандарта EN55022 к излучаемым и кондуктивным помехам (класс B). Модули питания серии ECL25 поддерживаются трёхлетней гарантией.

www.prosoft.ru
Тел. (495) 234-0636

Двухканальные COTS DC/DC-преобразователи для применения в оборудовании военного назначения и аппаратуре авиационной техники

Компания XP Power объявила о начале поставок DC/DC-преобразователей серий MTC15 и MTC30, которые дополняют серию MTC одноканальных герметизированных DC/DC-преобразователей с выходными мощностями от 4 до 35 Вт, выполненных по COTS-технологии. Предназначенные для применения в оборудовании военного назначения и аппаратуре авиационной техники с напряжением питающей сети 28 В постоянного тока, новые модули питания с выходными мощностями 15 и 30 Вт доступны с выходными напряжениями ±12 и ±15 В. Модули питания, предназначенные для работы от сети постоянного напряжения с диапазоном 15,5...40 В, могут выдерживать провалы напряжения до 10 В с длительностью 10 с и импульсные помехи до 50 В в течение 1 с в соответствии со стандартом MIL-STD704B-F. До 80% полной мощности может быть получено по одному из каналов. Цепь обратной связи непрерывно контролирует оба выходных канала для обеспечения высокой стабильности по току.

Преобразователи также соответствуют требованиям стандартам MIL-STD 1275A/B/C/D и MIL-STD 704A по обеспечению помехоустойчивости при применении модуля фильтра MTF50. Применение модуля также обеспечивает соответствие требованиям стандарта MIL-STD 461E/F по ограничению кондуктивных импульсных помех и устойчивости к кондуктивным по-



мехам. Модули соответствуют требованиям стойкости к внешним воздействующим факторам: механический удар, вибрация, повышенная и пониженная температура среды, влажность, соляной (морской) туман и атмосферное пониженное давление.

Диапазон рабочих температур -40...+100°C. Доступны также модули, способные функционировать при пониженной температуре -55°C.

Преобразователи оснащены функциями дистанционного включения/отключения и синхронизации от внешнего генератора с частотой 400...500 кГц.

Разработанные для оборудования военного назначения и авиационной аппаратуре, модули серии MTC созданы с применением коммерческих компонентов (COTS), что обеспечивает значительное снижение себестоимости и сокращает время вывода изделий на рынок по сравнению с использованием источников питания, разработанных специально для военных применений.

www.prosoft.ru
Тел. (495) 234-0636

Компания Lambda «упаковала» 2,4 кВт в конструктив 1U

Компания Lambda расширила популярное семейство Genesys™ программируемых источников питания для монтажа в стойки, которые выпускаются в конструктивах 1U, 2U и 3U, новыми 2,4-кВт модификациями источников питания в конструктиве высотой 1U. Предлагаемые источники питания характеризуются наивысшим значением удельной мощности, доступной в конструктиве 1U. Семейство

Новости российского рынка

Genesys™ программируемых источников питания фирмы Lambda устанавливает новый стандарт для гибких, надёжных систем электропитания AC/DC для промышленных, лабораторных и автоматических испытательных систем.

Первая партия реализованных моделей GEN 2,4 кВт включает модели с диапазонами выходных напряжений 0...8, 0...60, 0...150 и 0...600 В. Максимальный ток нагрузки для моделей с наименьшим диапазоном выходных напряжений составляет 300 А. Следующая группа моделей, которые планируется подготовить к выпуску во второй половине 2008 г. и начале 2009 г., расширит линию изделий до 12 моделей. Доступны модели для работы от однофазной сети переменного напряжения 170...265 В и трёхфазной сети, все модели оснащены активным корректором коэффициента мощности.

Особо необходимо отметить, что 2,4-кВт модели GEN характеризуются чрезвычайно высоким значением КПД для программируемых источников питания, что не только минимизирует выделение нежелательного тепла, но также сокращает потери мощности. Модели GEN60-40, GEN150-16 и GEN600-4 характеризуются значением КПД 88% при входном напряжении 200 В; аналогично, модель с высоким значением тока нагрузки GEN8-300 характеризуется значением КПД 84%. Кроме того, новая шунтирующая структура, внедрённая в новую конструкцию, обеспечивает улучшенный температурный коэффициент (100 ppm/°C) выходного тока и регулируемую скорость охлаждающего вентилятора (зависящую от температуры окружающей среды и нагрузки), что обеспечивает увеличение ресурса вентилятора и значительно уменьшает шум вентилятора при комнатной температуре.

Заслуживают внимания показатели безопасности, характерные для всех моделей семейства Genesys™, которые включают режимы Safe Re-Start/Auto Restart (безопасный перезапуск) и Last Setting Memory (запоминание параметров настройки, установленных последними). Безопасным запуском пользователь может выбрать, вернется ли уставки источника электропитания Genesys™ в прежнее состояние после отключения электроэнергии или к нулевой (безопасной) выходной мощности, ожидая от пользователя указаний. Функция Last Setting Memory сохраняет настройки выходного напряжения и тока, удалённый или локальный режим, защиты от перенапряжения и пониженного напряжения, ограничения тока, скорость передачи данных и режим включения без применения аккумулятора. На передней панели также имеются органы включения/выключения выходной мощности (Output On/Off) и выбор дистанционного и местного управления (Local/Remote).

Ещё одним свойством, которое серия источников электропитания Genesys™ содержит в себе как стандартное, является встроенный 16-битный цифровой интерфейс RS-232/RS-485. Через этот цифровой интерфейс до 31 источника электропитания могут управляться при последовательном подключении через линию RS-485.

Дистанционное аналоговое программирование уровнями напряжений 0...5 В или 0...10 В выбирается пользователем посредством DIP-переключателей, установленных на задней панели. Выходное напряжение и предельное значение тока нагрузки устанавливаются аналоговым напряжением или резистором и могут быть проверены аналоговым напряжением.



Доступны драйверы для графической среды разработки приложений LabView. Варианты изолированного аналогового программирования включают в себя управление уровнями напряжения 0...5 В и 0...10 В (выбирается заказчиком) или уровнями тока 4...20 мА. В качестве опции доступна плата для работы в сетях LXI (LAN eXtensions for Instruments – расширение LAN для измерительных приборов).

В испытательном комплексе до четырёх блоков питания могут быть включены параллельно (система с конфигурацией «ведущий-ведомый») с одним проводом управления равномерным распределением тока. В результате четыре модуля могут выступать подобно одному модулю питания с выходной мощностью 9,6 кВт. Вес каждого модуля GEN 2,4 кВт составляет менее 10 кг, пространство в стойке экономится благодаря возможности устанавливать модули без зазоров между корпусами.

По кондуктивным помехам и помехам излучения модули соответствуют требованиям стандарта EN55022 (класс А) и отвечают требованиям стандартов безопасности UL60950-1 и EN60950-1.

Все модели поддерживаются пятилетней гарантией.

www.prosoft.ru
Тел. (495) 234-0636

Приборы

Расширение линейки источников питания АК ИП™

Доступны для заказа семнадцать новых моделей. ИП отличаются малыми значениями пульсации и нестабильности выходных параметров. ИП малой мощности (до 100 Вт): АК ИП-1112, АК ИП-1113 и АК ИП-1114. Особенности: повышенная точность установки параметров (базовая погрешность от 0,02%), высокое разрешение (от 0,1 мВ; 0,1 мА), большая скорость нарастания при программировании (не более 50 мс), встроенный вольтметр 5½ разряда с функцией измерения сопротивления. Предусмотрено вынесение точ-

ки обратной связи (четырёхпроводное подключение удалённой нагрузки). В серии ИП средней мощности семь моделей с различными номиналами тока и напряжения, базовая погрешность установки параметров от 0,05%, дискретность уста-



новки от 10 мВ, 10 мА. ИП большой мощности (свыше 200 Вт) в составе АК ИП-1115, АК ИП-1116, АК ИП-1117 и АК ИП-1118 имеют те же достоинства и функциональность, но помимо этого способны развивать выходную мощность до 540 Вт при высокой дискретности перестройки (от 1 мВ; 1 мА). В группе многоканальных источников: трёхканальные АК ИП-1110, АК ИП-1111, построенные на базе многоканальных АЦП (16 бит для АК ИП-1110; 10 бит для АК ИП-1111). Их выходы могут объединяться по параллельной или по последовательной схеме включения.

www.prist.ru
Тел. (495) 777-5591

Решения для систем безопасности, идентификации и доступа

Илья Васильев (Санкт-Петербург)

В статье рассмотрены примеры построения бесконтактных систем управления доступом с исполнительным устройством в виде шлагбаума.

В нашей суетной жизни мы уже не обращаем внимания на технические и электронные приборы и не задумываемся о том, как работает вся эта электронная техника вокруг нас. Мы ездим на работу и в магазины, оставляя машины на охраняемых парковках, и редко замечаем видеокамеры и другое оборудование систем безопасности. Все мы хотим обезопасить себя, своих близких, места, где мы бываем, и информацию, которой владеем. И если при этом функции обеспечения безопасности выполняются автоматически – мы довольны.

Современные системы безопасности всё быстрее переходят от отдельных исполнительных устройств к крупным, интегрированным системам, включающим в себя видеонаблюдение и контроль доступа, идентификацию людей или транспорта, охранные и пожарные сигнализации. В данной статье на примере необходимых элементов оборудования проезда автоматическим шлагбаумом будет рассмотрена наиболее распространённая в нашей жизни составляющая систем безопасности – системы контроля доступа (СКД) и идентификации объекта.

Шлагбаумы представлены на рынке различными производителями, как российскими, так и зарубежными; модели различаются длиной стрелы (2,5, 4, 6,5, 8 или 12 м). Автоматические шлагбаумы с длиной стрелы 2,5 и 4 м являются лучшим выбором для ограничения въезда на частные и общественные парковки. Подобные шлагбаумы устанавливают в системы паркинга на платных автостоянках, при въезде на территорию организаций, в бизнес-центры, коллективные гаражи и т.п. Как правило, автоматический шлагбаум обеспечивает ограничение и контроль въезда/выезда автомобилей с шириной проезжей части не менее 4 м.

В зависимости от места установки, шлагбаум может комплектоваться левосторонней или правосторонней стрелой. В случае отключения электропитания шлагбаум остаётся работоспособным – его стрела может быть поднята или опущена вручную. В аварийных ситуациях шлагбаум может питаться от аккумуляторов, для которых предусмотрено специальное место в его корпусе. Заряда аккумулятора обычно хватает на несколько циклов открытия/закрытия. На сегодняшний день автоматические шлагбаумы хорошо зарекомендовали себя в условиях российского климата, когда температура воздуха в течение года меняется от -35 до $+35^{\circ}\text{C}$.

Конечно же, шлагбаум является лишь исполнительным элементом системы, и им надо управлять. Здесь вступают в действие беспроводные системы, разработанные для нашей безопасности и комфорта. Подобные системы могут быть как автономными, подразумевающими работу только в определённом месте, так и сетевыми, позволяющими получать информацию со всех проездов на объекте и сводить её в единую базу данных. В настоящее время существуют три основные разновидности таких систем.

СИСТЕМА НА РАДИОБРЕЛОКАХ

В основной массе подобные системы производятся иностранными компаниями. Серия радиоприёмников, работающих на частоте 433,92 МГц, специально разработана для соответствия современным стандартам автоматического дистанционного управления (дальность действия достигает 50...100 м). Зачастую в брелоках реализована технология множественных кодов, т.е. возможность использования индивидуального кода на каждой из кнопок

каждого пульта радиуправления. Благодаря использованию интегральных технологий обеспечивается «клонирование» кода от передатчика к передатчику. Практически все радиобрелоки имеют функцию самостоятельного программирования кода от одного пульта к другому.

Для использования подобной системы с исполнительным механизмом в виде шлагбаума понадобятся:

- радиоприёмник, непосредственно подключающийся к блоку управления шлагбаумом;
- антенна – для уверенного приёма сигналов от брелоков;
- брелоки – для дистанционного управления открытием и закрытием шлагбаума.

СИСТЕМА БЕСКОНТАКТНОГО СЧИТЫВАНИЯ НА КАРТАХ PROXIMITY*

Производством подобных систем занимается огромное число зарубежных и российских компаний. Практически данная система является технологией RFID, или радиочастотной идентификации, использующей радиочастотное электромагнитное излучение для чтения/записи информации на небольшое устройство со встроенной микросхемой, называемое тэгом (tag), меткой (label), или транспондером (transponder). Задачей RFID-системы является хранение информации об объекте с возможностью её быстрого и удобного считывания. Метка может содержать данные о типе объекта, стоимости, весе, температуре и любую другую информацию, которая может храниться в цифровой форме.

Единственное «но» – данный формат карт и брелоков передаёт уникальный код на небольшие расстояния. Это – так называемые низкочастотные системы (диапазон 100...500 кГц). Обычное расстояние считывания составляет 0,5 м; для самых маленьких меток дальность чтения, как правило, ещё меньше – около 0,1 м. Большая антенна считывателя может в какой-то мере компенсировать

* В переводе с англ. означает «близость»

слабое излучение метки, но помехи от высоковольтных линий, электродвигателей, компьютеров, ламп дневного света и т.п. затрудняет её работу. Тем не менее, большинство СКД используют для связи низкую частоту.

Считыватели карт Proximity предназначены для использования в СКД, ориентированных на интерфейсы типа Wiegand и Touch Memory. Специальные считыватели имеют увеличенную дальность связи (40...70 см), что позволяет использовать их для идентификации в местах, где поднесение карты непосредственно к считывателю затруднительно.

Считыватели состоят из антенного блока и блока электроники, который может быть отнесён от антенны на расстояние до 10 м. Блок электроники выполнен в отдельном корпусе и предназначен для установки в помещениях. Антенный блок выполняется из металла или пластика; поскольку он, как правило, не содержит электроники, он может использоваться практически в любых климатических условиях.

Для использования подобной системы со шлагбаумом понадобятся:

- выносной считыватель увеличенной дальности (55...70 см), карты типа StandProx или SlimProx, брелоки MiniTag;
- контроллер – сетевой или стационарный, распознающий код, передаваемый картой или брелоком, и передающий команды на блок управления шлагбаумом;
- программное обеспечение для настройки и последующей эксплуатации системы, позволяющее значительно расширить её функции;
- карты, брелоки – для дистанционного управления открытием и закрытием шлагбаума.

СИСТЕМА БЕСКОНТАКТНОГО СЧИТЫВАНИЯ, ОСНОВАННАЯ НА ВЫСОКОЧАСТОТНЫХ RFID-ТЕХНОЛОГИЯХ

Производством подобных систем занимаются в основном зарубежные компании, такие как TagMaster, Deister Electronic, AWID, Feig Electronic и др. Высокочастотные системы (диапазоны 850...950 МГц и 2,4...5 ГГц) используются там, где требуется большое расстояние и высокая скорость чтения, например, при контроле движения железнодорожных вагонов и автомобилей. Такие считыватели устанавливают также на воротах или шлагбаумах склада, при

этом метка закрепляется на ветровом или боковом стекле автомобиля, привозящего или вывозящего груз. Большая дальность действия делает возможной безопасную установку считывателей вне пределов досягаемости людей.

Эта система, как и предыдущая, состоит из трёх основных компонентов: считывателя (ридера), метки (тэга) и компьютерной системы обработки данных. Считыватель имеет приёмопередающее устройство и антенну, которые посылают сигнал к метке и принимают ответный сигнал; микропроцессор, который проверяет и декодирует данные, а также память, сохраняющую данные для последующей передачи, если это необходимо. Если система является автономной (без записи информации о событиях в компьютер), возможно использование т.н. готовых комплектов, способных к автономной работе. Как правило, производители таких систем (фирмы TagMaster, AWID) позиционируют продукты отдельно, не навязывая расширение системы и позволяя тем самым сэкономить средства.

Для использования подобной системы со шлагбаумом понадобятся:

- считыватель – устройство для распознавания меток;
- антенна – выносное устройство для считывателя (зачастую антенны и считыватели совмещаются в одном корпусе);
- программное обеспечение (в случае интеграции в сетевую СКД) служит для настройки и последующей эксплуатации системы и позволяет значительно расширить её функции;
- метки – для дистанционного управления открытием и закрытием шлагбаума.

Теперь, имея представление о трёх основных системах, мы можем проанализировать их функции и обсудить слабые и сильные стороны каждой.

Система на радиобрелоках является самой «бюджетной» и простой в использовании и установке, но обеспечивает довольно большое рабочее расстояние. Однако мы говорим о современном мире, а значит, об автоматизации процессов. Чтобы открыть шлагбаум, водителю необходимо достать брелок и нажать на нужную кнопку. Это не совсем практично, а иногда небезопасно. Данные с брелока довольно просто скопировать – достаточно прочесть инструкцию и выполнить ряд несложных операций, что ставит под вопрос интеграцию подобных

систем с действующими системами безопасности. Усложняется и проведение данных через компьютерные системы, что влечёт за собой отсутствие таких функций, как учёт времени приезда и отъезда, учёт рабочего времени, персональная идентификация и т.п. В интегрированных СКД это недопустимо.

Системы бесконтактного считывания, основанные на картах Proximity и на высокочастотных RFID-технологиях, вполне можно выделить в одну группу, которая, безусловно, уступает системам на радиобрелоках в стоимости и простоте установки, но при этом даёт немалые преимущества. Подобные системы позволяют идентифицировать объект и «привязать» к этому событию множество других, например, персонализированный учёт въезда/выезда, рабочего времени и оплаты за автостоянку. Программное обеспечение таких систем допускает подключение видеомодулей и создание интегрированных СКД, в которые на экраны мониторов выводится изображение с видеокamer слежения во время проезда или фиксируется проезд с помощью фотографии. В дополнение, к любой карте/брелоку/тэгу можно «привязать» данные об их владельце.

Безусловным лидером в автоматизации СКД являются высокочастотные RFID-системы. Расстояние определения у них намного больше, чем у низкочастотных, – водителю не потребуются никаких дополнительных усилий, поскольку система распознаёт метку сама, тогда как низкочастотные системы могут не определить объект на увеличенном расстоянии, и карточку придётся брать в руки и подносить ближе к считывателю. Ко всему прочему, метки высокочастотных RFID-систем имеют встроенную память, и информация, касающаяся их владельца, может храниться не только в компьютере, но и в самой метке. Однако за комфорт надо платить, поэтому высокочастотные RFID-системы являются самыми дорогими и незначительно представлены в нашей стране. Но, безусловно, такие системы будут внедряться повсеместно в СКД и логистике, в управлении архивами и инвентаризации, в производстве и торговле, в больницах, библиотеках, школах и на спортивных соревнованиях. Они станут ещё одним семейством электронных приборов, работающим вокруг нас и для нас. Как скоро это произойдет? Поживём – увидим.



Промышленные полы новейшего поколения от ROMEX®

Лариса Грезер (г. Берлин, Германия)

Немецкая группа компаний ROMEX® на протяжении почти двух десятилетий разрабатывает и производит системы наливных покрытий промышленного назначения. Фирма с развитой сетью международных представительств и лицензированных ею строительных компаний представляет свои новые разработки, предназначенные для производств электронной индустрии.

В центре Западной Германии, в окрестностях Кёльна, в окружении замков и в обрамлении ухоженных полей и садов расположен небольшой городок Ойскирхен. Здесь, в солидном здании традиционной для этих мест архитектуры, действует главный офис группы компаний ROMEX®, специализирующейся на разработке и производстве современных строительных материалов и технологий с учётом потребностей производящей и перерабатывающей промышленности. Специалисты фирмы ROMEX®, отмечающей в следующем году своё двадцатилетие, чтят традиции своего предприятия и берегут совместно накопленный опыт. Но на достигнутом известный не только на европейском рынке производитель не останавливается: свойства и технические данные исходных материалов и продуктов совершенствуются и оптимизируются, идёт постоянный поиск инновационных решений.

Особое место в деятельности ROMEX® занимает создание отводящих электростатическое напряжение систем наливных покрытий, отвечающих нуждам и техническим требованиям производств электронной промышленности, в частности, производства электронных компонентов для автомобилестроения, авиакосмической промышленности, производства средств радио- и телекоммуникации, измерительной и медицинской техники, точной механики, микроэлектронной техники и МОП-транзисторов. Современные производственные процессы нуждаются в особой беспыльной производственной атмосфере, и средствах, предоставляющих надёжную защиту от статического электричества.

Электрические разряды от человека к электронному элементу могут вызывать его повреждения. Вследствие производства всё более мелких и чувствительных электронных деталей, уже напряжения от 100 В могут незаметно повредить электронные узлы. В условиях массового производства такие повреждения могут повлечь за собой серьёзные финансовые потери в результате, например, возврата бракованной продукции.

Неотъемлемой частью в оборудовании «чистых комнат» и оснащении рабочих мест в зонах EPA (Electrostatic Protected Area), а также зон высокой взрывоопасности являются системы напольных покрытий ESD (Elektro Static Discharge) с сопротивлением менее 1 МОм. Применяемые к ним требования определены стандартом Европейского сообщества DIN EN 61340 в частях 4-1, 5.1, 5.2, наряду с другими международными стандартами. Помимо материалов из ПВХ, линолеума и синтетического каучука, применяемых в зонах с значительными механическими нагрузками, в производственных помещениях и лабораториях широко применяются наливные покрытия на основе эпоксидных и полиуретановых смол. Кроме предписанных нормами показателей, они обладают определёнными преимуществами по сравнению с рулонными материалами: наливные покрытия имеют однородную бесшовную поверхность, устойчивы к воздействию химических веществ и пригодны для высоких механических нагрузок, в том числе при механизированной транспортировке в условиях промышленного производства. Их долговечность определяется минимальной истирае-

мостью в процессе эксплуатации, наливные полы просты в уходе и ремонте.

До сих пор проводимость покрытий ESD на основе синтетических смол обеспечивалась за счёт введения, как правило, графитовых волокон или металлического гранулята. Однако эффективность такой системы по принципу своего действия напрямую зависела от точно выверенной толщины покрытия. Составом сырья обуславливался и выбор цветов, ограниченный преимущественно тёмными тонами. Поистине ахиллесовой пятой такого покрытия являлась необходимость нанесения специальной запечатки толщиной 0,2 мм, нарушение которой в процессе эксплуатации ставило под вопрос выполнение функций и соблюдение показателей ESD всей системы. Требовались постоянные переделки.

Настоящую революцию в этом сегменте строительства произвела инновационная разработка специалистов ROMEX®: после полутора лет исследований и испытаний было создано так называемое покрытие для пола ESD с объёмной электропроводностью ROMEX®, в котором используется отводящая электростатическое напряжение система ROMPOX® 1107 ESD.

Благодаря применению сырья нового типа, с идеальной рецептурой, покрытие ROMPOX® 1107 ESD приобрело ряд значительных преимуществ. Равномерное распределение проводящих наполнителей в полимерноматричной структуре обеспечило гарантированный отвод электрических зарядов.

Свойство объёмной электропроводности материала позволило создать новое однослойное покрытие без ограничения толщины слоя, но с постоянным электрическим сопротивлением. Необходимость нанесения запечатки, слабого звена покрытий предыдущего поколения, отпала. Независимые от толщины слоя и влажности воздуха, всегда отвечающие требованиям норм DIN EN 61340

4-1, 5.1, 5.2. показатели ESD предлагают надёжную и долгосрочную защиту от электростатического заряда для пола. ROMPOX® 1107 ESD – простое в уходе покрытие в комбинации с высокой износостойкостью. Покрытие является химостойким по отношению к щелочам, соляным растворам и разбавленным кислотам, а также минеральным маслам и алифатическим углеводородам. Покрытие отвечает требованиям:

- DIN EN 61340-4-1 (измерение сопротивления утечки на землю);
- DIN EN 61340-5-1/5-2 (системные испытания «человек – обувь – пол» и замер времени проводимости (Static Decay));
- DIN EN 61340-4-5 + DIN EN 61340-5-1 / 5-2 (тест хождения (Walking Test) и замер напряжения тела (см. рис. 1).

Применение инновационного сырья позволило улучшить и внешний вид покрытия. На выбор заказчика ROMEX® предлагает 26 стандартных цветов с множеством светлых оттенков до кремово-белого.

Покрытие ROMPOX® 1107 ESD, существующее уже около 2 лет, успешно проявило себя на рынке. Уже свыше 100 000 м² выполненных работ рекомендовали себя на известных предприятиях мира (рис. 2).

Для зон, где требуется отвод электрорядов через сопротивление 10⁷...10⁹ Ом, но не обязательно соблюдение высоких требований, предъявляемых к покрытиям ESD, ROMEX® предлагает экономичное покрытие ROMPOX® 1102 EA, дополняющее ROMPOX® 1107 ESD.

Покрытие ROMPOX® 1102 EA также является покрытием с объёмной электропроводностью и применяется на крупных производственных площадях в электронной промышленности, типографиях, компьютерных залах. Использование его возможно как на горизонтальных (полах), так и на вертикальных поверхностях (стенах).

Оба представленных здесь покрытия предусмотрены для всех цементосодержащих оснований с адгезионной прочностью >1,5 Н/мм² и, при использовании специальных грунтовок, для других (например, металлических) оснований.

Но недостаточно предложить высококачественный материал. Благодаря представительствам более чем

в 20 странах мира и интенсивному сотрудничеству с обученными на ROMEX® местными дочерними и партнёрскими строительными фирмами, ROMEX® предоставляет своим заказчикам полный пакет услуг: индивидуальную техническую консультацию при выборе системы покрытия на стадии разработки проекта, высокопрофессиональное выполнение работ по его устройству, гарантию качества готового продукта. Немецкие специалисты ROMEX®, принимающие непосредственное участие в разработке и испытании систем покрытий, осуществляют техническую поддержку партнёрских компаний, консультируя их во время подготовки проектов, и сопровождают рабочий процесс на объекте, контролируя строгое соблюдение технологии. Укладка систем покрытий ESD производится только специализированными предприятиями, получившими от фирмы ROMEX® сертификат на их изготовление.

В целях обеспечения безупречного результата совместной работы особое внимание уделяется постоянному повышению квалификации фирм-партнёров. В стенах главного офиса ROMEX® в Ойскирхене регулярно проходят семинары для зарубежных партнёров и заказчиков. Здесь они знакомятся с новыми продуктами, обсуждают организацион-

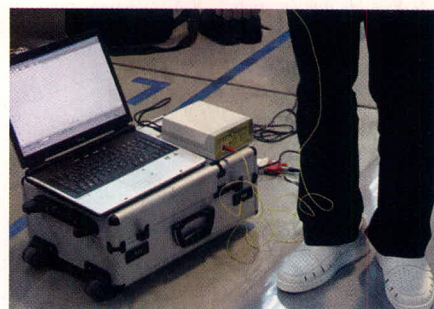


Рис. 1. Тест хождением (Walking test), замер напряжения тела



Рис. 2. Покрытие ROMPOX® 1107 ESD на предприятии автомобильной промышленности в Китае

ные вопросы, обмениваются опытом и с удовольствием испытывают новые материалы в практической части семинара.

Философию группы компаний ROMEX® её основатель и неизменный руководитель Рольф Мойрер передаёт в короткой, но ёмкой фразе: «Мы не продаём продукт. Мы предлагаем нашему заказчику нечто большее – надёжность».



Промышленный пол ESD

Только от ROMEX®



Тел: +49 30 / 51 06 09 28
www.romex-export.de

реклама

Virtex-5 и другие современные ПЛИС фирмы Xilinx

Илья Тарасов (Владимирская обл.)

Технология программируемых логических интегральных схем (ПЛИС) в настоящее время является важным направлением развития цифровой электроники. В статье даётся краткий обзор современных семейств ПЛИС с архитектурой FPGA фирмы Xilinx, являющейся в настоящее время лидером мирового рынка в данной области.

ОБЩИЕ СВЕДЕНИЯ

В течение последних 10 лет среди ПЛИС с архитектурой FPGA прослеживаются два магистральных направления развития. Одно из них соответствует интеграции в кристалл современных достижений цифровой электроники и реализации максимальной производительности и функциональных возможностей (при высокой стоимости ПЛИС), второе – минимизации стоимости микросхемы при сохранении приемлемых возможностей. Для фирмы Xilinx этим направлениям, в основном, соответствуют серии Virtex и Spartan. Не так давно была радикально обновлена платформа семейства Virtex-5, что побудило автора написать краткий обзор современного состояния ПЛИС фирмы Xilinx.

В последнее время фирма Xilinx регулярно осваивала всё более «тонкие» технологические процессы, выпускающая для каждой последующей топологической нормы новое семейство

Virtex (начиная с 0,25 мкм и завершая 65 нм для Virtex-5). В преддверии перехода производителей ПЛИС к технологическим нормам 45 нм и менее можно оценить тенденции развития архитектуры программируемых ресурсов и аппаратного состава функциональных узлов FPGA.

Для удобства описания основные характеристики современных FPGA фирмы Xilinx были сведены в таблицу. Из высокопроизводительных приборов в ней представлены Virtex-4 и Virtex-5, из недорогих – «магистральное» семейство Spartan-3, существующее в настоящее время в пяти разновидностях.

АРХИТЕКТУРА SPARTAN-3

Рассмотрим тенденции развития архитектуры современных FPGA, отталкиваясь от более простого семейства Spartan-3. Основным элементом FPGA являются программируемые логические ячейки, состоящие (грубо) из программируемого логического генератора и триггера. Промышлен-

ным стандартом долгое время считался четырёхходовый генератор, в основе которого лежит статическая память с организацией 16×1 бит (что и даёт возможность реализации произвольной четырёхходовой логической функции). Каждая логическая ячейка может реализовать целый ряд цифровых узлов, являясь основным строительным блоком проектов на базе ПЛИС. Для семейства Spartan-3 логическая ёмкость измеряется в эквивалентных логических вентилях, в которые пересчитывается каждая из размещённых на кристалле групп ресурсов. Эквивалентная ёмкость ПЛИС этого семейства достигает 5 млн. вентилях.

Однако оценка ёмкости ПЛИС на основе вентилях является ориентировочной, и, по сравнению с заказной БИС (ASIC), ПЛИС учитывает ресурсы неравномерно. Обычным является неполное использование ячеек, поскольку даже частичное привлечение ячейки к реализации того или иного узла цифровой схемы в большинстве случаев приводит к невозможности использования «остатка» ячейки другим узлом. Поэтому цифровые устройства с преимущественным использованием комбинаторной логики или триггеров расходуют ресурсы логических ячеек не рационально. Примерами таких устройств могут служить аппаратные умножители независимых операндов, выполненные по параллельной схеме (логика) и блоки памяти с произвольным доступом (триггеры).

Однако современные ПЛИС, кроме логических ячеек, содержат на кристалле также выделенные умножители и блоки статической памяти. Эти ресурсы представляют собой аппаратные IP-ядра, полностью аналогичные применяемым в ASIC, и существенно повышают производительность и функциональные возможности ПЛИС. Аппаратные умножители для недорогих ПЛИС были внедрены фирмой Xilinx именно в семействе Spartan-3, что повы-

Основные характеристики современных FPGA фирмы Xilinx

Тип ПЛИС	Технологический процесс, нм	Ёмкость (тыс. ячеек для Virtex/вентилей для Spartan)	Тип ячейки DSP	Тип блока памяти, Кбит	Аппаратное процессорное ядро	Аппаратные приёмопередатчики
Virtex-5 FXT	65	30 – 200	$25 \times 18 = 48$	36	PowerPC 440	EMAC/PCIe/SATA
Virtex-5 SXT	65	35 – 240	$25 \times 18 = 48$	36	-	EMAC/PCIe/SATA
Virtex-5 LXT	65	30 – 330	$25 \times 18 = 48$	36		EMAC/PCIe/SATA
Virtex-5 LX	65	30 – 330	$25 \times 18 = 48$	36	PowerPC 405	EMAC
Virtex-4 FX	90	12 – 200	$18 \times 18 = 48$	18		
Virtex-4 SX	90	25 – 55	$18 \times 18 = 48$	18		
Virtex-4 LX	90	15 – 200	$18 \times 18 = 48$	18		
Spartan-3	90	50 – 5000	18×18	18	-	EMAC
Spartan-3E	90	100 – 1600	18×18	18		
Spartan-3A	90	50 – 1400	18×18	18		
Spartan-3AN	90	50 – 1400	18×18	18		
Spartan-3A DSP	90	1800 – 3400	$18 \times 18 = 48$	18		

сило его привлекательность для решения задач цифровой обработки сигналов: появилась возможность разработать проект, обрабатывающий входные данные на частоте до 200 МГц (технический предел для умножителей составляет 266...333 МГц), и даже устройства начального уровня содержат 12 – 16 умножителей (до сотни в старших устройствах). Таким образом, производительность младших моделей недорогих FPGA типа Spartan-3 в задачах цифровой обработки сигналов достигает 2,5 GMAC/s, что сопоставимо с производительностью специализированных сигнальных процессоров верхнего уровня. Фактически абсолютные показатели производительности сигнальных процессоров могут быть превышены в проекте на базе FPGA за счёт распараллеливания вычислений.

Проектированию эффективных устройств цифровой обработки сигналов способствует интеграция с умножителями блоков статической памяти, которые могут быть использованы для буферизации входных данных и хранения коэффициентов цифровых фильтров. С учётом этого ресурсы FPGA серии Spartan-3 следует оценивать не только по количеству логических ячеек, но и по числу блоков статической памяти и аппаратных умножителей.

Семейство Spartan-3 выпускается в нескольких разновидностях, использующих одинаковые программируемые ячейки, но различающихся соотношением основных ресурсов и специальными возможностями. Например, прибор Spartan-3E предоставляет разработчику (по сравнению со Spartan-3) несколько больший объём ресурсов в том же корпусе (так называемое gate-centric-семейство), а Spartan-3A, наоборот, выполняется в корпусах с увеличенным числом выводов (I/O-centric). Это позволяет разработчику выбрать наиболее подходящий прибор с учётом требований к объёму логических ресурсов, числу внешних выводов корпуса и др.

Огромный интерес для реализации небольших проектов, с требованиями минимизации габаритов и числа корпусов микросхем, представляет семейство Spartan-3AN. Характеристики микросхем, входящих в это семейство, идентичны устройствам

Spartan-3A, однако в корпусе ПЛИС размещена также конфигурационная флэш-память, что приближает эти устройства по функциональности к энергонезависимым ПЛИС. Такой микросхеме уже не требуется установка внешнего ПЗУ, т.к. после подачи питания загрузка программы производится автоматически.

Технологически решение представляет собой микросборку из кристаллов FPGA и флэш-ПЗУ (AT45DB). Неочевидным, на первый взгляд, преимуществом такой ПЛИС является повышенная защищённость проектов от копирования (конfigurационный поток не может быть считан с печатной платы), которая усилена наличием у каждой микросхемы уникального идентификационного номера (Device DNA). Этот номер может быть свободно использован разработчиком для создания конфигураций ПЛИС, подходящих только для конкретного экземпляра микросхемы. Модуль Device DNA имеется и в приборах Spartan-3A.

АРХИТЕКТУРА ASMBL НА ПРИМЕРЕ СЕМЕЙСТВА VIRTEX-4

Почти одновременно с семейством Spartan-3 фирма Xilinx выпустила высокопроизводительное семейство Virtex-4, в котором впервые был применён модульный подход (ASMBL – Advanced Silicon Modular Blocks). Если предыдущие семейства представляли собой прямоугольную матрицу ячеек, окружённую по периферии блоками ввода-вывода, то архитектура ASMBL подразумевает набор кристалла из колонок ресурсов. Эти колонки могут содержать обычные программируемые ячейки, блоки памяти и цифровой обработки сигналов (модули «умножение с накоплением», MAC), устройства ввода-вывода, приёмопередатчики либо колонки с встроенным процессорным ядром PowerPC. Сочетая те или иные колонки, фирма Xilinx в 2004 г. выпустила на рынок три разновидности («платформы») семейства Virtex-4:

- LX (logic) – платформа, ориентированная на проекты общего назначения, с обычным соотношением ресурсов;
- SX (signal processing) – платформа с увеличенным количеством блоков MAC, предназначенная для постро-

ения высокопроизводительных устройств цифровой обработки сигналов;

- FX (full-featured) – платформа, содержащая аппаратные ядра процессора PowerPC, высокоскоростные приёмопередатчики и модули Ethernet.

Семейство Virtex-4 сразу привлекло внимание разработчиков: оно позволяет в рамках одного проекта быстро маневрировать между различными платформами, избегая неравномерного использования ресурсов ПЛИС. Оценив аппаратные затраты на реализацию проекта, разработчик получил возможность выбрать наиболее подходящее устройство с необходимыми ему ресурсами одного типа, не получая «в нагрузку» пропорциональное количество прочих ресурсов. Другим удачным решением оказалось размещение в кристалле процессорных ядер и, особенно, аппаратных приёмопередатчиков и блоков Ethernet MAC. Если на базе ядра PowerPC стала возможной реализация на ПЛИС полноценной системы с производительным процессором, то добавление аппаратного контроллера Ethernet существенно упростило интеграцию ПЛИС в вычислительные комплексы и компьютерные сети. Эффектными демонстрационными проектами на базе Virtex-4 FX стали web-сервер на кристалле (демонстрирующий интернет-страницу с элементами ActiveX, реализованную только встроенными ресурсами) и система под управлением ОС Linux.

Существенным отличием семейства Virtex-4 от более дешёвой серии Spartan явилось также введение модулей MAC вместо обычных умножителей операндов. Особенностью таких модулей является аппаратная реализация 48-битного аккумулятора, способного работать на той же частоте, что и умножитель (для Virtex-4 это частоты составляют до 500 МГц). Готовое аппаратное решение, выполненное оптимальным образом, не только гарантирует высокую рабочую частоту, но и дополнительно экономит ресурсы ячеек ПЛИС, которые были бы частично потрачены на реализацию аккумуляторов. Для старшего устройства Virtex-4 SX55 экономия может достигать впечатляющей цифры в 24 тыс. логических ячеек (512 аккумуляторов по 48 бит),

что составляет приблизительно половину кристалла.

Рассмотрим далее, каким образом улучшались характеристики ПЛИС на протяжении последних лет, с учётом наиболее актуальных вопросов их применения.

СЕМЕЙСТВО SPARTAN-3A DSP

Это относительно недавно появившееся семейство может быть кратко охарактеризовано как «модули DSP от Virtex при цене Spartan». Семейство включает в себя всего два устройства с эквивалентными объёмами 1800 и 3400 тыс. вентилях, однако вместо обычных умножителей, характерных для остальных разновидностей приборов Spartan-3, в нём установлены полноценные блоки MAC с 48-битным аккумулятором, характерные для семейства Virtex-4. ПЛИС этой серии весьма удобны для построения систем цифровой обработки сигналов со средними требованиями к рабочей частоте (около 300 МГц), при этом количество блоков составляет 84 и 126 соответственно.

СЕМЕЙСТВО VIRTEx-5

Семейство Virtex-5 в настоящее время является флагманским в линейке продуктов фирмы Xilinx. Как и семейство Virtex-4, оно основано на архитектуре ASMBL, что позволило выпустить несколько различных платформ; при производстве используется 65-нм технологический процесс. Переход к новым технологическим нормам интересен и сам по себе, поскольку при этом, как правило, происходит увеличение частоты и уменьшение стоимости, однако в случае Virtex-5 имели место и принципиальные усовершенствования.

Прежде всего, в рамках семейства выпущены не три, а четыре платформы, три из которых содержат аппаратные скоростные приёмопередатчики. Вместе с другими ресурсами кристалла они могут формировать блоки EMAC, PCI-Express или SATA (соответствующие аппаратные контроллеры встроены в ядро). Таким образом, подключение проектов на базе Virtex-5 к современным скоростным интерфейсам выполняется с минимальным риском для разработчика, т.к. характеристики получаемого решения уже не зависят от способности последнего выполнить доста-

точно сложный проект, подразумевающий реализацию соответствующих протоколов обмена. Приёмопередатчики отсутствуют только в платформе Virtex-5 LX, которая по-прежнему ориентирована на реализацию логики общего назначения. В то же время в «сигнальной» платформе приёмопередатчики имеются, что логично соответствует высоким требованиям таких систем к эффективности обмена данными с внешними устройствами.

Улучшениям подверглись и блоки цифровой обработки: они были изменены таким образом, чтобы аппаратно перемножать 25-битный и 18-битный операнды. Увеличение разрядности одного из операндов позволяет эффективнее работать с числами в формате short float. В частности, поскольку их мантисса является 24-битной, перемножение двух чисел в коротком формате с плавающей точкой требует только двух модулей DSP, а не четырёх, как в предыдущих семействах. Представление чисел в формате с плавающей точкой удобно разработчикам, исследующим системы цифровой обработки сигналов в стандартных математических пакетах (например, Matlab), т.к. после получения приемлемых результатов моделирования созданная система может быть перенесена в ПЛИС без необходимости перехода к представлению чисел в формате с фиксированной точкой (что влияет на характеристики системы обработки). Старшее устройство Virtex-5 SX240 содержит на кристалле 1056 блоков MAC, способных работать с максимальной частотой 550 МГц.

Неожиданным усовершенствованием стал переход к шестивходовой логической ячейке. Если ранее увеличение числа входов могло быть произведено для некоторых схем путём сочетания ресурсов логического генератора и мультиплексоров (что имело ограничения по набору реализуемых схем), то для Virtex-5 речь идёт именно об аппаратном решении с таблицей истинности размером в 64 бита вместо 16. Таким образом, новая ячейка не имеет ограничений по типу реализуемых шестивходовых схем и оставляет ресурс для наращивания числа входов путём привлечения мультиплексоров ячейки.

Дополнительно в приборы Virtex-5 были введены диагональные трассировочные ресурсы, которые существенно улучшили трассируемость проектов, особенно на среднем расстоянии между соединяемыми ячейками. Результатом усовершенствований явился приблизительно 30%-прирост производительности только за счёт сокращения задержек распространения сигналов по кристаллу ПЛИС, обусловленного более компактной реализацией логических выражений в генераторах и более развитой топологией коммутационных цепей.

Наконец, последняя – по времени выпуска – платформа семейства Virtex-5, в которой ожидалось внедрение аппаратного ядра процессора PowerPC, также получила качественное улучшение, выразившееся в смене ядра с PowerPC 405 на PowerPC 440 (производительность возросла с 700 до 1100 DMIPS). Особенность размещения аппаратных ядер в ПЛИС заключается в их тесной интеграции с матрицей программируемых ячеек, на базе которых реализуются аппаратные ускорители процессора. Простота интеграции ячеек с процессором через стандартные интерфейсы (Processor Local Bus, On-Chip Peripheral Bus, интерфейс Auxiliary Processor Unit) позволяет превратить ПЛИС в процессор с радикально увеличенной производительностью в типовых задачах. Сотни независимых, параллельно реализующих основной поток вычислений ячеек, предназначенных для цифровой обработки сигналов, могут быть подключены к процессору, на долю которого остаётся реализация управления, настройки и интерфейсов. Как известно, сложно разработать полноценный стек TCP/IP на языке описания аппаратуры. Однако этот стек легко реализуется на базе процессора, работающего под управлением ОС Linux.

Таким образом, современные высокопроизводительные FPGA фирмы Xilinx предназначены для использования в проектах с большой степенью интеграции компонентов, вплоть до формирования системы на кристалле (System-On-Chip, SoC). При разработке такой системы задачи распределяются между отдельными компонентами ПЛИС следующим образом:

- аппаратное ядро PowerPC или программно реализуемый процессор MicroBlaze выполняют задачи общего управления, работы с внешними интерфейсами и контроля состояния системы. Для работы с этими процессорами существуют адаптированные компиляторы языков высокого уровня на базе широко распространённой системы gcc. Разработка процессорной системы выполняется с помощью интегрированной среды разработки EDK (Embedded Development Kit);
- основной поток вычислений выполняется аппаратными модулями MAC. В системах начального уровня можно ограничиться аппаратными умножителями с привлечением логических ячеек для создания аккумуляторов;
- логические ячейки используются для связывания отдельных модулей проекта и реализации логики общего назначения.

В последнее время фирма Xilinx в значительной степени систематизировала выпуск отладочных плат, которые существуют практически для всех

основных типов ПЛИС. Для разработки проектов существует бесплатная САПР ISE Webpack, которая может быть свободно загружена с сайта производителя (www.xilinx.com). В последних версиях этой бесплатной САПР были сняты все функциональные ограничения на доступ к профессиональным средствам проектирования на уровне топологии кристалла, а также к библиотеке IP-ядер (Core Generator). Ограничением бесплатной версии в настоящее время является только максимальный объём программируемой ПЛИС, который установлен приблизительно на уровне 1,5 млн. вентилей. С учётом высокой стоимости таких микросхем, это ограничение нельзя считать существенным для организаций с ограниченным бюджетом, поскольку приобретение ПЛИС, не поддерживаемой бесплатной САПР, само по себе сопряжено со значительными финансовыми затратами.

Не подлежит сомнению, что ПЛИС является практически безальтернативной основой для разработки оригинальных цифровых решений с нестандартной архитектурой. Разра-

ботчикам, желающим освоить технологию проектирования на базе ПЛИС, следует обратить внимание на недорогую отладочную плату Spartan-3E Starter Kit, которая содержит функционально достаточный набор периферийного оборудования, а также встроенный программатор с интерфейсом USB.

Фирма Xilinx упорядочила работу с высшими учебными заведениями, которые могут бесплатно участвовать в университетской программе, получая программное обеспечение и в ряде случаев отладочные платы для организации учебного процесса.

В заключение можно сделать вывод, что ПЛИС как продукт цифровой электроники заняли устойчивое положение на рынке, а эволюция их характеристик приобрела определённую плавность и прогнозируемость. Очевидным следующим шагом должен стать переход к технологическим нормам 45 нм с возможным размещением на кристалле дополнительных аппаратных ядер, расширяющих функциональные возможности ПЛИС в части реализации стандартных интерфейсов. ©



Новинка!

FLUKE®

Надёжные тепловизоры Ti25 и Ti10 помогут точно определить зону неисправности

Простые в использовании тепловизоры Fluke Ti25 и Ti10 помогут выявить и решить проблемы, возникающие на производстве. С помощью запатентованной технологии IR-Fusion® Вы можете получить четкую термограмму в комбинации с обычным изображением и определить проблемные участки.

- Приборы отображают даже небольшую разницу температур на дисплее с высокой разрешающей способностью
- Проверены на прочность при падении с двухметровой высоты
- Встроенный диктофон позволяет добавлять комментарии к каждой термограмме (Ti25)
- Сохраняют более 1 200 термограмм по технологии IR-Fusion® с температурными данными и голосовыми комментариями.
- Измеряют температуру до 350 °C (Ti25)

Fluke. Мы приводим Ваш мир в движение!

Технология IR-Fusion®:

Ни одна проблема не останется за кадром

Закажите Ti25 или Ti10 прямо сейчас!
 Найдите ближайших к Вам дистрибьюторов с помощью сайта www.fluke.ru.
 А также подпишитесь на рассылку новостей E-test-it! (выпуски 6 раз в год)

Микроконтроллеры AT32UC3 с ядром AVR32

(часть 2)

Павел Редькин (г. Ульяновск)

Вторая часть статьи посвящена описанию встроенной периферии МК семейства AT32UC3. Все периферийные устройства имеют пользовательские интерфейсы, состоящие из специальных регистров, отображённых в адресное пространство памяти. Доступ к этим регистрам осуществляется через периферийную шину.

КОНТРОЛЛЕР ВВОДА-ВЫВОДА ОБЩЕГО НАЗНАЧЕНИЯ

Контроллер ввода-вывода общего назначения (GPIO) управляет линиями ввода-вывода микроконтроллера (МК). Каждая линия ввода-вывода, обслуживаемая GPIO, имеет следующие основные особенности:

- устойчивость к подаче внешнего напряжения 5 В;
- возможность генерации прерывания по положительному или отрицательному перепаду внешнего сигнала;
- встроенный фильтр выбросов и помех, обеспечивающий подавление импульсов внешнего сигнала, которые по длительности короче одного тактового цикла;
- режим Open Drain (открытый сток), допускающий совместное использование линий ввода-вывода со стороны МК и внешних компонентов;
- возможность программного чтения входных внешних сигналов на выводе и управления выходными сигналами вывода;
- мультиплексирование до четырёх периферийных функций на одной линии ввода-вывода;
- встроенный, программируемый, подтянутый к «плюсу» питания резистор.

Устройства AT32UC3A имеют четыре параллельных порта ввода-вывода общего назначения (A, B, C, X), а устройства AT32UC3B – два порта (A, B).

Некоторые из специальных регистров пользовательского интерфейса GPIO, в дополнение к их отображению на периферийную шину, отображены на локальную шину ЦПУ. Это предоставляет доступ к этим регист-

рам, как по периферийной, так и по локальной шине. Отображение на локальную шину позволяет обеспечить синхронизированное с тактовыми циклами ЦПУ переключение выводов GPIO. Поскольку локальная шина тактируется со скоростью ЦПУ, одна операция записи или чтения регистров GPIO может быть выполнена за один тактовый цикл ЦПУ.

Каждая линия GPIO в МК помимо функции ввода-вывода общего назначения может быть программно назначена для обслуживания одной из трёх периферийных функций: A, B или C. Нагрузочная способность каждой линии GPIO характеризуется значением выходного тока, равным 4 мА. Устройства AT32UC3B дополнительно содержат четыре линии GPIO, имеющие драйверы с удвоенной нагрузочной способностью.

КОНТРОЛЛЕРЫ ПРЕРЫВАНИЙ

Архитектура AVR32 поддерживает четыре уровня приоритета для регулярных прерываний, маскируемые прерывания и немаскируемое прерывание (NMI).

Генерировать сигналы запросов прерываний может почти вся встроенная периферия МК. Эти сигналы поступают в контроллер прерываний (INTC). Модуль NTC поддерживает до 64 групп прерываний. Каждая группа может иметь до 32 линий запросов прерываний, которые связаны с периферийными устройствами. Каждая группа имеет свой регистр приоритета прерывания (IPR) и регистр запроса прерывания (IRR). Регистры IPR используются для назначения уровня приоритета и вектора в каждой группе, а регистры IRR – для идентифика-

ции активных запросов прерываний в пределах каждой группы.

В модуле INTC имеется также четыре регистра причины прерывания (ICR). С помощью перечисленных регистров идентифицируется группа, которая содержит отложенное прерывание соответствующего уровня приоритета.

Помимо модуля INTC, позволяющего генерировать прерывание от каждого вывода МК, все МК семейства AT32UC3 содержат контроллер внешних прерываний (EIM), позволяющий дополнительно конфигурировать несколько выводов МК в качестве входов внешних прерываний. Каждый такой вывод имеет свой собственный запрос прерывания, который может быть индивидуально замаскирован; вывод может генерировать прерывание по положительному или отрицательному перепаду и по высокому или низкому уровню внешнего сигнала. Каждая линия имеет встроенный фильтр с перестраиваемой конфигурацией, позволяющий подавлять выбросы входных сигналов. Каждый вывод, являющийся входом внешнего прерывания, может быть также сконфигурирован для асинхронного «пробуждения» МК из подрежимов «спящего» режима, в которых отсутствует тактирование. Модуль EIM может также «пробудить» МК из «спящего» режима, не генерируя прерывания.

Модуль контроллера прерываний поддерживает сканирование внешней клавиатуры, которую можно подключить к МК в целевой пользовательской системе. Эта клавиатура должна состоять из линий строк и столбцов; первые подключаются к входам внешних прерываний МК, вторые управляются отдельным набором сканирующих выходов модуля EIM. Нажатая клавиша клавиатуры вызывает прерывание, которое может быть идентифицировано с помощью регистров пользовательского интерфейса. Блок-схема контроллера прерываний приведена на рисунке 7.

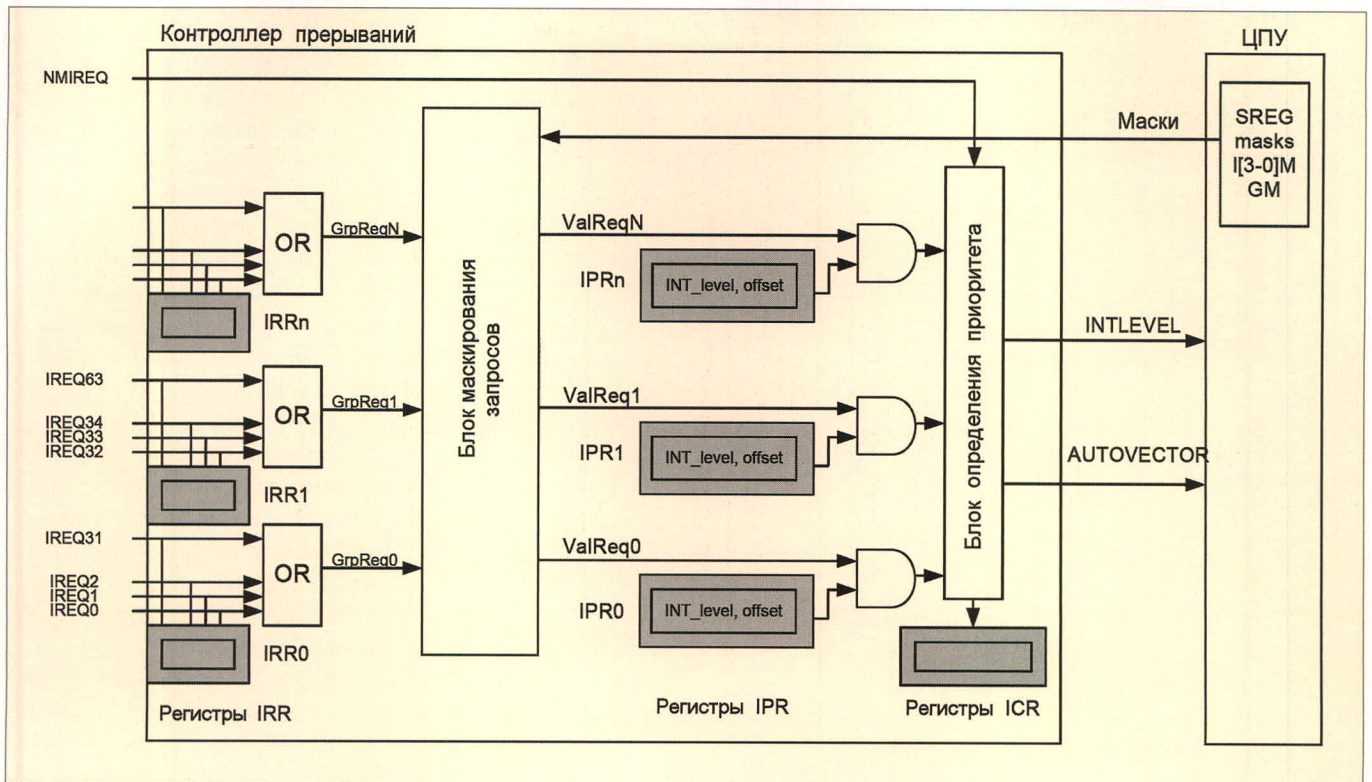


Рис. 7. Блок-схема контроллера прерываний (INTC)

СЧЁТЧИК РЕАЛЬНОГО ВРЕМЕНИ

Встроенный в МК типа AT32UC3 счётчик реального времени (RTC) может генерировать периодические прерывания через интервалы заданной длительности или производить точное измерение временных задержек в реальном масштабе времени. Счётная частота для RTC формируется с помощью 16-разрядного предварительного делителя, который тактируется от встроенных RC-генератора или генератора частоты 32 кГц. Модуль RTC потребляет чрезвычайно малую мощность (7 мкА/МГц) и может функционировать во всех подрежимах «спящего» режима МК, кроме подрежима Static. Максимальное время счёта RTC составляет 272 года.

КОНТРОЛЛЕР ВСТРОЕННОЙ ФЛЭШ-ПАМЯТИ

Контроллер флэш-памяти (FLASHC) связывает блок встроенной флэш-памяти AT32UC3 с 32-разрядной внутренней шиной HSB. Принцип функционирования контроллера FLASHC заключается в размещении слов данных с последовательно идущими адресами в чередующихся субблоках флэш-памяти. Наличие в каждом субблоке интерфейса чтения позволяет производить их чтение параллельно. Когда данные из одного субблока

флэш-памяти выводятся на шину, из другого субблока производится чтение по следующему последовательно идущему адресу. Результат этого чтения возвращается в следующем тактовом цикле.

Контроллер флэш-памяти также управляет программированием, стиранием, блокировкой и разблокированием, осуществляемыми при помощи последовательностей специальных команд.

Модуль FLASHC имеет два шинных интерфейса:

- интерфейс к высокоскоростной шине (HSB) для чтения данных из массива флэш-памяти и их записи в буфер страницы;
- интерфейс к периферийной шине (PB) для записи команд, а также для управления и чтения состояния контроллера.

Для обеспечения функционирования в системах с высокими тактовыми частотами модуль FLASHC имеет интерфейс к блоку флэш-памяти с двумя портами чтения.

ШИННАЯ МАТРИЦА HSB

Входящая в состав МК AT32UC3 шинная матрица HSB (HMATRIX) представляет собой многослойную шинную структуру, которая позволяет организовать параллельный множественный доступ через высокоско-

ростную шину (HSB) для ведущих и ведомых устройств в системе. Это позволяет значительно увеличить полосу пропускания шины. Шинная матрица связывает между собой до 16 ведущих устройств HSB и до 16 ведомых устройств HSB. В качестве ведущих устройств выступают, например, ЦПУ, DMA периферийных модулей USB и Ethernet, интерфейс внешней шины, а в качестве ведомых – встроенная флэш-память, мосты к периферийным шинам и встроенная память SRAM.

Нормальное время ожидания соединения ведущего устройства с ведомым – один тактовый цикл, за исключением случаев, когда ведущее устройство непосредственно связано с ведомым. В этом случае получается 0 циклов ожидания.

ИНТЕРФЕЙС ВНЕШНЕЙ ШИНЫ

Модуль интерфейса внешней шины (EBI) входит в состав только МК типа AT32UC3A0x. Интерфейс внешней шины (EBI) предназначен для организации обмена данными между МК и несколькими внешними устройствами. Контроллеры статической и динамической памяти реализованы в EBI как контроллеры внешней памяти; они могут обслуживать несколько типов периферийных устройств и устройств внешней памяти:

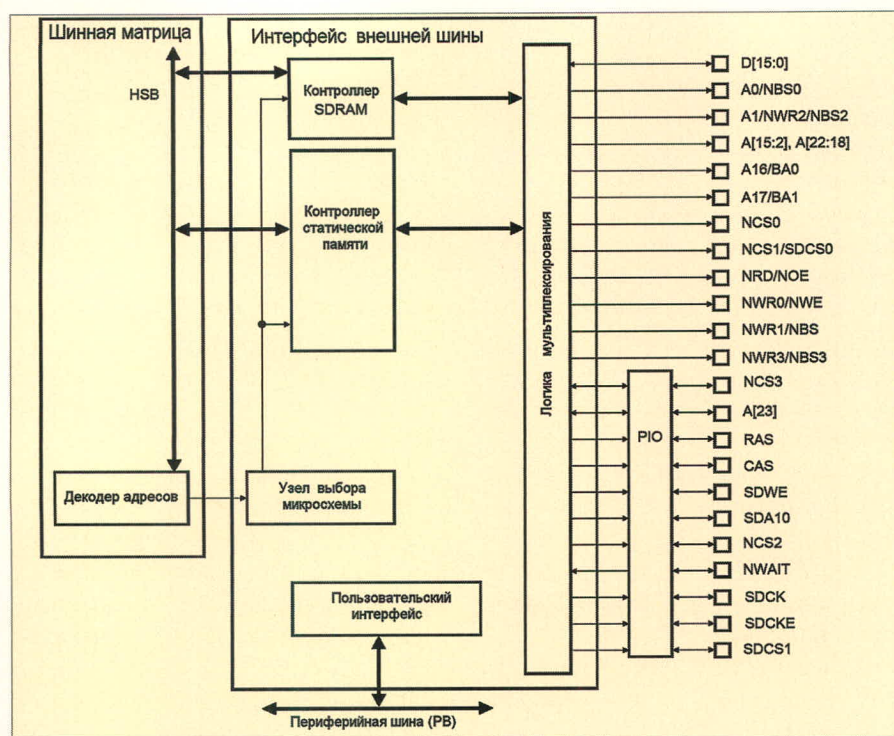


Рис. 8. Блок-схема интерфейса внешней шины (EBI)

SRAM, PROM, EPROM, EEPROM и SDRAM.

Интерфейс EBI обеспечивает обмен данными между МК и внешними устройствами (до 5), причём каждому из них может быть назначена область адресов, задаваемая встроенным контроллером памяти МК. Обмен данными выполняется через 16-разрядную шину данных, 24-разрядную адресную шину, линии выбора микросхем (до 4 – NCS[3:0]) и через линии управления, которые могут переключаться между двумя контроллерами внешней памяти. Блок-схема интерфейса внешней шины приведена на рисунке 8.

ПЕРИФЕРИЙНЫЙ КОНТРОЛЛЕР DMA

Входящий в состав МК типа AT32UC3 модуль прямого доступа к памяти (PDCA) обеспечивает перемещение данных между встроенными периферийными модулями (USART, SPI, SSC и т.п.) и встроенной/внешней памятью МК. Использование модуля PDCA позволяет не задействовать ЦПУ для передач данных, повышая фактическую производительность МК в приложениях.

Модуль PDCA связан с периферийными модулями с помощью интерфейсов установления связи. Периферийное устройство с помощью запроса сообщает PDCA о готовности принимать или пере-

давать данные; модуль подтверждает этот запрос, когда начинается передача.

Количество интерфейсов установления связи может превышать количество каналов DMA. В этом случае канал DMA должен быть сконфигурирован для использования наиболее предпочтительного интерфейса. Когда буфер передачи PDCA оказывается пустым или буфер приёма PDCA оказывается полным, модуль может сгенерировать запрос прерывания. Размер элемента передаваемых через PDCA данных (байт, полуслово, слово) может быть задан индивидуально для каждого канала DMA.

ПОСЛЕДОВАТЕЛЬНЫЙ ПЕРИФЕРИЙНЫЙ ИНТЕРФЕЙС SPI

Входящий в состав МК типа AT32UC3 модуль последовательного периферийного интерфейса (SPI) имеет следующие основные особенности.

Модуль поддерживает связь с внешними устройствами, имеющими интерфейс SPI:

- четыре вывода выбора микросхемы при наличии внешнего декодера позволяют организовать связь с периферийными внешними устройствами (до 15);
- в числе поддерживаемых устройств с последовательным доступом – микросхемы памяти, например,

устройства DataFlash, микросхемы EEPROM с интерфейсом 3-wire, АЦП и ЦАП, CAN-контроллеры, датчики и внешние сопроцессоры.

Модуль SPI обеспечивает поддержку последовательного периферийного интерфейса в режимах ведущего или ведомого. Он имеет:

- программируемую 8- или 16-разрядную длительность слова данных для выбранной микросхемы;
- программируемые фазу и полярность синхросигнала для выбранной микросхемы;
- программируемые задержки передачи между последовательными передачами, а также между синхросигналом и данными для выбранной микросхемы;
- выбираемый режим обнаружения ошибок передачи.

Модуль SPI обеспечивает соединения с модулем PDCA с возможностью оптимизации канала передачи данных:

- один канал PDCA для приёмника, один канал PDCA для передатчика;
- поддержку буфера следующей передачи.

ДВУХПРОВОДНЫЙ ИНТЕРФЕЙС TWI

Двухпроводный интерфейс (TWI) МК типа AT32UC3 связывает между собой со скоростью до 400 Кбит/с компоненты, подключенные к стандартной двухпроводной шине, которая состоит из одной линии синхронизации и одной линии данных. При обмене используется байтовый формат передачи. К шине могут быть подключены устройства последовательной памяти, часы реального времени (RTC), контроллеры символьных/графических ЖКИ, температурные датчики и другие I²C-совместимые устройства фирмы Atmel и других производителей.

Интерфейс TWI микроконтроллера может быть сконфигурирован для работы в ведущем и ведомом режимах с последовательным или произвольным побайтовым доступом; поддерживается также режим Multi-master. Арбитраж на шине выполняется внутренней логикой интерфейса, которая автоматически переводит интерфейс TWI в ведомый режим при потере арбитража.

Генератор скорости обмена с перестраиваемой конфигурацией позволяет адаптировать скорость обмена

данными интерфейса TWI к стандартной сетке скоростей обмена. В таблице 4 приводится перечень параметров совместимости двухпроводного интерфейса Atmel МК типа AT32UC3 в ведущем режиме с полностью I²C-совместимыми устройствами.

Синхронный последовательный контроллер SSC

Синхронный последовательный контроллер (SSC) обеспечивает синхронный обмен данными между МК AT32UC3 и внешними устройствами и поддерживает несколько последовательных протоколов синхронной передачи данных, используемых в звуковых и телекоммуникационных приложениях: I2S, Short Frame Sync, Long Frame Sync и т.п.

Контроллер SSC содержит независимые приёмник и передатчик, имеющие общий делитель синхросигнала. Приёмник и передатчик оснащены трёхпроводным интерфейсом: линия данных TD/RD, линия синхронизации TK/RK и линия синхронизации кадра TF/RF. Обмен данными может программироваться с автоматическим или зависимым стартом по различным событиям, детектируемым по синхросигналу кадра.

Высокоуровневое программирование контроллера SSC при наличии двух выделенных каналов PDCA с разрешением до 32 разрядов обеспечивает непрерывную передачу данных без вмешательства ЦПУ.

Поддерживая связь с двумя каналами PDCA, контроллер SSC позволяет организовывать обмен данными между ЦПУ как устройством высокого уровня и каким-либо устройством низкого уровня, например, из следующего перечня:

- кодеком в режиме ведущего или ведомого;
- цифроаналоговым преобразователем через выделенный последовательный интерфейс, например I2S;
- считывающим устройством магнитных карт.

Универсальный синхронно-асинхронный приёмопередатчик USART

Встроенные в МК типа AT32UC3 модули универсальных синхронно-асинхронных приёмопередатчиков (USART) обеспечивают полную дуп-

лексную универсальную синхронно-асинхронную последовательную связь. Формат кадра данных программируется в широких пределах (длина посылки данных, чётность, число стоповых битов), чтобы поддерживать максимальное количество стандартов. Приёмник USART производит обнаружение ошибок чётности, ошибок кадровой синхронизации и ошибок переполнения. Время ожидания приёмника позволяет обрабатывать кадры переменной длины, а передатчик USART с функцией timeguard облегчает связь с медленными удалёнными устройствами. Также поддерживается многоточечная связь с помощью битовых операций адресации при приёме и передаче.

Логика USART поддерживает три режима тестирования: удалённый шлейф, местный шлейф и автоматическое эхо. Модуль USART имеет операционные режимы, обеспечивающие поддержку интерфейса RS-485, спецификации ISO7816 при $T=0$ или $T=1$, Smart-карт, ИК-приёмопередатчиков (IrDA) и связь с модемными портами.

Аппаратная процедура установления связи обеспечивает управление потоком данных путём автоматического управления сигналами на выводах RTC и CTS.

В дополнение к «штатному» встроенному интерфейсу SPI, МК типа AT32UC3 поддерживают функционирование интерфейса USART в режиме SPI, при этом модуль USART может работать как ведущий или ведомый.

Модуль USART поддерживает связь с периферийным контроллером DMA (PDCA), который может пересылать данные в передатчик USART и принимать данные из приёмника USART. Контроллер PDCA обеспечивает це-

почечную организацию буферизации данных без вмешательства ЦПУ.

Контроллер SDRAM

Встроенный контроллер динамической памяти SDRAM (SDRAMC) входит в состав только МК подсемейства AT32UC3A. Контроллер SDRAM расширяет возможности встроенной памяти МК, обеспечивая интерфейс с внешним 16- или 32-разрядным устройством SDRAM. Модуль SDRAMC поддерживает размер страницы памяти от 2048 до 8192 и количество столбцов от 256 до 2048. Модуль обеспечивает доступ к байту, полуслову и слову, а также блочные чтение и запись при единичной длительности блока; поддерживается формат неактивности сигнала CAS, равный 1, 2 и 3.

Развитые режимы доступа к SDRAMC – саморегенерация, «отключенное» питание и «глубоко отключенное» питание – позволяют экономить мощность, потребляемую устройствами SDRAM. Блок-схема контроллера динамической памяти SDRAM приведена на рисунке 9.

Интерфейс Ethernet MAC

Входящий в состав МК подсемейства AT32UC3A модуль интерфейса Ethernet MAC (MACB) имеет следующие основные особенности:

- совместим со стандартом IEEE 802.3;
- поддерживает операции со скоростями обмена 10 и 100 Мбит/с;
- поддерживает полно- и полудуплексные операции;
- имеет регистры подсчёта статистики;
- поддерживает интерфейс физического уровня MII/RMII;
- может генерировать прерывания при завершении передачи и приёма;

Таблица 4. Совместимость интерфейса TWI микроконтроллера AT32UC3 со стандартом I²C

Стандарт I ² C	Atmel TWI AT32UC3
Стандартный режим (частота последовательного синхросигнала 100 кГц)	Поддерживается
Быстрый режим (частота последовательного синхросигнала 400 кГц)	Поддерживается
7-разрядная и 10-разрядная адресация ведомого устройства	Поддерживается
Стартовый байт*	Не поддерживается
Условие «повторный старт» (Sr)	Поддерживается
Управление ACK и NACK	Поддерживается
Slope-управление и входная фильтрация (в быстром режиме)	Не поддерживается
«Затягивание» синхросигнала	Поддерживается

*START + b00000001 + A + Sr, где START – условие «старт» (START), A – подтверждение (ACK), Sr – условие «повторный старт» (REPEATED_START).

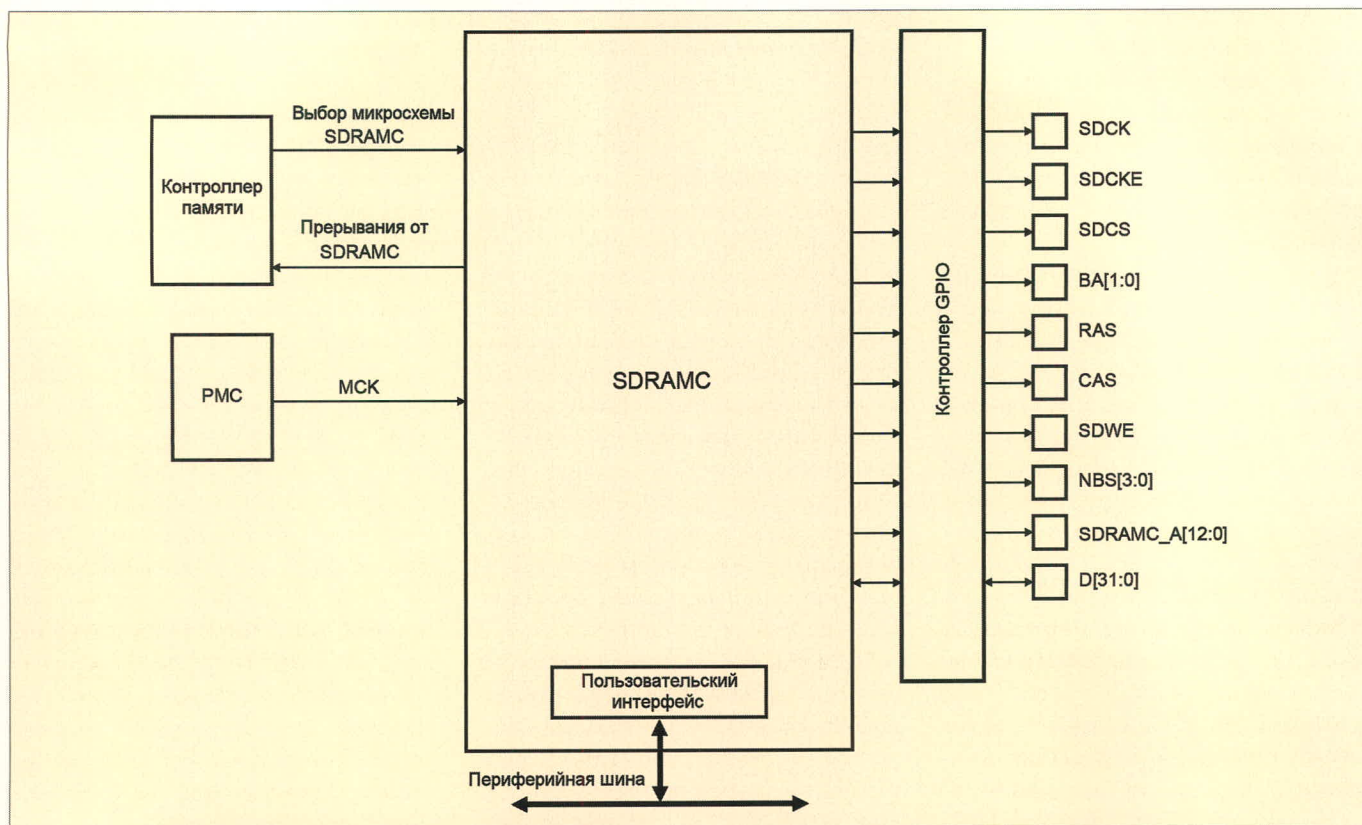


Рис. 9. Блок-схема контроллера динамической памяти SDRAM (SDRAMC)

- поддерживает (в режиме ведущего) каналы DMA для приёма и передачи;
- имеет приёмный и передающий буферы FIFO;
- автоматически генерирует контрольные поля Pad и CRC в передаваемых кадрах;
- автоматически отбрасывает кадры, принятые с ошибками;
- имеет логику проверки адреса, распознающую до четырёх уникальных 48-разрядных адресов;
- поддерживает режим Promiscuous, в котором все принятые без ошибок кадры копируются в память;
- поддерживает управление физическими уровнями с помощью интерфейса MDIO;
- поддерживает внешний сигнал совпадения адреса принятых кадров;
- поддерживает полдуплексное управление потоком данных, допускающее столкновения входящих кадров;
- поддерживает полдуплексное управление потоком данных с распознаванием входящих кадров паузы и аппаратную генерацию передаваемых кадров паузы;
- поддерживает некоторые операции стандарта 802.1Q (VLAN);
- имеет множества приёмных и передающих буферов кадров;

- поддерживает пробуждение через LAN;
- поддерживает гигантские кадры, содержащие до 10 240 байтов.

ИНТЕРФЕЙС USB OTG

Входящий в состав всех МК семейства AT32UC3 модуль интерфейса USB On-The-Go (USBB) имеет следующие особенности:

- ограниченно совместим со спецификацией USB 2.0, полно- и низкоскоростными режимами (FS/LS) и On-The-Go (OTG), скоростью обмена до 12 Мбит/с;
- 7 каналов или конечных точек;
- 960 байт встроенной двухпортовой оперативной памяти (DPRAM) для каналов/конечных точек;
- до двух банков памяти на канал/конечную точку (кроме канала/конечной точки управления);
- гибкую конфигурацию канала/конечной точки и управление выделенными каналами DMA;
- приёмопередатчики на кристалле, включая возможность подтягивания линий к «плюсу» питания и общему проводу (Pull-Ups/Pull-downs);
- кнопочный интерфейс OTG, включающий аналоговый компаратор VBUS на кристалле.

Модуль USB AT32UC не полностью соответствует специфика-

ции USB 2.0, поскольку не обеспечивает поддержку высокоскоростного режима 480 Мбит/с.

Каждый канал/конечная точка модуля USB может быть сконфигурирован для одного из нескольких типов передачи. Канал/конечная точка может быть связан с одним или более банками двухпортовой оперативной памяти с целью сохранения текущих данных. Если используется несколько банков (режим «пинг-понг»), то в один банк DPRAM производит чтение или запись ЦПУ или DMA, в то время как в другой производит чтение или запись макроядра модуля USB. Эта особенность присуща изохронным каналам/конечным точкам.

ТАЙМЕРЫ/СЧЁТЧИКИ

Входящий в состав МК типа AT32UC3 модуль таймеров/счётчиков (Т/С) включает в себя три идентичных 16-разрядных канала таймера/счётчика. Каждый канал может независимо программироваться для выполнения широкой номенклатуры функций, включая измерение частоты, подсчёт событий, измерение интервалов, генерацию импульсов, синхронизацию задержек и широтно-импульсную модуляцию.

Каждый канал (таймер/счётчик) имеет три внешних и пять внутрен-

них входов синхронизации, а также два многоцелевых сигнала ввода-вывода, которые могут конфигурироваться пользователем. Каждый канал управляет сигналом внутреннего прерывания, который может быть сконфигурирован для генерации прерывания ЦПУ.

Блок таймеров/счётчиков имеет два глобальных регистра, которые обслуживают все три канала ТС. Регистр команд блока позволяет запускать операции во всех трёх каналах одновременно одной командой. Регистр режима блока задаёт для каждого канала внешние входы синхронизации, позволяя выстраивать их в цепочку.

КОНТРОЛЛЕР ШИМ

Модуль контроллера широтно-импульсной модуляции (PWM) управляет семью независимыми каналами. Каждый канал с помощью независимого 20-разрядного счётчика обеспечивает генерацию выходной прямоугольной импульсной последовательности. Характеристики этой последовательности (период, длительность импульса и полярность) конфигурируются через пользовательский интерфейс PWM. В каждом канале может быть выбран для использования один из источников синхронизации, обеспечиваемых тактовым генератором. Тактовый генератор формирует несколько частот синхронизации, получаемых делением частоты задающего генератора контроллера PWM.

Все виды доступа к модулю PWM производятся через отображения регистров PWM на периферийную шину. Каналы PWM могут быть синхронизированы между собой, чтобы генерировать взаимно перекрывающиеся импульсные последовательности. Все каналы имеют двойную систему буферизации для предотвращения генерации непредсказуемых импульсных последовательностей при программном изменении периода или длительности импульса. Для каждого канала обеспечивается программируемое выравнивание формы импульсов выходной импульсной последовательности (по центру или по левой границе).

Аналого-цифровой преобразователь

Входящий в состав МК типа AT32UC3 модуль аналого-цифрового

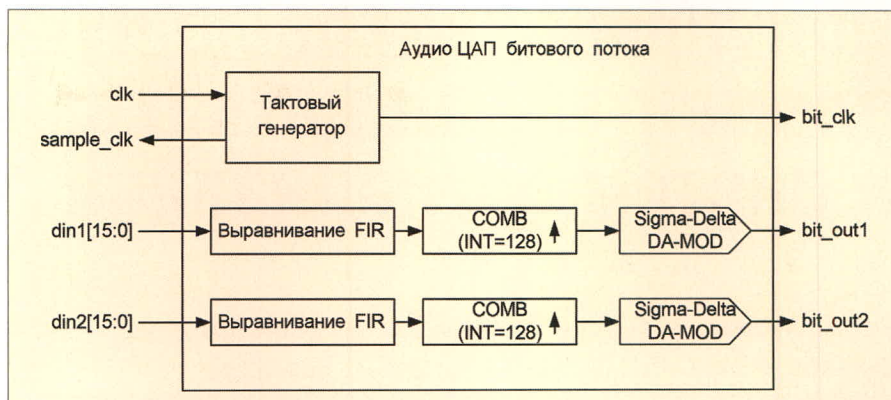


Рис. 10. Блок-схема звукового ЦАП битового потока (ABDAC)

преобразователя (ADC) имеет следующие особенности:

- интегрированный мультиплексор, способный переключать до восьми независимых аналоговых входов;
- индивидуальное включение и отключение каждого канала;
- аппаратный или программный запуск преобразования (триггер), вывод внешнего триггера;
- выходы таймера/счётчика, используемые в качестве триггера (триггер, соответствующий ТПОА);
- поддержка модуля PDCA;
- возможность конфигурирования синхронизации АЦП;
- «спящий» режим и встроенную процедуру упорядочения преобразований (автоматическое «пробуждение» от триггера и возврат назад в «спящий» режим после завершения преобразований во всех включенных каналах).

Модуль АЦП поддерживает режим с разрешающей способностью 10 или 8 дв. разрядов; результат преобразования возвращается в регистр, общий для всех каналов или же в регистр, специально выделенный для каждого канала. Преобразование может запускаться следующими источниками: программным триггером, внешним триггером, срабатывающим по положительному перепаду на выводе ADTRG, внутренним триггером от выводов таймера/счётчика (таймеров/счётчиков). Источник запуска может быть задан программно.

Звуковой ЦАП битового потока

Входящий в состав только МК семейства AT32UC3A модуль звукового ЦАП битового потока (ABDAC) преобразует цифровое 16-разрядное значение выборки в цифровой битовый поток со средневзвешенным зна-

чением, пропорциональным значению выборки. При этом обеспечивается поддержка двух каналов, что делает модуль ABDAC полезным для приложений, использующих стереозвук. Каждый канал имеет комплементарную пару цифровых выходов (DACn и DACn_N), которые могут быть подключены к внешнему усилителю с высоким входным сопротивлением.

Звуковой ЦАП битового потока образован сигма-дельта-ЦАП 3-го порядка с коэффициентом передискретизации, равным 128. Перед поступлением на сигма-дельта-модулятор ЦАП выборки пропускаются через фильтр интерполяции 4-го порядка с Sinc-характеристикой (Comb4). На входе фильтра интерполяции включен выравнивающий КИХ-фильтр.

Модуль ABDAC имеет входной параллельный интерфейс и поддерживает связь с контроллером DMA для фоновой передачи данных без вмешательства ЦПУ. Блок-схема звукового ЦАП битового потока показана на рисунке 10.

Для получения подробных сведений о периферийных модулях МК типа AT32UC3 рекомендуется обратиться к источникам [1–3].

ЛИТЕРАТУРА

1. AVR*32 32-Bit Microcontroller AT32UC3A0512, AT32UC3A0256, AT32UC3A0128, AT32UC3A1512, AT32UC3A1256, AT32UC3A1128 Preliminary. 32058C-AVR32-10/07, <http://www.atmel.com>.
2. AVR*32 32-Bit Microcontroller AT32UC3B0256, AT32UC3B0128, AT32UC3B064, AT32UC3B1256, AT32UC3B1128, AT32UC3B164 Preliminary. 32059E-AVR32-12/07, <http://www.atmel.com>.
3. <http://www.avr32.ru>.



Полупроводниковые чувствительные элементы для датчиков газов и систем сигнализации

Вадим Буслев, Владимир Кожевников, Дмитрий Куликов,
Станислав Рембеза, Дмитрий Русских (г. Воронеж)

В статье представлен краткий обзор полупроводниковых газовых сенсоров. Приведён пример конструкции высокочувствительного сенсора и результаты его испытаний в виде зависимости адсорбционного отклика от концентрации паров этилового спирта и ацетона в воздухе.

ВВЕДЕНИЕ

Спрос на портативные газовые детекторы в настоящее время сильно возрос в связи с необходимостью их использования в различных отраслях техники (для предотвращения взрывов и пожаров, при работе с взрывоопасными и ядовитыми газами), а также для мониторинга экологической обстановки в крупных городах и на опасных производствах. Использование газов в качестве горючего в автомобилях и в автоматизированных мини-котельных также делает актуальной проблему контроля и сигнализации об утечках газа. Кроме того, необходимо иметь в достаточных количествах индивидуальные и коллективные средства защиты людей, работающих в зонах повышенной взрывоопасности и токсичности (в шахтах, газохранилищах, химических и металлургических производствах). Контроль утечек бытового газа позволяет предотвратить разрушительные взрывы. Всё это стимулирует развитие исследований в области полупроводниковых газовых сенсоров.

Известно, что обратимая хемосорбция активных газов на поверхности полупроводниковых окислов и халькогенидов сопровождается обратимыми изменениями проводимости. Это обстоятельство делает полупроводниковые материалы наиболее привлекательными для изготовления на их основе газочувствительных электронных преобразователей. Разработаны полупроводниковые сенсоры на основе широкозонных полупроводников, таких как SnO_2 , ZnO ,

TiO_2 , и WO_3 , но SnO_2 (диоксид олова) в качестве чувствительного материала наиболее популярен из-за технологичности и низкой стоимости, высокой химической стабильности, механической прочности, термостойкости, высокой адгезии к стеклу и другим подложкам [1, 2].

Полупроводниковые газовые детекторы характеризуются малыми размерами, высокой чувствительностью и надёжностью. Они имеют широкий динамический диапазон (около четырёх порядков), что даёт уникальную возможность одновременного измерения и регистрации как низких, так и высоких концентраций газов одним сенсором. Данные о концентрации газа преобразуются непосредственно в электрический сигнал, а для реализации измерительного прибора используются достаточно простые в настройке и эксплуатации электронные схемы.

Ведущими мировыми производителями полупроводниковых датчиков газов являются такие фирмы, как Rilken Keiki Fine Instr., Nippon Monitors, Figaro (все три – Япония), Sen-Tech (Южная Корея), MIC (Южная Корея), Capteur sensors (Великобритания), UST (Германия), Microsens (Швейцария) и др.

Имеется информация о выпуске полупроводниковых датчиков газов на российских предприятиях ФГУП НПП «Дельта» НПЦ-5 и ОАО «Авангард».

Типы полупроводниковых газовых сенсоров

Газовые сенсоры на основе металлооксидных полупроводников, про-

изводимые в промышленных объёмах, подразделяются по своему типу на тонко- и толстоплёночные [3]. Критерием для такого разделения служит отношение общей толщины плёнки к размеру зерна в плёнке. Тонкими считаются плёнки, у которых это отношение составляет несколько десятков, для толстых оно может достигать нескольких сотен и более. Все плёнки-адсорбенты должны обладать большой удельной поверхностью (поверхностью, приходящейся на единицу объёма адсорбента); соответственно, изменение электропроводности чувствительных элементов при адсорбции на них газов тем больше, чем больше их удельная поверхность. Кроме того, полупроводниковые окислы должны иметь достаточную химическую устойчивость, не образовывать соединений с адсорбируемыми молекулами и обладать термической и механической прочностью.

В целом конструкция чувствительного элемента газового сенсора должна удовлетворять следующим основным критериям [4]:

- малое энергопотребление;
- небольшие габариты;
- высокая механическая прочность;
- низкая себестоимость в условиях серийного производства.

Энергопотребление является важным критерием, характеризующим качество проектирования и изготовления газочувствительного элемента. Снижение энергопотребления актуально потому, что при изготовлении портативного газового детектора стоит задача миниатюризации контролирующего прибора и уменьшения веса, большую часть которого составляют источники электропитания – батареи или аккумуляторы. Считается приемлемой потребляемая чувствительным элементом мощность до 1 Вт. Как правило, выполнение этого требования напрямую за-

висит от выбранного способа повышения теплового сопротивления между кристаллом газового сенсора и окружающими элементами конструкции. Чаще всего для теплоизоляции используют воздушную прослойку, так как воздух обладает как минимум на порядок меньшей теплопроводностью, чем самые лучшие из доступных теплоизоляторов.

Механическая прочность необходима для того, чтобы изготовленный чувствительный элемент выдержал нагрузки, возникающие в процессе последующей обработки, при монтаже кристалла газового сенсора в корпус и в процессе эксплуатации.

Конструкция толстоплёночных сенсоров газов

Первая информация о конструкции толстоплёночных сенсоров газов появилась в 1960-х годах. Самая распространённая из них носит имя своего разработчика – Тагучи (Taguchi) и применяется до сих пор.

В настоящее время наибольшее распространение имеют толстоплёночные сенсоры, изготавливаемые с применением технологии трафаретной печати. В этом случае возможна автоматизация большинства процессов производства, что значительно улучшает воспроизводимость параметров. Пример такого сенсора представлен на рисунке 1.

Одной из трудностей создания толстоплёночных сенсоров является относительно большая масса структуры, так как чувствительный элемент имеет размеры 6...8 мм. Для укрепления контактов проволоочных соединений применяются специальные металлические зажимы [6].

Несмотря на простоту и дешевизну производства сенсоров указанного типа, имеется ряд недостатков, связанных с большой толщиной газочувствительного слоя. Создаваемый методом трафаретной печати газочув-

ствительный слой имеет малое отношение площади поверхности к объёму. Значительный пассивный внутренний объём уменьшает проводимость, долго стабилизируется и накапливает молекулы газов, что снижает скорость отклика сенсора.

Конструкции тонкоплёночных сенсоров газов

Процессы, ответственные за изменение проводимости чувствительного элемента, происходят в основном на границе газовой фазы и газочувствительной плёнки, поэтому особое значение уделяется качеству поверхности окисла. Благодаря выгодному отношению поверхности к объёму тонкие плёнки окислов металлов наиболее пригодны для изготовления сенсоров.

При создании тонкоплёночных сенсоров в полной мере могут быть использованы основные технологические методы микроэлектроники: вакуумное напыление и фотолитография. Применение более совершенной технологии способствует повышению производительности при изготовлении газочувствительного элемента, уменьшению его размеров и потребляемой мощности, повышению воспроизводимости параметров и их стабильности, что создаёт предпосылки для массового производства микроэлектронных полупроводниковых детекторов [3].

Основные типы структур тонкоплёночных газовых сенсоров

В настоящее время существует три основных типа структур серийных газовых сенсоров: со сплошной мембраной, с выводами паучкового типа и с кристаллом, висящим на проволоочных выводах:

- сенсоры со сплошной мембраной изготавливаются при помощи анизотропного травления обратной

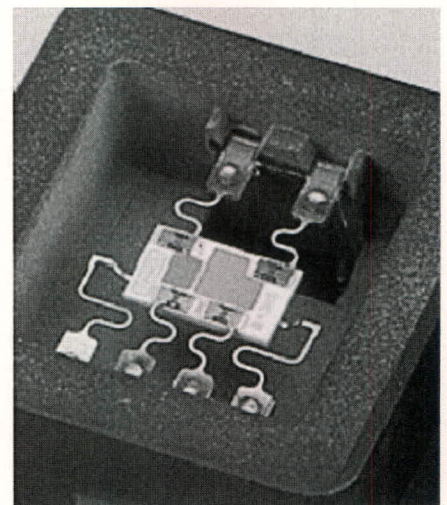


Рис. 1. Толстоплёночный сенсор, изготовленный при помощи технологии трафаретной печати [5]

стороны кремниевой подложки (см. рис. 2). Травление продолжается до тех пор, пока не будет остановлено мембранной – слоем SiO₂, Si₃N₄, кремнием, сильно легированным бором и др. Технологические процессы создания такой структуры полностью совместимы с процессами создания интегральных схем, что является бесспорным преимуществом. Существенным недостатком данной конструкции является необходимость обработки пластины с обеих сторон. К тому же из-за наклонных стенок, образуемых в монокристаллах кремния плоскостями (111) при анизотропном травлении (см. рис. 3), площадь структуры увеличивается, по данным авторов работы [6], как минимум в 2½ раз. Чтобы избежать этого эффекта, предлагается использовать технологии плазменного травления, дающего строго вертикальные стенки, что позволит увеличить количество структур, получаемых на одной пластине;

- сенсоры с паучковыми выводами. В отличие от предыдущего типа, вытравливание полости под газочувствительной структурой происхо-

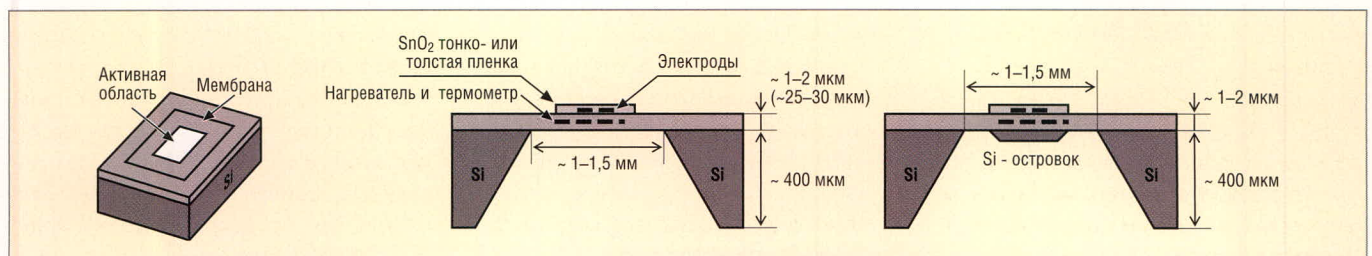


Рис. 2. Сенсор со сплошной мембраной, представленный в работе [6]; справа – конструкция с островком кремния для улучшения распределения тепла по площади чувствительного элемента

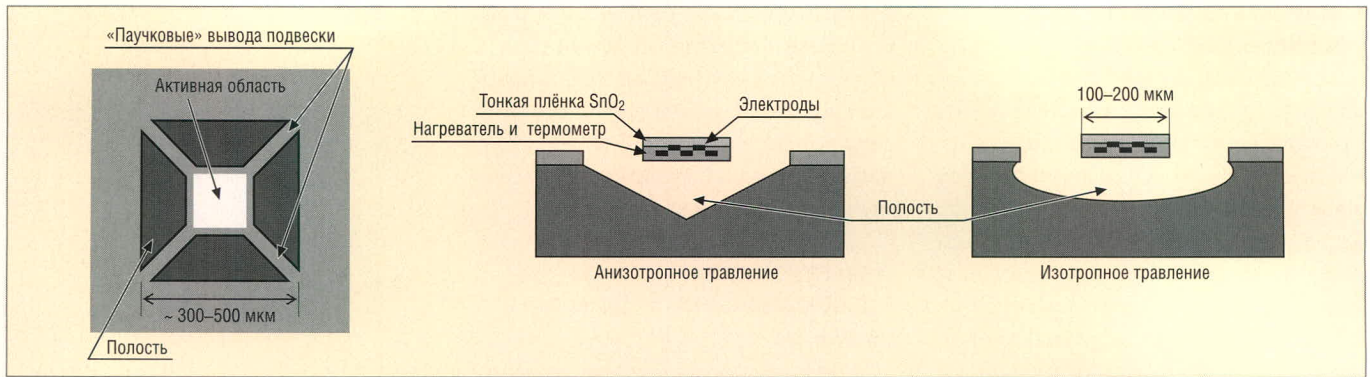


Рис. 3. Сенсор с паучьими выводами, представленный в работе [6]; в центре – конструкция, изготовленная с использованием анизотропного, справа – изотропного травления

дит только с лицевой стороны кремниевой подложки (см. рис. 3) [6]. При изготовлении может быть использовано как анизотропное травление, и при этом образующаяся каверна имеет правильную пирамидальную форму, образованную плоскостями (111) (рис. 3, в центре), так и обычное изотропное травление, когда образующаяся полость имеет свободную форму (рис. 3, справа). Травление производится через вскрытые при помощи фотолитографии трапециевидные окна в окисле или нитриде [7]. Данная структура более технологична по сравнению с мембранной, так как обрабатывается только одна плоскость полупроводниковой пластины. Сам процесс вытравливания полости отличается незначительно. Этот вариант наиболее близок к производственному процессу создания полевых транзисторов [8], что является одним из достоинств данной конструкции. Поскольку утечка тепла от газочувствительной области возможна преимущественно по тонким (несколько мкм) и длинным (обычно около 100...200 мкм [6]) выводам,

выполненным из материалов с малой теплопроводностью (SiO_2 , Si_3N_4), теплоизоляция газочувствительной области в структуре второго типа будет даже лучше, чем в структуре первого типа, где мембрана является сплошной;

- сенсоры третьего типа, с кристаллом, висящим на проволочных выводах. Идея данной конструкции заключается в том, что если кристалл сенсора имеет малые размеры и вес порядка нескольких миллиграмм, то его можно разместить, подвесив на проволочных выводах вдали от элементов корпуса, как это предлагают авторами работы [9] (см. рис. 4). Условием реализуемости данного вида монтажа является малая масса кристалла. При этом утечка тепла происходит в основном по проволочным выводам и, в силу их малого сечения, относительно невелика. Преимуществом данного типа сенсора является простота технологического процесса изготовления, т.к. используются хорошо отработанные, простые операции. Кроме того, нет необходимости в вытравливании полостей. Однако у данной конструкции имеется ряд серьезных недостатков. Проволочные выводы изготавливаются из материалов, хорошо проводящих электрический ток и тепло (платина, золото, алюминий). Поэтому, чтобы снизить утечку тепла, необходимо уменьшать сечение проволоки и выбирать между уменьшением рассеиваемой мощности и механической прочностью монтажа. Вторая проблема заключается в надёжной фиксации кристалла в корпусе во время приварки выводов таким образом, чтобы впоследствии можно было легко освободить кристалл и

вывести его из теплового контакта с корпусом. В работе [9] авторы предлагают фиксировать кристалл при помощи вакуума через отверстие в днище корпуса (на рисунке 4 – отверстие под кристаллом). При реализации такого способа монтажа возникает проблема обеспечения устойчивости полученного прибора при ударах и вибрации, поскольку материалы проволочных выводов являются мягкими и пластичными.

Конструкция разработанного газового сенсора

Авторами статьи была разработана конструкция сенсора с тонкоплёночным газочувствительным слоем, реализуемого по технологии, полностью совместимой с технологией производства изделий микроэлектроники. Это позволяет изготавливать групповым методом кристаллы малогабаритных, экономичных и малоинерционных газовых сенсоров. Преимуществом применяемой тонкоплёночной технологии является возможность создания всех элементов датчика в едином технологическом цикле.

Конструкция чувствительного элемента

Конструкция чувствительного элемента датчика газов (см. рис. 5) имеет дифференциальную структуру. На одном кристалле расположены две идентичные области, одна из которых защищена от воздействия окружающей атмосферы газонепроницаемой плёнкой, поэтому её проводимость остаётся неизменной при изменении состава окружающей атмосферы. Проводимость защищённой области сравнивается с проводимостью незащищённой, газочувстви-

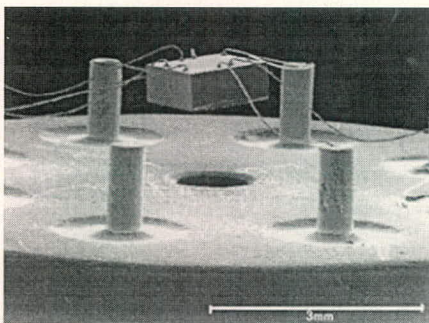


Рис. 4. Внешний вид сенсора с кристаллом, висящим на проволочных выводах [9]. Масса кристалла в данном случае составляет менее 2 мг, для межсоединений использована золотая проволока диаметром около 50 мкм

тельной области для определения влияния газа.

Конструкция чувствительного элемента представляет собой прямоугольный кристалл термически окисленного кремния со стороной 1 мм и толщиной 0,4 мм. На кристалле методом магнетронного распыления сформирован платиновый мандр (1), который является нагревателем или термосопротивлением для измерения температуры, и полосковые электроды (2), на которые нанесена газочувствительная плёнка SnO_2 (3). К контактным площадкам (4) привариваются соединительные выводы из алюминиевой или золотой проволоки. Площадка с газочувствительной плёнкой открыта для доступа газов (вверху), вторая площадка закрыта напыленным газонепроницаемым материалом (5), например, диоксидом кремния SiO_2 , и используется как опорный элемент [10].

Материал, из которого выполняется полосковая контактная группа, нагреватель и термодатчик, должен обладать долговечностью, стабильностью, не изменять своих свойств в течение срока эксплуатации газового сенсора, а также при контакте с агрессивными газовыми средами. В связи с этим в качестве конструкционного материала нагревателя и токоведущих дорожек сенсоров часто используют систему металлов титан-платина (Ti-Pt) [11]. Основным токоведущим слоем системы является платина, которая обладает стабильностью электрических характеристик при работе в диапазоне температур 200...700°C. Подслоем титана используется с целью улучшения адгезии платины к окисленной подложке.

В результате исследований было установлено, что многослойные системы Ti-Pt и Ti-TiN-Pt имеют хорошую стабильность электрических параметров в процессе длительной эксплуатации при температуре 500°C, что позволяет использовать их в качестве конструкционного материала нагревателя и токоведущих дорожек газового сенсора. Применение промежуточного слоя нитрида титана предпочтительнее, т.к. при отжиге относительное изменение сопротивления (до момента стабилизации) минимально, что позволяет изготавливать элементы сенсора с хорошо контролируемыми и воспроизводимыми электрическими параметрами [12].

Формирование газочувствительного слоя – тонкой плёнки диоксида олова толщиной 0,25 мкм – производилось следующим образом. Плёнку диоксида олова наносили методом реактивного магнетронного распыления в атмосфере смеси газов аргона (75%) и кислорода (25%) на постоянном токе. С целью улучшения газочувствительных свойств слоя производилось легирование плёнки диоксида олова кремнием в количестве 1 ат. % в процессе распыления составной мишени. Топологию плёнки формировали методом «взрывной» (lift off) литографии. Для кристаллизации и стабилизации сопротивления плёнки диоксида олова проводился термический отжиг на воздухе при температуре 500°C в течение 5 ч [13].

Способ монтажа кристалла чувствительного элемента в корпус

При монтаже кристалла сенсора в корпус необходимо, с одной стороны, обеспечить надёжное соединение кристалла и дна корпуса в процессе ультразвуковой приварки проводочных выводов, а с другой стороны, создать надёжную тепловую изоляцию между кристаллом и корпусом в процессе функционирования. Для решения этой задачи было использовано два технологических метода.

В первом случае использовался специальный сублимирующий клей, который перед приваркой выводов закреплял кристалл к корпусу. После приварки выводов полученная конструкция нагревалась, клей улетучивался, оставляя между кристаллом и корпусом воздушную прослойку, достаточную для обеспечения тепловой изоляции.

Недостатком этого способа является низкая стойкость к механическим воздействиям, таким как удары, линейное ускорение и вибрация. При механическом ударе, после остановки внешнего корпуса кристалл газочувствительного элемента продолжает движение по инерции и может оторвать соединительные выводы.

Во втором случае крепление подложки в корпусе осуществляется с помощью вспенивающегося при термообработке компаунда с низкой теплопроводностью. Данный компаунд в первоначальном состоянии обеспечивает надёжное крепление подложки

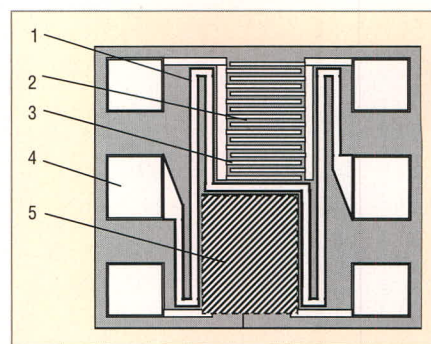


Рис. 5. Топология чувствительного элемента сенсора, разработанная для измерений по дифференциальной схеме

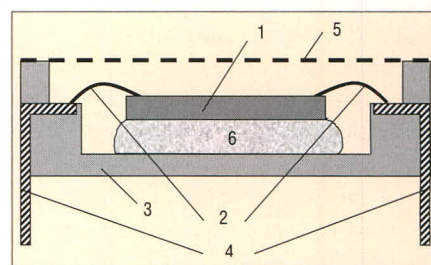


Рис. 6. Схема размещения кристалла сенсора в корпусе (разрез, масштаб не соблюден): 1 – кристалл датчика; 2 – алюминиевые проводочные выводы; 3 – керамическое дно корпуса; 4 – металлические выводы корпуса; 5 – защитная сетка; 6 – теплоизолирующий слой

ки к корпусу в процессе ультразвуковой приварки выводов. При последующей температурной обработке (свыше 100°C) компаунд вспенивается и приподнимает подложку над дном корпуса, выводя из непосредственного теплового контакта. После окончания термообработки компаунд увеличивается в объёме и представляет собой затвердевшую пену, обладающую высокой механической прочностью и низкой теплопроводностью [14].

Сущность конструкции поясняется на рисунке 6, где схематично показан сенсор после термообработки и вспенивания компаунда. Сенсор состоит из корпуса 3, внешних электрических выводов корпуса 4 и внутренних проводочных выводов 2, которые соединяют контактные площадки выводов корпуса и газочувствительного элемента 1. Последний установлен на подложке из кремния или другого материала, вспененного после термообработки компаунда 6. Для защиты внутренних элементов сенсора используется сетчатая крышка 5 из нержавеющей стали с размером ячейки 94 мкм.

Для сравнения эффективности двух способов монтажа было прове-

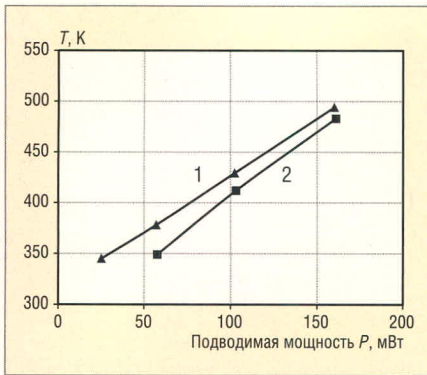


Рис. 7. Зависимость температуры поверхности кристалла газодатчика от подводимой к нагревателю электрической мощности

Варианты монтажа: 1 – свободно висящий кристалл на проволочных выводах диаметром 35 мкм; 2 – кристалл, прикрепленный с помощью вспененного компаунда, проволочные выводы диаметром 35 мкм

дано измерение зависимости температуры кристалла от потребляемой электрической мощности при помощи ИК-камеры ThermoCAM SC 3000 (см. рис. 7); видно, что оба способа монтажа имеют почти одинаковую и высокую энергетическую эффективность.

Испытания разработанных газодатчиков на устойчивость к механическим воздействиям проводились на вибрационной электродинамической установке УВЭ-1-004.

Фирма Figaro (Япония), один из ведущих производителей газодатчиков, гарантирует устойчивость сво-

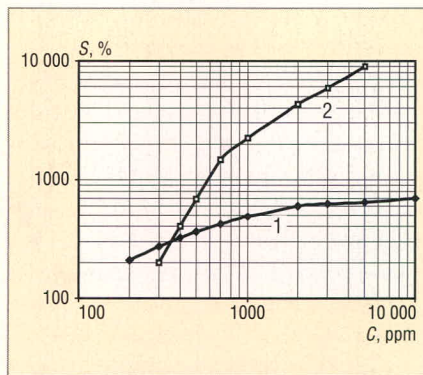


Рис. 8. Зависимость относительной газовой чувствительности датчиков (S) от концентрации паров этилового спирта (график 1) и паров ацетона (график 2) в воздухе (C) при постоянной температуре

ей продукции (сохранение всех элементов и параметров конструкции неизменными) к вибрационному воздействию с частотой 16 Гц, амплитудой перемещения 4 мм в течение 5 ч и воздействию пяти однократных ударов с ускорением 100 g [5]

Сенсоры, кристаллы которых были закреплены с помощью вспенивающегося компаунда, успешно выдержали указанное вибрационное воздействие. При продолжении испытаний они выдержали вибрационное воздействие по каждой оси координат 15-минутными циклами ускорений 20 g с частотой 50 Гц → 2000 Гц → 50 Гц в течение 3 ч, что соответствует 14 классу жесткости по ГОСТ 20.57.406-81 «Изделия электронной

техники, квантовой электроники и электротехнические. Методы испытаний» [15].

Испытания на воздействие одиночных ударов многократного действия проводились на ударном стенде 12МУ-50/1470-1. Выбор режимов проведения испытаний осуществлялся в соответствии с [15].

Сенсоры успешно выдержали воздействие одиночных ударов многократного действия с ускорением 150 g, по 2000 ударов в каждом направлении с частотой 10 ± 2 ударов в минуту, что значительно превышает требования к продукции фирмы Figaro.

Сенсоры успешно выдержали воздействие серий однократных ударов с ускорениями 500, 1000 и 1500 g, по 5 ударов в каждом направлении.

Таким образом, разработанная конструкция газодатчиков, использующая для монтажа газочувствительного элемента вспенивающийся компаунд, демонстрирует высокую стойкость к механическим воздействиям и может без ограничений применяться в составе микроэлектронной аппаратуры специального назначения.

Чувствительность газодатчиков

В результате технологических операций сборки и хранения датчиков происходит изменение сопротивления чувствительного слоя. Поэтому после длительного простоя для стабилизации сопротивления необходимо проводить отжиг кристалла (нагрев слоя подачей напряжения на нагреватель датчика) при температуре 400°C на воздухе в течение не менее 5 ч в первый раз и не менее 3 ч в дальнейшем.

На рисунке 8 представлена зависимость адсорбционного отклика от концентрации паров этилового спирта (1) и ацетона (2) при постоянной температуре чувствительного элемента 300°C. За адсорбционный отклик датчика S принималось отношение $(R_0/R_1 - 1)$, где R_0 – сопротивление датчика в чистом воздухе, R_1 – сопротивление при воздействии контролируемого газа. Требуемая концентрация паров газа создавалась методом испарения определенного количества жидкости в замкнутом объеме [16].

Из полученных зависимостей можно сделать вывод, что датчики, изготовленные по предложенной техно-

Основные технические характеристики разрабатываемого датчика газов и датчика TGS2600 фирмы Figaro

Параметры	Разрабатываемый датчик	TGS2600 Figaro
Сопротивление чувствительного слоя, кОм	1...3 (при 300 ppm C ₂ H ₅ OH)	1...5 (при 300 ppm C ₂ H ₅ OH)
Потребляемая мощность датчика, не более, мВт	170	210
Напряжение питания, В	3,0...6,0	5,0 ± 0,2
Время установления сопротивления при первом включении, с	300	450
Время установления выходного сигнала после подачи газа, с	25	30
Время установления выходного сигнала после отключения подачи газа, с	150	180
Температура хранения и эксплуатации, °C	-40...70	-40...70
Контролируемые газы-восстановители	H ₂ , CH ₄ , CO, C ₂ H ₅ OH и др.	H ₂ , CH ₄ , CO, C ₂ H ₅ OH и др.
Окислители	Cl ₂ , NO ₂ , O ₃ , SO ₂ и др.	Cl ₂ , NO ₂ , O ₃ , SO ₂ и др.
Пределы измерений концентраций H ₂ , CH ₄ , C ₂ H ₅ OH, ацетона и др., ppm	50...10 000 (0,05...10) об. %	50...5000 (0,05...5) об. %
Стойкость к механическим воздействиям		
Вибрация	50...2000 Гц, 20 г, в течение 3 ч	17 Гц, 4,1 г, в течение 1 ч
Удары	150 г, 4000 раз, 1500 г, 5 раз, любое направление	100 г, 5 раз, вертикальное направление
Корпус датчика	Стандартный металлокерамический восьмивыводной типа 2101.8-7 или металlostеклянный TO-5	TO-5, металlostеклянный

логии, в исследованном диапазоне концентраций обладают чувствительностью к парам этилового спирта и ацетона, достаточной для разработки на их основе электронных приборов индикации и аварийной сигнализации.

Выводы

Представленные в данной статье газовые сенсоры находятся на уровне лучших зарубежных образцов по техническим характеристикам, а по механической стойкости значительно их превосходят. Сравнительные характеристики разрабатываемого сенсора и широко распространённого сенсора TGS2600 фирмы Figaro приведены в таблице.

Из таблицы видно, что при прочих сходных параметрах разработанный сенсор газов имеет меньшую потребляемую мощность, а повышенное быстродействие обеспечивает более точный мониторинг параметров окружающей среды.

Отсутствие жёстких требований к величине питающего напряжения позволяет использовать схемы питания, не требующие стабилизации.

Высокая стойкость к механическим воздействиям, соответствующая требованиям ГОСТ РВ 20.57.416-98 по вибропрочности, ударной прочности и стойкости к ударам одиночного воздействия, сравнимая с уровнем требований, предъявляемым к мощ-

ным СВЧ-транзисторам, позволит применять разрабатываемые датчики без ограничений в устройствах специального назначения.

Анализ себестоимости производства разработанных газовых сенсоров показывает, что цена одного серийного сенсора будет ниже цены предлагаемых на рынке аналогов.

ЛИТЕРАТУРА

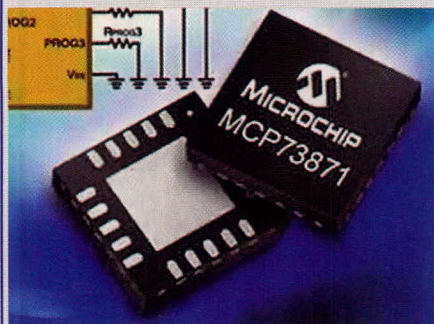
1. Астафьева Л.В., Скорняков Г.П. Установка для получения плёнки двуокиси олова. ПТЭ. 1980. № 5. С. 235–237.
2. Popova L.I., Mibailov M.G., Georgiev V.K. Structure and morphology of thin SnO₂ films. 1990. Vol. 186. PP. 107–112.
3. Бутурлин А.И., Габузян Т.А., Голованов Н.А. Газочувствительные датчики на основе металлоксидных полупроводников. Зарубежная электронная техника. 1983. № 10. С. 3–39.
4. Виглеб Г. Датчики. Мир, 1989.
5. Figaro Products Catalogue, Figaro gas sensors 1-series 8-series, Figaro Engineering Inc., European Office, Oststrasse 10, 40211, Dusseldorf, Germany.
6. Simon I., BaArsan N., Bauer M., Weimar U. Micromachined metal oxide gas sensors: opportunities to improve sensor performance. Sensors and Actuators. B 73 (2001). PP. 1–26.
7. Dusco C., Vazsonyi E., Adam M., Szabo I., Barsony I., Gardeniers J., Van den Berg A. Porous silicon hulk micromachining for thermally isolated membrane formation. Sensors and Actuators. A 60 (1997). PP. 235–239.

8. Sheng L., Tang Z., Wu J., Clian P., Sin J. A low-power CMOS compatible integrated gas sensor using maskless tin oxide sputtering. Sensors and Actuators. B 49 (1998). PP. 81–87.
9. Chung W., Shim C., Choi S., Lee D. Tin oxide micro sensor for LPG monitoring. Sensors and Actuators. B 20 (1994). PP. 139–143.
10. Пат. РФ № 2257567 C1 RU, МПК G 01 N 27/12. Твердотельный интегральный датчик газов. С.И. Рембеза, В.А. Буслов, Е.С. Рембеза, О.Г. Викин, Г.А. Викин.
11. Руднев В.В. Металлизация полупроводниковых приборов и интегральных схем. Зарубежная электронная техника. Электроника. 1982. № 19.
12. Пат. РФ на полезную модель № 71476, МПК G 01 N 27/12. Многослойная тонкопленочная металлизация. С.И. Рембеза, В.А. Буслов, В.А. Кожевников, Д.Ю. Куликов, С.В. Куликова.
13. Рембеза С.И., Просвиринов Д.Б., Викин О.Г., Викин Г.А., Буслов В.А., Куликов Д.Ю. Особенности конструкции и технологии изготовления тонкопленочных металлоксидных интегральных сенсоров газов. Сенсор. 2004. № 1. С. 20–28.
14. Пат. РФ на полезную модель № 56634, МПК G 01 N 27/12. Твердотельный датчик газов. С.И. Рембеза, В.А. Буслов, О.Г. Викин.
15. ГОСТ 20.57.406-81. Изделия электронной техники, квантовой электроники и электротехнические. Методы испытаний.
16. Дорожкин Л.М., Розанов И.А. Химические газовые сенсоры в диагностике окружающей среды. Сенсор. 2001. № 2. С. 2–10. ©

Новости мира News of the World Новости мира

Регулятор процесса зарядки для USB-подключения и AC/DC-адаптера

Фирма Microchip представляет MCP73871, регулятор процесса зарядки с функцией управления зарядом литий-ионных/литий-полимерных батарей, который производит зарядку от AC/DC-адаптера или через USB-порт и обеспечивает питанием подключенный прибор. Одночипное заряд-

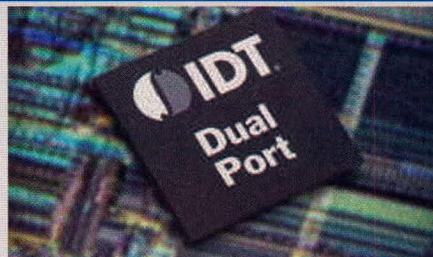


ное устройство имеет интегрированный последовательно включённый транзистор и, по утверждению производителя, спроектирован с расчётом на различные типы батарей и номиналы конечного напряжения. В программе Microchip имеется оценочная плата MCP73871, которая помогает разработчику освоить работу с регулятором. MCP73871 предлагается в 20-контактном корпусе QFN размером 4 × 4 мм.

microchip.com

Элементы с двумя портами для промышленности, медицины и связи

Фирма IDT объявила о двух элементах с двумя портами для приложений, применяющихся во всех отраслях – от промышленной техники управления и обработки изображений в медицине до техники связи. Элементы работают с тактовой частотой 200 МГц. Элементы с двумя портами объединяют в



себя память с логикой управления, обеспечивая одновременный доступ к центральной памяти через их независимые порты. Элемент IDT 70P3519 (9 Мб) и элемент IDT 70P3599 (4 Мб) являются двухпортовыми ИС с организацией 256 К × 128 К × 36 бит. Оба элемента, 70P3519 и 70P3599, работают с напряжением 3,3; 2,5 или 1,8 В на одном или обоих портах, напряжение питания ядра составляет 1,8 В. Элементы предлагаются в 266-контактном корпусе BGA, 208-контактном корпусе PQFP и в 208-контактном корпусе fpBGA (fine pitch BGA).

IDT

Введение в архитектуру Cor ex-M3

(часть 2)

Печатается с разрешения журнала Chip News Украина (www.chipnews.com.ua)

Павел Вовк (Киев, Украина)

В предыдущей части были рассмотрены основные принципы работы ядра Cortex-M3, а также в общих чертах была описана структура ядра, основные отличия ядра Cortex-M3 от традиционного ядра с архитектурой ARM7, описаны основные принципы взаимодействия функциональных узлов процессоров на базе архитектуры Cortex-M3.

Как уже упоминалось в первой части, ядро Cortex-M3 содержит декодер команд как для традиционной Thumb, так и для новой системы команд Thumb-2. Также расширенное АЛУ поддерживает аппаратные умножение и деление, содержит блок управляющей логики и интерфейсы к остальным компонентам процессора. Процессоры на базе ядра Cortex-M3 имеют простую, фиксированную карту памяти с максимальным адресуемым пространством вплоть до 4 Гб, с предопределёнными, заранее выделенными адресными массивами для памяти программ, ОЗУ, устройствами внешней памяти или периферийными устройствами, а также встроенной периферией (рис. 1). Также имеется специальная область памя-

ти, которая содержит адреса, зарезервированные производителем.

Процессоры на базе ядра CortexM3 обеспечивают прямой доступ к битам данных при помощи довольно простого механизма (рис. 2). Заметим, что операции с битами являются элементарными и не могут быть прерванными другими операциями, в том числе и прерываниями.

Традиционные процессоры на базе архитектуры ARM7 поддерживают только доступ к выровненным данным, а это подразумевает, что сохраняемые и вычитываемые данные должны быть выровнены по границе слова. Процессоры же на базе архитектуры Cortex-M3 позволяют обращаться к невыровненным данным и

сводят к минимуму временные задержки, связанные с доступом к данным. В случае, если происходит обращение к невыровненным данным, это обращение разбивается на несколько параллельных обращений к выровненным данным, но этот процесс является прозрачным для программы пользователя, поскольку происходит автоматически внутри ядра.

Вдобавок процессоры с архитектурой Cortex-M3 поддерживают операции 32-разрядного умножения за один такт, а также знаковое и беззнаковое деление, которое требует от 2 до 12 тактов в зависимости от размера операндов. Операция деления происходит быстрее в случае, если делимое и делитель имеют небольшой размер. Такие улучшения в реализации математических операций дают процессорам с архитектурой Cortex-M3 значительное преимущество перед процессорами на базе стандартной архитектуры ARM7 при решении задач, требующих интенсивных математических вычислений.

Архитектура ARMv7-M является продолжением архитектуры ARM7 и отличается от более ранних ARM-архитектур поддержкой системы команд Thumb-2. Технология Thumb-2 является развитием 16- и 32-битных систем команд и обладает производительностью 32-битных команд ARM и беспрецедентно малым объёмом результирующего кода. Следует отметить, что система команд Thumb-2 имеет обратную совместимость с 16-разрядной системой команд Thumb. На рис. 3 показан результат теста Drystone, который иллюстрирует производительность системы команд Thumb-2 по сравнению с другими системами команд. В предыдущих версиях процессоров с архитектурой ARM7 для получения эффективного кода, производительного с одной стороны и компактного с другой, требовалось разные участки программы создавать с использованием либо ARM-системы команд, либо Thumb. В то же время процессоры с архитектурой Cortex-M3 не требуют таких

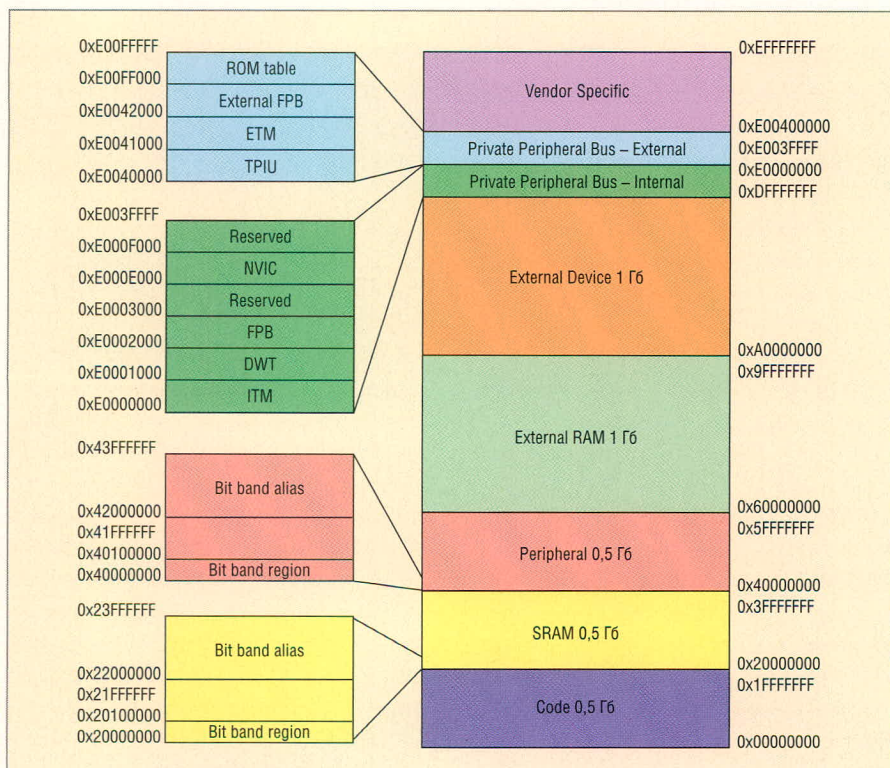
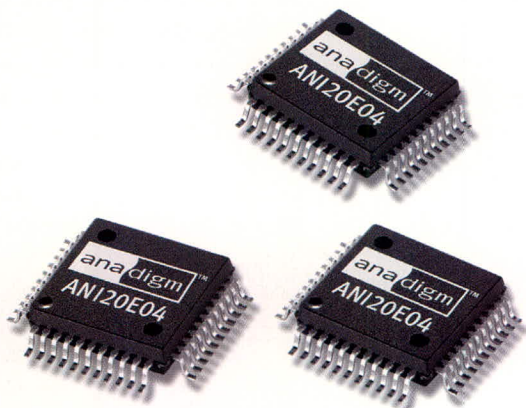


Рис. 1. Карта памяти процессоров с архитектурой Cortex-M3

ПРОГРАММИРУЕМЫЕ АНАЛОГОВЫЕ ИНТЕГРАЛЬНЫЕ СХЕМЫ: ВСЬ СПЕКТР АНАЛОГОВОЙ ЭЛЕКТРОНИКИ НА ОДНОМ КРИСТАЛЛЕ!

ОСНОВНЫЕ ДОСТОИНСТВА FPAА

- Статическая и динамическая конфигурация структуры
- Однокристалльные системы аналоговой обработки
- Программное изменение характеристик системы
- Автоматически перестраиваемые и адаптируемые схемы
- Упрощение настройки и регулировки
- Увеличение жизненного цикла изделия
- Снижение стоимости
- Повышение надёжности



Микросхемы FPAА Anadigm

На одном кристалле FPAА содержится:

- Дифференциальные компараторы
- Операционные и инструментальные усилители
- Инструментальные усилители
- Фильтры
- Источники образцового напряжения
- Усилители-ограничители
- Мультиплексор
- Выпрямители с ФНЧ
- Генераторы синусоидального сигнала
- Генераторы периодических сигналов специальной формы
- АЦП последовательного приближения
- Программируемые усилители



Отладочный комплект AN231K04-DVLP3

- Включает в себя: отладочную плату AN231K04, кабель RS-232, тех. документацию, САПР Anadigm Designer®2, открытую лицензию
- Стоимость – 249\$
- При покупке комплекта бесплатно предоставляется Руководство пользователя на русском языке
- Техническая поддержка и консультации

САПР Anadigm Designer®2

- Простой и интуитивно понятный интерфейс
- Четырехканальный виртуальный осциллограф
- Автоматическое формирование С-кода для управления с микропроцессора или микроконтроллера
- Автоматическое формирование конфигурационных данных



сложных манипуляций, поскольку вполне толерантно относятся как к 16-разрядным, так и к 32-разрядным командам в одном и том же режиме. Поскольку система команд Thumb-2 является развитием 16-разрядной системы команд Thumb, процессоры с архитектурой Cortex-M3 могут выполнять программы, написанные с использованием системы команд Thumb для более ранних версий процессоров, и, таким образом, процессоры Cortex-M3 являются совместимыми по коду с более ранними версиями процессоров серии ARM7.

Система команд Thumb-2 включает в себя команды, которые позволяют упростить и уменьшить объём кода для многих приложений. Так, команды BFA и BFC являются командами для работы с битовыми полями, которые часто используются при решении задач обработки, например, сетевых пакетов данных в телекоммуникационных приложениях. Команды SBFX и UBFX облегчают работу с битами внутри регистров, что очень полезно в автомобильных приложениях. Команда RBIT переставляет биты в слове и вследствие этого часто используется при реализации DSP-алгоритмов, таких как преобразование Фурье. Команды табличных переходов TBB и TBH позволяют добиться баланса между компактностью кода и высокой производительностью. В систему команд Thumb-2 также входит новая реализация конструкции if/then, которая предсказывает последовательность исполнения вплоть до четырёх последующих команд.

Конфигурируемый контроллер NVIC является существенной частью архитектуры Cortex-M3 и обеспечивает процессору прекрасные возможности по обработке прерываний. По умолчанию он генерирует немаскируемое прерывание и 32 физических прерывания общего назначения с 8 уровнями приоритета. В то же время он может быть сконфигурирован для генерации любого количества от 1 до 240 физических прерываний с количеством уровней приоритета вплоть до 256 при помощи простого метода конфигурирования. Процессоры с архитектурой Cortex-M3 используют перемещаемую таблицу векторов-обработчиков прерывания, которые содержат адреса функций, выполняемых каждым отдельно взятым обработчиком. При возникновении прерывания процессор использует адреса из таблицы векто-

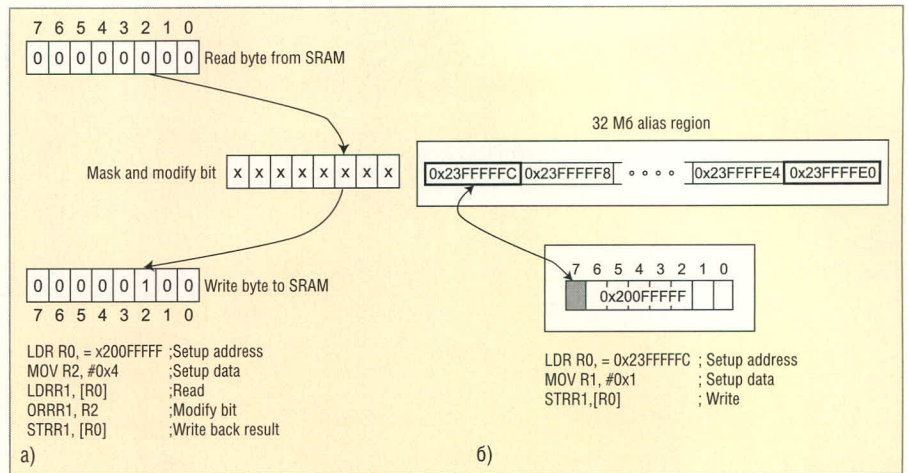


Рис. 2. Сравнение механизма битовых операций в традиционной архитектуре ARM7 (а) и Cortex-M3 (б)

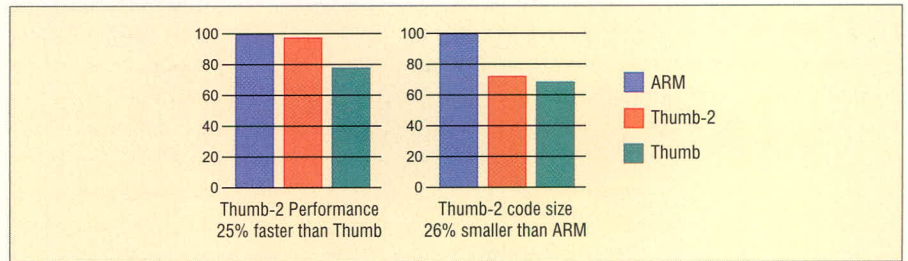


Рис. 3. Карта памяти процессоров с архитектурой Cortex-M3

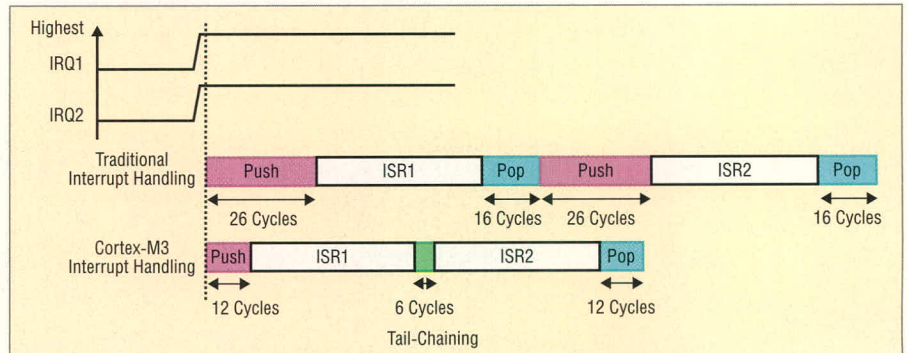


Рис. 4. Механизм обработки прерываний в процессорах с архитектурой Cortex-M3

ров-обработчиков прерывания, используя интерфейс шины команд. Таблица векторов прерывания по умолчанию расположена по нулевому адресу, но может быть перемещена перепрограммированием соответствующего управляющего регистра.

В случае возникновения ситуаций, когда прерывания следуют одно за другим, процессоры с традиционной архитектурой будут повторять полный цикл сохранения и восстановления данных дважды, при выходе из обработанного прерывания и при входе в следующее, что приводит к значительным задержкам и, как следствие, существенному падению производительности системы.

Процессоры с архитектурой Cortex-M3 упрощают переход от активного к следующему прерыванию благодаря применению новейшей тех-

нологии стыковки прерываний в аппаратной реализации контроллера NVIC. Технология стыковки прерываний позволяет получить значительно меньшее время задержки благодаря замене последовательного восстановления и сохранения данных, которое обычно занимает около 30 тактов, простым механизмом, который требует всего 6 тактов (рис. 4). Регистры состояния процессора автоматически сохраняются при входе в прерывание и восстанавливаются при выходе из него в течение всего нескольких тактов, что значительно быстрее, чем при полностью программной реализации обработчика прерываний. Это улучшение позволяет получить очень высокую производительность, что особенно важно при выполнении задач, связанных с обработкой большого количества прерываний.

В контроллере NVIC также реализованы схема управления питанием процессора и поддержка нескольких режимов энергосбережения.

Контроллер NVIC также содержит интегрированный 24-разрядный декрементирующий системный таймер, который используется для генерирования прерываний при отсчёте временных интервалов и является незаменимым блоком при реализации операционных систем реального времени.

MPU (модуль защиты памяти) – опциональный компонент процессоров архитектуры Cortex-M3, который позволяет существенно улучшить надёжность всей системы при помощи защиты критических участков кода, используемого операционной системой при помощи разделения обрабатываемых задач путём запрета доступа к определённым данным, областям памяти, определением некоторых областей памяти как «только для чтения» и детектированием нежелательных событий доступа к памяти, которые потенциально могут нарушить работу системы.

MPU позволяет приложению быть разбитым на набор процессов. Каждому процессу выделяется собственная

область памяти (включающая выделенные память программ, память данных, стек и т.п.) и периферия, и в то же время он может обращаться к общей памяти и общим модулям периферии. Таким образом, в MPU реализованы привилегированные уровни доступа. Они включают в себя как выполнение кода с соответствующим привилегированным уровнем, так и работу с выделенной памятью и периферией.

MPU может разделять память на независимые области и реализовывать их защиту для предупреждения нежелательного доступа. MPU поддерживает вплоть до восьми таких областей, каждая из которых может быть разделена на восемь субобластей. Минимальный поддерживаемый размер области – 32 байта – увеличивается с шагом, кратным двум, вплоть до максимального адресуемого объёма памяти 4 Гб. Доступ к памяти, не включенной в области, выделенные MPU или запрещённые свойствами области памяти, будет приводить к генерированию соответствующей ошибки. Защита областей памяти от несанкционированного доступа реализована при помощи правил, которые, в свою очередь, базиру-

ются на типах транзакций (чтение, запись, выполнение процесса) и степени приоритета участка кода программы, выполняющей доступ. Каждая область имеет набор битов, отвечающих за типы разрешённых действий в памяти, и битов, отвечающих за типы действий при помощи шины. MPU также поддерживает перекрытие областей памяти, и эта особенность даёт весьма существенные преимущества для защиты информации. Поскольку размер областей кратен двум, это даёт возможность полностью заключать одну или несколько областей внутри другой области памяти, реализовывая ступенчатую, многоуровневую структуру защиты и разграничения доступа, а также реализовывать вложенные перекрытия областей памяти. В следующей части статьи будут подробно рассмотрены работа с невыровненными данными, механизм поддержки прерываний с малым временем латентности, методы энергосбережения при работе в портативных и беспроводных системах, а также дан подробный обзор 32-разрядных ARM-процессоров с архитектурой Cortex-M3 производства Luminary Micro. ©

Продолжение следует

23-25 сентября
2008

Новосибирск
Россия



При поддержке



ТПП Российской
Федерации

СИБИРСКИЙ ФОРУМ ИНФОРМАЦИОННЫХ ТЕХНОЛОГИЙ И ТЕЛЕКОММУНИКАЦИЙ

СИБСВЯЗЬ. СИБКОМПЬЮТЕР. СИБИНТЕРНЕТ

XVI международная специализированная выставка средств связи и телекоммуникаций, коммуникационного оборудования, информационных технологий и компьютерной техники, сервисов Интернет

ЭЛЕКТРОНСИБ

Специализированная выставка электронных компонентов и технологического оборудования

СИБИРЬ-ТЕЛЕРАДИОВЕЩАНИЕ

Специализированная выставка кабельного и спутникового телевидения, радиовещания и широкополосных телекоммуникаций

Генеральные
информационные спонсоры

ИЗДАТЕЛЬСКИЙ ДОМ
connex

Мир ПК

Информационная поддержка

sotline

Б2B-net

**ОТКРЫТЫЕ
СИСТЕМЫ**

Info

computerworld

**ОПЕРАТОР
НОВОСТИ СИБИРЬ**

**СОВРЕМЕННАЯ
ЭЛЕКТРОНИКА**

**CHIP
NEWS
РОССИЯ**

ЭЛЕКС

ЭЛЕКТРОНИКА

**it
manager**

READ.ME

ЭЛЕКТРОНИКА

Выставочное общество СИБИРСКАЯ ЯРМАРКА

Новосибирск, Красный пр-т, 220/10. Тел.: (383) 210-62-90, факс: 225-98-45 www.sibfair.ru

Генераторы на основе цифровых микросхем

(часть 2)

Сергей Копылов, Дмитрий Николаев, Геннадий Шишкин (Нижегородская обл.)

Рассмотрены возможные схемотехнические решения генераторов прямоугольных импульсов на основе D-триггеров и варианты времязадающих элементов. Приведены формулы для расчёта периода повторения импульсов. Выполнен сравнительный анализ технических решений.

Наличие в рассматриваемых генераторах двух квазиустойчивых состояний определяет необходимость в соответствующих цепях положительной обратной связи. Для реализации переключения генератора необходимы цепи отрицательной обратной связи, а для обеспечения надёжного переключения генератора цепи отрицательной обратной связи должны пропускать постоянную составляющую входных сигналов.

Цепи положительной обратной связи могут быть внешними по отношению к усилительному элементу или встроенными в усилительный элемент. Встраивание цепей положительной обратной связи реализуется при использовании в качестве усилительного элемента триггера Шмитта или RS-триггера.

При использовании в качестве усилительного элемента асинхронного D-триггера в виде двух последовательно соединённых инверторов необходимы внешние цепи положительной обратной связи. В этом случае требуется один времязадающий элемент, который должен выполняться в виде интегродифференцирующей цепи. Дифференцирование входных сигналов осуществляется цепью положительной обратной связи, интегрирование – цепью отрицательной обратной связи. Цепь положительной обратной связи при переключении генератора обеспечивает коммутацию уровня вход-

ного сигнала усилительного элемента. Для надёжного переключения генератора сигнал на входе цепи положительной обратной связи должен опережать сигнал на входе цепи отрицательной обратной связи. Времязадающий элемент должен обеспечивать по цепи отрицательной обратной связи необходимую задержку как сигнала лог. 1, так и сигнала лог. 0.

Пример схемной реализации генератора с универсальным времязадающим элементом приведен на рисунке 4, где

$$R1 = \frac{R_0}{1+k}$$

Напряжение на конденсаторе в момент начала положительного импульса на выходе Q (окончания паузы) описывается выражением $U_n = (1+d)U_{п} - dE$, где $U_{п}$ – порог переключения первого инвертора D-триггера в момент окончания импульса (начала паузы) $U_k = E - (1+d)U_{п}$.

В момент переключения генератора при малых значениях d , когда напряжение на конденсаторе больше dE , возможен частичный ускоренный разряд конденсатора с участием диодов входной защитной цепи первого инвертора [8]. Следовательно, ускоренный разряд в начале импульса происходит при

$$d < \frac{U_{п}}{2E - U_{п}},$$

а в начале паузы – при

$$d < \frac{E - U_{п}}{E + U_{п}}$$

Длительность ускоренного разряда конденсатора во время импульса равна

$$t_{ны} = CR_0 \frac{k+d+kd}{(1+k)^2} \times$$

$$\times \ln \frac{(k-d-kd)E + (1+d)(1+k)U_{п}}{(k+d+kd)E}$$

Длительность дальнейшего перезаряда конденсатора во время импульса

$$t_{нд} = \frac{1+d}{1+k} CR_0 \ln \frac{E}{U_{п}}$$

При $d < \frac{U_{п}}{2E - U_{п}}$ длительность импульса $t_{и} = t_{ны} + t_{нд}$.

При $1 > d \geq \frac{U_{п}}{2E - U_{п}}$ длительность импульса составляет

$$t_{и} = \frac{1+d}{1+k} CR_0 \ln \frac{(1-d)E + (1+d)U_{п}}{(1+d)U_{п}}$$

Длительность ускоренного разряда конденсатора во время паузы равна

$$t_{ны} = CR_0 \frac{k+d+kd}{(1+k)^2} \times$$

$$\times \ln \frac{(1+2k)E - (1+k)(1+d)U_{п}}{(k+d+kd)E}$$

Длительность дальнейшего перезаряда конденсатора составляет

$$t_{нд} = \frac{1+d}{1+k} CR_0 \ln \frac{E}{E - U_{п}}$$

При $d < \frac{E - U_{п}}{E + U_{п}}$, длительность паузы $t_{п} = t_{ны} + t_{нд}$.

При $1 > d \geq \frac{E - U_{п}}{E + U_{п}}$ длительность

паузы $t_{п} = \frac{1+d}{1+k} CR_0 \ln \frac{2E - (1+d)U_{п}}{(1+d)(E - U_{п})}$.

Для упрощения схемы генератора один из резисторов с сопротивлением $kR1$ или $dR1$ можно исключить.

При $k = 0$ полученные формулы принимают следующий вид:

а) для длительности импульса

– при $d < \frac{U_{II}}{2E - U_{II}}$

$$t_{\text{вы}} = dCR_0 \ln \frac{(1+d)U_{II} - dE}{dE},$$

$$t_{\text{ид}} = (1+d)CR_0 \ln \frac{E}{U_{II}};$$

– при $1 > d \geq \frac{U_{II}}{2E - U_{II}}$

$$t_{\text{и}} = (1+d)CR_0 \ln \frac{(1-d)E + (1+d)U_{II}}{(1+d)U_{II}};$$

б) для длительности паузы

– при $d < \frac{E - U_{II}}{E + U_{II}}$

$$t_{\text{вы}} = dCR_0 \ln \frac{E - (1+d)U_{II}}{dE},$$

$$t_{\text{ид}} = (1+d)CR_0 \ln \frac{E}{E - U_{II}}.$$

– при $1 > d \geq \frac{E - U_{II}}{E + U_{II}}$

$$t_{\text{и}} = (1+d)CR_0 \ln \frac{2E - (1+d)U_{II}}{(1+d)(E - U_{II})}.$$

При $d = 0$

$$t_{\text{вы}} = \frac{kCR_0}{(1+k)^2} \ln \frac{kE + (1+k)U_{II}}{kE},$$

$$t_{\text{ид}} = \frac{CR_0}{1+k} \ln \frac{E}{U_{II}},$$

$$t_{\text{и}} = \frac{kCR_0}{(1+k)^2} \ln \frac{(1+2k)E - (1+k)U_{II}}{kE},$$

$$t_{\text{ид}} = \frac{CR_0}{1+k} \ln \frac{E}{E - U_{II}}.$$

Период T повторения импульсов генератора в любом из рассмотренных вариантов равен сумме длительностей импульса и паузы.

График зависимости относительного значения периода повторения импульсов $T_{\text{отн}} = T/(CR_0)$ от значений

d и k при $U_{II} = 0,5E$ приведён на рисунке 5. При $d=0$ максимальное значение относительного периода повторения импульсов $T_{\text{отн max}} = 1,57$ достигается при $k_{\text{опт}} = 0,11$. При $k=0$ $T_{\text{отн max}} = 1,94$ при $d_{\text{опт}} = 0,22$. Приведённые значения k и d можно считать оптимальными для соответствующих схемотехнических решений генератора. Поскольку $k_{\text{опт}} < d_{\text{опт}}$, при $d=0$ наблюдается увеличение тока ускоренного перезаряда конденсатора, формируемого вторым инвертором и протекающего через диоды входной защитной цепи первого инвертора.

График зависимости $T_{\text{отн}}$ от значения U_{II} при $k=0$ и $d=0,22$ приведён на рисунке 6. Из него следует, что увеличение или уменьшение U_{II} относительно значения $U_{II} = 0,5E$ приводит к увеличению периода повторения импульсов примерно на 6%. Среднее значение периода достигается при $U_{II} = 0,35E$ и при $U_{II} = 0,65E$. При других значениях k и d характер указанной зависимости сохраняется.

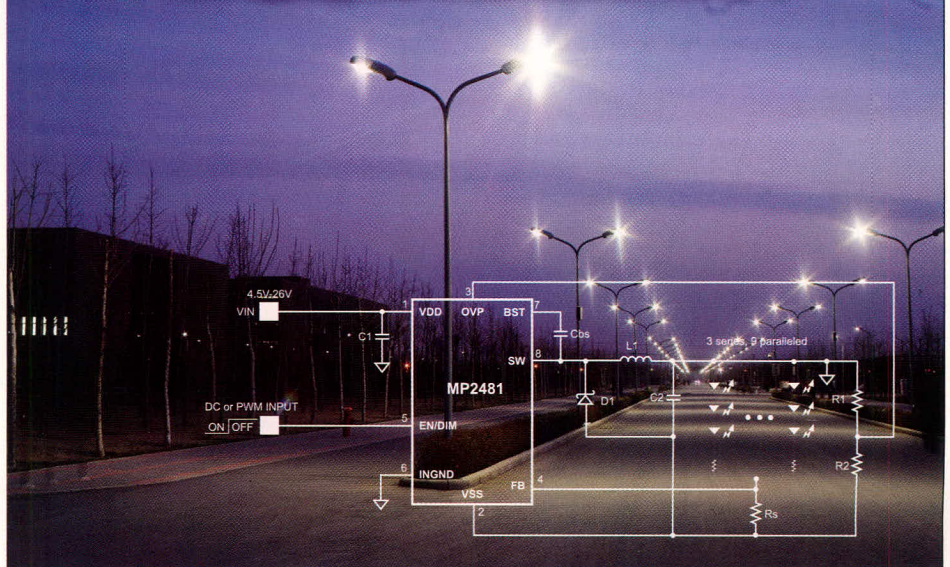
Недостатком генератора по схеме рис. 4 является возможность «зависания» инверторов в линейном режиме, когда напряжение на конден-

MPS™

The Future of Analog IC Technology™

- Высокая стабильность и повторяемость характеристик микросхем
- Защита от перегрузки по току, напряжению и температуре
- Рабочее напряжение до 36 В
- Высокая эффективность до 95%
- Температурный диапазон эксплуатации –40°C ... +85°C
- Готовое изделие не требует регулировки

ВЫСОКОЭФФЕКТИВНЫЕ МИКРОСХЕМЫ ДЛЯ ДРАЙВЕРОВ СВЕТОДИОДНЫХ ЛАМП КОМПАНИИ MPS



ОФИЦИАЛЬНЫЙ ДИСТРИБЬЮТОР КОМПАНИИ MPS В РОССИИ:

PROSOFT®

Наименование	Рабочее напряжение, Вт	Максимальное количество светодиодов	Частота, МГц	Количество каналов	Корпуса
MP2481 NEW	4,5...36	36	1,4	9	MSOP8
MP2370	4,5...24	3	1,4	1	QFN16-3
MP3021	2,7...5,5	4	1,2	4	QFN16-3
MP3001	2,7...5,5	5	1,2	5	TSOT23-6
MP3202	2,5...6,0	39	1,3	13	QFN8-2
MP3302	2,5...6,0	27	1,3	9	TSOT23-5

АКТИВНЫЙ КОМПОНЕНТ ВАШЕГО БИЗНЕСА

(495) 232-2522 • info@prochip.ru • www.prochip.ru

реклама

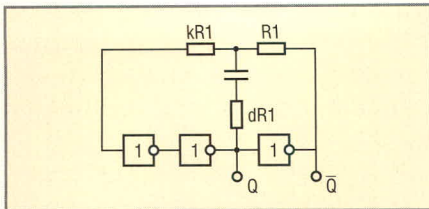


Рис. 4. Схема генератора на основе асинхронного D-триггера

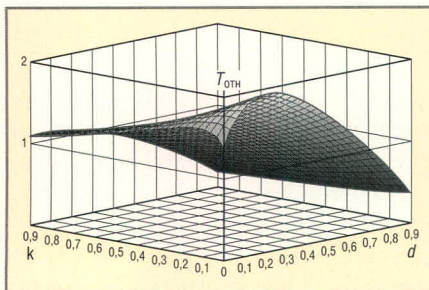


Рис. 5. График зависимости периода повторения импульсов от соотношений сопротивлений резисторов

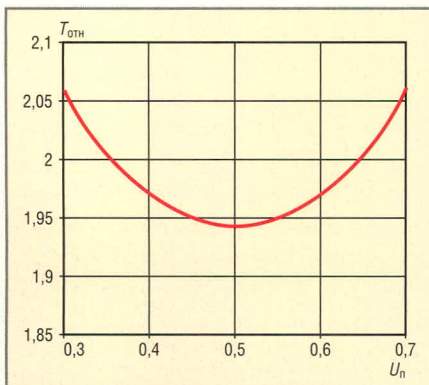


Рис. 6. График зависимости периода повторения импульсов от порога переключения инвертора

саторе устанавливается равным разности порогов переключения первого и третьего инверторов и близко к нулю. Для исключения указанного недостатка в схеме рис. 4 вместо первого инвертора может использоваться триггер Шмитта. В этом случае $U_{п} = (1 + d)U_{cp} - dE$, где U_{cp} – порог срабатывания, а $U_{отп}$ – порог отпускания триггера Шмитта.

Длительность импульса

– при $d < \frac{U_{cp}}{2E - U_{cp}}$,

$$t_{ны} = CR_0 \frac{k + d + kd}{(1 + k)^2} \times \ln \frac{(k - d - kd)E + (1 + d)(1 + k)U_{cp}}{(k + d + kd)E}$$

$$t_{ид} = \frac{1 + d}{1 + k} CR_0 \ln \frac{E}{U_{отп}}$$

– при $\frac{U_{cp}}{2E - U_{cp}} \leq d < \frac{E + (U_{cp} - U_{отп})}{E - (U_{cp} - U_{отп})}$,

где $\frac{E + (U_{cp} - U_{отп})}{E - (U_{cp} - U_{отп})} > 1$,

$$t_{н} = CR_0 \frac{1 + d}{1 + k} \ln \frac{(1 - d)E + (1 + d)U_{cp}}{(1 + d)U_{отп}}$$

Длительность паузы

– при $d < \frac{E - U_{отп}}{E + U_{отп}}$,

$$t_{пу} = CR_0 \frac{k + d + kd}{(1 + k)^2}$$

$$\ln \frac{(1 + 2k)E - (1 + k)(1 + d)U_{отп}}{(k + d + kd)E}$$

$$t_{ид} = CR_0 \frac{1 + d}{1 + k} \ln \frac{E}{E - U_{cp}}$$

– при $\frac{E - U_{отп}}{E + U_{отп}} \leq d < \frac{E + (U_{cp} - U_{отп})}{E - (U_{cp} - U_{отп})}$,

где $\frac{E + (U_{cp} - U_{отп})}{E - (U_{cp} - U_{отп})} > 1$,

$$t_{п} = CR_0 \frac{1 + d}{1 + k} \ln \frac{2E - (1 + d)U_{отп}}{(1 + d)(E - U_{cp})}$$

При использовании ИС триггера Шмитта типа 564ТЛ1, для которого $U_{cp} = 0,6E$ и $U_{отп} = 0,36E$ при $E = 10$ В [7], верхняя граница значений d увеличивается с 1 до 1,63; зависимость $T_{отп}$ от значений k и d аналогична схеме, приведённой на рисунке 5. При $d = 0$ значение $T_{отп \max} = 2,10$ достигается при $k_{отп} = 0,09$; если $k = 0$, то значение $T_{отп \max} = 2,85$ при $d = 0,35$.

При использовании триггера Шмитта возможно упрощение схемы, показанной на рис. 4, путём исключения третьего инвертора и подключения резистора R1 к выходу первого инвертора [7]. Однако в этом случае при переключении генератора сигнал в цепи отрицательной обратной связи опережает сигнал в цепи положительной обратной связи, вследствие чего на обоих входах времязадающего элемента на время задержки сигнала во втором инверторе устанавливаются одинаковые уровни напряжения, и при $d \neq 0$ изменяется сигнал на выходе врем-

задающего элемента. Для нормального функционирования генератора изменение выходного сигнала времязадающего элемента не должно превышать разность порогов срабатывания и отпускания триггера Шмитта, что обеспечивается при

$$d < \frac{U_{cp} - U_{отп}}{E - (U_{cp} - U_{отп})}$$

При использовании ИС триггера Шмитта типа 564ТЛ1 при $E = 10$ В максимальное значение d составляет 0,32.

Необходимо отметить, что полученное ограничение справедливо только для высокочастотных генераторов, отличающихся малыми значениями сопротивления R1, когда задержка сигнала на входной ёмкости триггера Шмитта не превышает задержку сигнала во втором инверторе.

Таким образом, при разработке генераторов на основе асинхронных D-триггеров с использованием КМОП логических элементов необходимо иметь в виду, что:

- наибольшее значение периода повторения импульсов достигается при соотношении сопротивлений резисторов времязадающего элемента $k = 0$ и $d = 0,22$;
- расчёт периода повторения импульсов целесообразно производить для порога переключения первого инвертора $U_{п} = 0,35E$ или $U_{п} = 0,65E$;
- при отличии реального порога переключения от указанных значений настройку периода повторения можно производить резистором R1;
- замена первого инвертора на триггер Шмитта позволяет повысить надёжность функционирования генератора, увеличить период повторения импульсов и оптимальное значение d с 0,22 до 0,35;
- исключение третьего инвертора в высокочастотных генераторах с триггером Шмитта может приводить к ограничению максимального значения d на уровне 0,32.

ЛИТЕРАТУРА

7. Цифровые интегральные микросхемы: Справочник. Радио и Связь, 1994.
8. Пат. 2146075 РФ, МКИ *H03K 3/023*. Генератор прямоугольных импульсов. И.И. Дикарев, Г.И. Шишкин. Изобретения. Полезные модели. 2000. № 6.

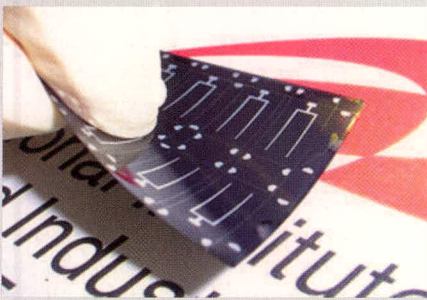
Новости мира News of the World Новости мира

Решена проблема производства гибких солнечных батарей

Японский Национальный институт передовых наук и технологий в промышленности (National Institute of Advanced Industrial Science and Technology, AIST) объявил, что удалось достигнуть эффективности величиной в 17,7% для солнечных батарей из CIGS (полупроводниковый материал, составленный из меди, иридия, галлия и селена) на гибкой подложке. Эффективность солнечных батарей, разработанных специалистами института, является одной из самых высоких в мире для своего класса.

Производство гибких солнечных ячеек до сих пор сталкивается с проблемой формирования полупроводника р-типа. Концентрация полупроводников р-типа в гибких CIGS-батареях контролируется добавлением металлов щелочной группы, например натрия. Это может быть селенид или фторид натрия. Но Na_2Se и NaF нестабильны и дают плохо предсказуемый результат.

Коллективом AIST разработана технология, названная методом тонкослойного щелочно-силикатного стекла. По этому методу слой силикатного стекла первым формируется на подложке, щелочной металл проникает сквозь задний электрод с помощью диффузии и попадает в поглощающий свет слой. Количество проникающего металла щелочной группы зависит от параметров формирования слоя силикатного стекла. Метод облегчает добавление щелочного металла и повышает однородность материала, оказывая влияние на эффективность солнечных батарей.

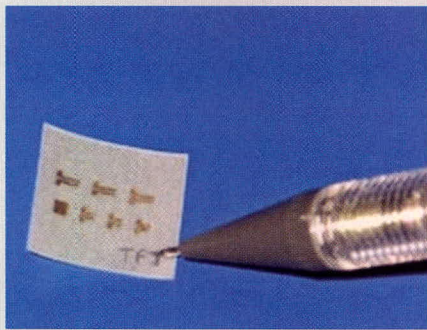


AIST использует в производстве батареи три вида подложек – керамическую, прозрачную пластиковую плёнку производства Teijin и титановую фольгу с грубой поверхностью. Эффективность в 17,7% была достигнута с керамической подложкой. Эффективность при использовании пластиковой плёнки и титановой фольги составляет 14,7 и 17,4%.

3dnews

Транзисторы на бумаге станут основой «умной» упаковки

Команда учёных из Центра исследования материалов факультета науки и технологии Нового университета Лиссабона (Centro de Investigacao de Materiais da Faculdade de Ciencias e Tecnologia da Universidade Nova de Lisboa), возглавляемая Эльвирой Фортунату (Elvira Fortunato) и Родригу Мартинсом (Rodrigo Martins), создала первый в мире полевой транзистор на бумажном слое.



Существует устойчивый интерес к применению биополимеров в электронных устройствах нижней ценовой группы. К целлюлозе как главному биополимеру на Земле приковано пристальное внимание. Многие исследовательские группы рапортовали об использовании бумаги в качестве физической основы электронных устройств, однако пока никому не удавалось возложить на бумагу активную роль в полевых транзисторах.

В новом методе обычный лист бумаги работает как диэлектрический слой в оксидном полевом транзисторе. Исследователи построили устройства с обеих сторон листа бумаги. При этом бумага одновременно играет роль электрического изолятора и подложки.

Кроме того, электрические характеристики устройств свидетельствуют о том, что они опережают соответствующие показатели аморфных кремниевых TFT (thin film transistor) и конкурируют с оксидными тонкоплёночными транзисторами.

Эти результаты позволяют говорить о появлении новых электронных устройств, таких как бумажные дисплеи, «умные» этикетки и упаковки, различные биоприложения, метки радиочастотной идентификации. Подробные данные испытаний будут опубликованы в сентябрьском докладе института IEEE (IEEE Electron Device Letters).

3dnews

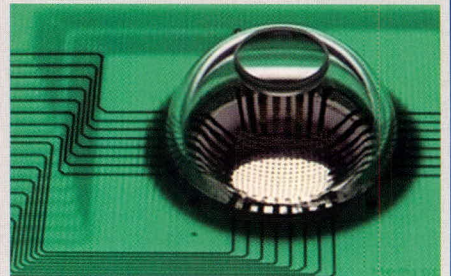
Создана цифровая камера, имитирующая устройство человеческого глаза

Используя стандартные сенсорные материалы, американские учёные создали цифровую камеру, дизайн которой напоминает устройство человеческого глаза.

Авторам изобретения, профессору Югану Хуану из Северо-Западного университета и Джону Роджерсу из Университета Иллинойса в Урбане-Шампэйн, удалось найти простое решение основной проблемы – размещение микроскопических компонентов на криволинейной поверхности.

В интервью Хуан рассказал, что используемые при создании камеры материалы очень хрупки и при попытке согнуть их ломаются. Для размещения фотодатчиков и электронных компонентов на изогнутой поверхности Хуан и Роджерс использовали своеобразные малогабаритные ячейки, соединённые микроскопическими проводами.

Создатели утверждают, что оно способно улучшить качество изображений, получаемых с помощью цифровых фотоаппаратов и видеокамер. Сегодня на стандартных фотографиях чётким является только центральная часть, ближе к краям изображение становится размытым, а использование новой технологии позволяет добиться резкости всей картинки. Однако учёные рассчитывают на гораздо более широкое применение своего изобретения.



Используемый учёными подход позволяет применять электронику в ранее недоступных областях. При поддержке Национального научного фонда и министерства энергетики США Хуан и Роджерс сконструировали полноценную цифровую камеру, по устройству, форме и габаритам напоминающую человеческий глаз. По мнению Хуана, новое устройство может применяться при создании гибких сенсорных инструментов для изучения человеческого мозга. Возможно, впоследствии учёным удастся создать искусственную сетчатку или глаз целиком.

В настоящий момент камера прекрасно работает с компьютером, учёным осталось решить главный вопрос – сделать камеру частью человеческого организма.

science.compulenta.ru

PLC-приёмопередатчик на базе микросхемы К1446ХК1

Алексей Маляров, Александр Нестеров,
Юрий Троицкий (г. Смоленск)

Рассматриваются вопросы согласования и тестирования одной из распространённых микросхем PLC (Power Line Communication) приёмопередатчиков типа КР1446ХК1. Результаты исследований показывают высокую надёжность передачи информации в низкоскоростных приложениях. Предлагается вариант построения аппаратно-программных средств тестирования данных микросхем.

Интерес к использованию силовых линий электропередачи в качестве коммуникационных сетей PLC (Power Line Communication) возрастает по мере увеличивающейся потребности в расширении информационных сетей для обеспечения задач телеуправления и телеизмерения в системах автоматизации технологических процессов. В последнее время этот интерес обусловлен широким внедрением систем домашней автоматизации для управления бытовыми приборами и реализации концепции «Умный дом».

Скорость передачи информации по PLC-сетям достигает 200... 300 Мбит/с при использовании так называемой широкополосной (BPL – Broadband over Power Lines) технологии с частотой несущей 2...30 МГц, и 0,05...50 Кбит/с при использовании узкополосной (NPL – Narrowband over Power Lines) технологии с частотой несущей от 1 до 450 кГц.

Технология BPL может быть использована для широкополосного интернет-доступа через силовую сеть, подключения к сети видео- и звуковой техники, создания локальной сети в небольших офисах с ограничением дальности передачи без ретрансляторов до 200...300 м.

Технология NPL используется в системах автоматического управления и учёта на производственных территориях, в системах жизнеобеспечения зданий (лифты, кондиционеры, вентиляция), в системах учёта энергопотребления, системах охранной и пожарной сигнализации в дачных поселках, гаражных кооперативах и т.д. Всё большее распространение она получает в транспортных системах управления и информационного

обеспечения. Дальность передачи в этих системах достигает нескольких километров.

В качестве аппаратной реализации этих технологий многие ведущие мировые фирмы, такие как NXP Semiconductors (Philips), ST Microelectronics (SGS Thomson), Intellon, Echelon и др. выпускают микросхемы приёмопередатчиков, отличающиеся, прежде всего, способом модуляции несущей.

На российском рынке PLC-приёмопередатчиков наибольшее распространение получила микросхема типа КР1446ХК1, выпускаемая ОАО «Ангстрем» [1]. В этом приборе применяется частотная модуляция (FSK) с программно перестраиваемой центральной частотой несущей (F_0), которая при использовании генератора 8 МГц принимает значения 66,66, 100 и 133,33 кГц; лог. 1 передаётся с частотой $F_0 + \Delta F$, а лог. 0 – с частотой $F_0 - \Delta F$. Значение ΔF в данной микросхеме составляет примерно 4,8 кГц.

Скорость передачи также может изменяться программно: 124, 248, 496 или 992 бит/с. Расстояние передачи – до 1,2 км без ретрансляторов.

При создании модуля приёмопередатчика на базе выбранной микросхемы на физическом уровне следует решить две основные задачи: обеспечить согласование с линией связи, в данном случае – с силовой линией, и согласование с локальным источником/приёмником информации.

Характеристика силовой сети является основой для расчёта параметров выходного каскада передатчика PLC. При электрических расчётах линию электропередачи (ЛЭП) рассматривают как длинную линию с распределёнными параметрами: $L'(f)$ (индук-

тивность единицы длины ЛЭП), $C'(f)$ (ёмкость единицы длины ЛЭП) и $R'(f)$ (активное сопротивление единицы длины ЛЭП) [2, 3], т.е.

$$Z'_L = R'(f) + Z_s,$$

где Z_s – характеристическое сопротивление согласованной линии $Z'_s = \sqrt{\frac{L'}{C'}}$.

Как известно, для согласования с распределённой нагрузкой выходное сопротивление источника сигнала и входное сопротивление приёмника должны быть равны характеристическому сопротивлению линии Z_s .

Естественно, что это сопротивление зависит от исполнения каждой конкретной электрической сети. Более того, оно может значительно изменяться во времени в зависимости от типа и мощности нагрузок на ЛЭП. Тем не менее, в результате исследований получены некоторые усреднённые нагрузочные характеристики ЛЭП, которые позволили сформировать требования к выходному и входному сопротивлению каскадов PLC-приёмопередатчиков. В частности, эти требования закреплены в стандарте EN50065-7, в соответствии с которым на частотах 95...148,5 кГц выходное сопротивление должно быть приблизительно равным 3 Ом, а входное – 5 Ом.

Поскольку выходные каскады микросхемы (выводы OUT1 и OUT2) маломощные ($I_{OH} = 2$ мА, $I_{OL} = 20$ мА), для согласования с сетевой нагрузкой необходимо использовать отдельный усилитель Amp (см. рис. 1), который должен удовлетворять вышеизложенным требованиям. В качестве такого усилителя можно использовать специальные усилители, разработанные для PLC-приложений, например, микросхему SSSCP111 фирмы ST Microelectronics [4]. Выходное сопротивление этого усилителя лежит в пределах 5...6 Ом.

Однако высокая стоимость этой микросхемы (около 10 долл. США), значи-

тельно превышающая стоимость самого приёмопередатчика, снижает интерес к её применению и возвращает нас к простейшей схеме, рекомендованной в [1] (см. рис. 2). Схема представляет собой усилитель мощности, работающий в режиме АВ с выходом на трансформатор Т1. Для повышения допустимой токовой нагрузки Т1 выполнен понижающим, с коэффициентом трансформации 1 : 3,5. Выходное сопротивление такого усилителя составляет примерно 6 Ом, что достаточно близко к требуемому значению. Трансформатор Т1 также обеспечивает гальваническую развязку силовой цепи и низковольтной информационной цепи. Поэтому к нему, в соответствии со стандартами EN50065-4-2 CENELEC и ГОСТ 60950-2002, предъявляются требования обеспечения допустимого напряжения между обмотками 4 кВ. Для минимизации потерь омическое сопротивление обмотки Т1 не должно превышать 0,5 Ом, индуктивность обмотки – 1 мГн.

Разделительный конденсатор С5 0,47 мкФ, 630 В (см. рис. 1) предназначен для отделения входной цепи приёмника от частоты промышленной сети 50 Гц. Вход приёмника IN подключается к силовой цепи через обмотку 4-3

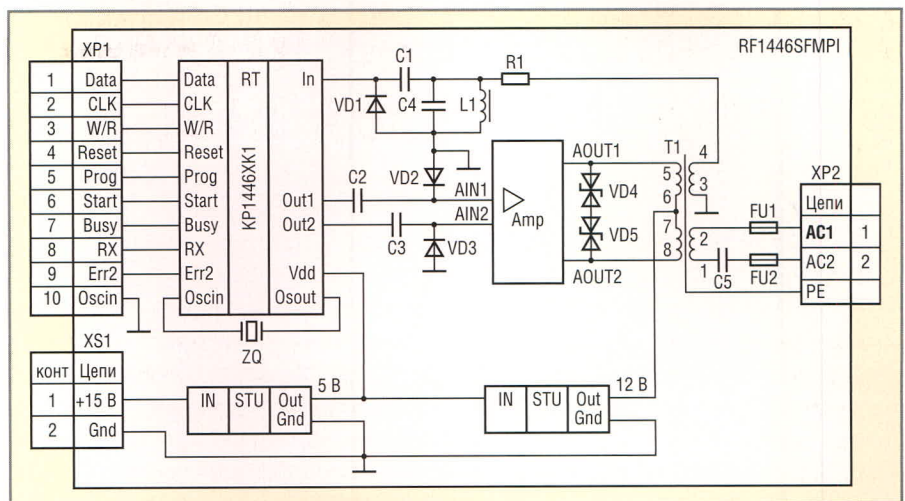


Рис. 1. Структурная схема модуля приёмопередатчика

Т1, связанную с обмоткой 1-2 коэффициентом трансформации 1 : 1. Для выделения несущей частоты используется полосовой резонансный LC-фильтр с амплитудно-частотной характеристикой, показанной на рисунке 3.

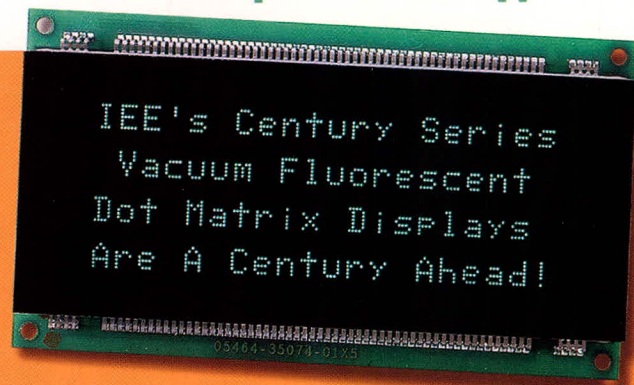
Увеличение мощности выходного каскада приёмопередатчика, безусловно, увеличивает дальность уверенной передачи данных, однако эта мощность ограничивается допусти-

мой амплитудой сигнала передатчика и допустимым уровнем напряжённости электромагнитного поля, наводимого передаваемым сигналом. В соответствии с требованиями стандарта CENELEC, для частотного сигнала в полосе 9...95 кГц допустимая амплитуда сигнала не должна превышать 10 В, а для диапазона 95...125 кГц – 1,2 В. Следовательно, с этой точки зрения выгоднее работать на центральной частоте 66 кГц из

ВСЕГДА ВСЁ ВИДНО



АЛФАВИТНО-ЦИФРОВЫЕ ДИСПЛЕИ



- Яркость 600 кд/м²
- Угол обзора 150° (конусный)
- Поддержка кириллицы
- Встроенные контроллеры с последовательным и параллельным интерфейсом
- Высота символа 5 и 9 мм
- Температурный диапазон –40...+85°С

ОФИЦИАЛЬНЫЙ ДИСТРИБЬЮТОР КОМПАНИИ IEE В РОССИИ И СТРАНАХ СНГ



МОСКВА Телефон: (495) 234-0636 • Факс: (495) 234-0640 • E-mail: info@prosoft.ru • Web: www.prosoft.ru
 С.-ПЕТЕРБУРГ Телефон: (812) 448-0444 • Факс: (812) 448-0339 • E-mail: info@spb.prosoft.ru • Web: www.prosoft.ru
 ЕКАТЕРИНБУРГ Телефон: (343) 376-2820 • Факс: (343) 376-2830 • E-mail: info@prosoftsystems.ru • Web: www.prosoftsystems.ru
 САМАРА Телефон: (846) 277-9166 • Факс: (846) 277-9165 • E-mail: info@samara.prosoft.ru • Web: www.prosoft.ru
 НОВОСИБИРСК Телефон: (383) 202-0960; 335-7001; 335-7002 • E-mail: info@nsk.prosoft.ru • Web: www.prosoft.ru
 КИЕВ Телефон: (+380-44) 206-2343/2478/2496 • Факс: (+380-44) 206-2343 • E-mail info@prosoft-ua.com • Web: www.prosoft.ru
 УФА Телефон: (347) 2925-216; 2925-217 • Факс: (347) 2925-218 • E-mail: info@ufa.prosoft.ru • Web: www.prosoft.ru

реклама

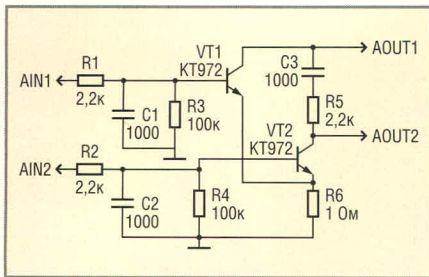


Рис. 2. Схема согласующего усилителя

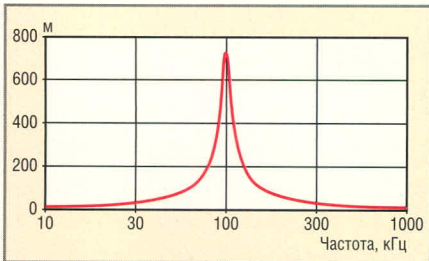


Рис. 3. АЧХ полосового фильтра
($L = 450$ мкГн, $C = 56$ нФ)

трёх возможных частотных диапазонов работы микросхемы KP1446XK1.

Связь приёмопередатчика с хост-контроллером осуществляется через последовательный синхронный полудуплексный интерфейс с использованием входа синхросигналов CLK и двунаправленного вывода DATA (см. рис. 1). Направление передачи задаётся сигналом на выводе W/R, а выбор режима программирования приёмопередатчика – сигналом на выводе PROG. Готовность передатчика к приёму очередного кадра проверяется по наличию сигнала BUSY. После загрузки пакета информации для передачи хост-контроллер формирует высокий уровень на входе Start для запуска передачи пакета в силовую сеть. Передаваемый пакет содержит преамбулу AAh, однобайтный адрес, два байта информации и контрольную сумму.

Для повышения надёжности в приёмопередатчике формируется самокорректирующийся код, обеспечивающий исправление однократной ошибки в любом разряде и определение двукратной ошибки, что требует введения избыточной информации в передаваемый пакет. На стороне приёма при распознавании преамбулы проверяется следующий байт как адрес, и при его совпадении с присвоенным значением принимается два последующих информационных байта вместе со служебными битами самокорректирующегося кода. На аппаратном уровне производится исправление обнаруженной однократной ошибки и выставляется сигнал Err2 при обнаружении двойной ошибки. При получении приёмопередатчиком информации из сети, он сигнализирует об этом событии микроконтроллеру путём установки в активное состояние вывода RX (приняты данные). По этому сигналу контроллер инициализирует приём информации из приёмопередатчика по последовательному каналу.

Для задания режима работы приёмопередатчика контроллер выставляет сигнал PROG, а затем по последовательному интерфейсу задаёт адрес приёмопередатчика, а также информацию о скорости передачи данных и частоте несущей.

Для тестирования приёмопередатчика был разработан и изготовлен оценочный модуль с соответствующим программным обеспечением. В оценочный модуль, помимо модуля приёмопередатчика, вошёл модуль хост-контроллера на базе микроконтроллера ATmega16L фирмы Atmel с возможностью внутрисистемного программирования и связью с персо-

нальным компьютером через последовательный порт RS-232. В качестве такого модуля удобно использовать отладочный модуль типа STK500.

Программа тестирования обеспечивает:

- проверку работоспособности приёмопередатчика как в режиме приёма, так и в режиме передачи;
- определение процента ошибок при передаче заданного количества передаваемых пакетов данных;
- определение реальной скорости передачи информации при заданном режиме работы.

При проверке связи программа может работать в двух режимах: режим приёмника («Приём информации») и режим передатчика («Передача информации») (см. рис. 4).

В режиме приёмника программа находится в ожидании входящих пакетов и при их обнаружении отправляет полученные данные по адресу, введённому в поле «Адрес передающего устройства». Таким образом, программа работает в режиме echo-сервера, зеркально отражая все принятые данные.

В режиме передатчика необходимо указать адрес приёмника сообщений, данные для передачи и количество сообщений для отправки. Также задаётся время между отсылкой пакетов и время ожидания ответа от приёмника.

Проверка связи осуществляется следующим образом: передатчик отправляет по адресу приёмника данные и переходит в режим ожидания ответа на время, заданное в поле «Время ожидания ответа». Если за отведённое время пакет не вернулся, он считается потерянным; тогда время прохождения пакета равно максимальному значению, а число доставленных пакетов остаётся прежним. Если же пакет успевает вернуться за отведённое время и не содержит ошибок, учитывается его время прохождения, а счётчик доставленных пакетов увеличивается на единицу.

Результаты тестирования показали, что на расстоянии до 50 м (на большее расстояние проверка не проводилась по техническим причинам) процент ошибок не превышал 1% по одной фазе и 3% при межфазной связи. К испытываемой сети были подключены 12 компьютеров. Кроме того, проводились испытания при подключении к сети двух мощных (50 кВт) двигателей постоянного то-

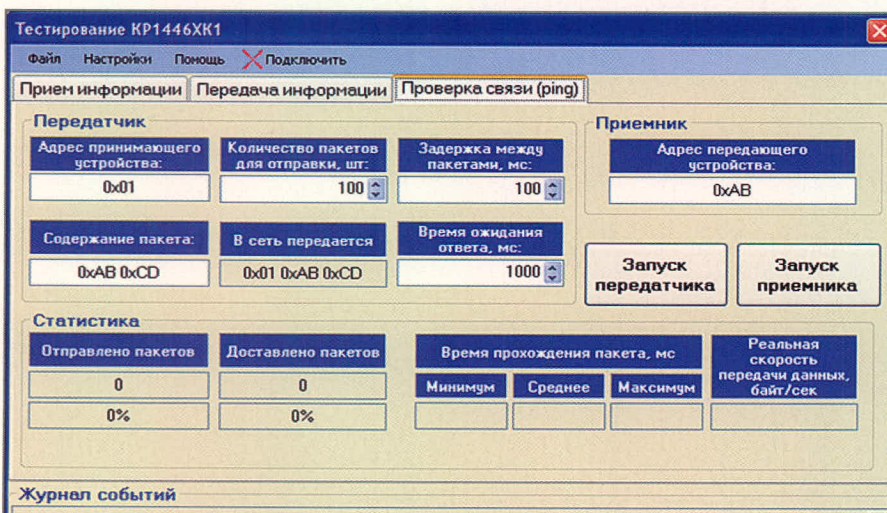


Рис. 4. Главное окно программы тестирования приёмопередатчиков

ка. Для проверки чувствительности проверялась работа приёмопередатчика при пониженном напряжении питания согласующего усилителя (вместо 12 В подавалось 4 В). При этом процент ошибок по одной фазе не возрос, но при межфазном соединении количество ошибок возросло до 6%. Этот процент был снижен до исходного при использовании схемы межфазного моста с трансформатором Т (см. рис. 5): коэффициент трансформации 1 : 1, омическое сопротивление обмоток не более 1 Ом, индуктивность не более 1 мГн, допустимое напряжение между обмотками 4 кВ; конденсаторы С ёмкостью 0,47 мкФ на 630 В.

Проведённые испытания не подтвердили пропуски некоторых кодов, отмеченных исследователями фирмы «Квазар». Следует отметить, что реальная скорость передачи составляет не более 30...35% от физической, объявленной в паспортных данных микросхемы. Это объясняется, прежде всего, большим объёмом служебных бит в передаваемом пакете и дополнительным временем обмена между

приёмопередатчиком и хост-контроллером, а также между хост-контроллером и конечными источниками и приёмниками информации.

Кроме силовых цепей переменного тока 220/380 В, для передачи информации широко используют силовые цепи постоянного тока. Такие задачи встречаются, прежде всего, в транспортных системах. Некоторые фирмы выпускают приёмопередатчики, специально ориентированные на цепи постоянного тока. Примером такого приёмопередатчика может служить микросхема SSCP485PL фирмы ST Microelectronics. Особенностью силовых цепей постоянного тока является ёмкостной характер нагрузки для выходных каскадов передатчика, в отличие от индуктивного характера нагрузки в сетях переменного тока. Однако, при выполнении требований к согласующим усилителям передатчиков, рассмотренных выше, большинство микросхем приёмопередатчиков для сетей переменного тока могут с успехом использоваться и в цепях постоянного тока. Это полностью подтвержда-

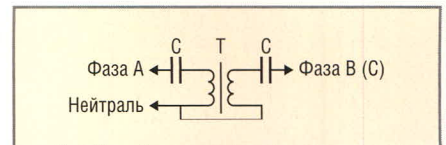


Рис. 5. Схема межфазного моста

ется испытаниями, проведёнными с модулем приёмопередатчика на основе микросхемы КР1446ХК1. В силовой цепи постоянного тока на расстоянии 30 м обеспечивалась надёжная передача информации (ошибки менее 1%).

ЛИТЕРАТУРА

1. КР 1446 ХК1. Приёмопередатчик по сети переменного тока 110–380 В. <http://www.angstrem.ru>.
2. Montoya L.F. IEEE Member Univ. of Florida Gainesville, Florida. Power Line Communications.
3. Hrasnica H., Haidine A., Broadband R.L. Powerline Communications Networks. Network Design: John Wiley & Sons.
4. Technical Data Sheet SSC P111 PL Media Interface IC. <http://www.intellon.com>.
5. Technical Data Sheet SSC P485 PL Media Interface IC. <http://www.intellon.com>. ©

VIII МЕЖДУНАРОДНАЯ СПЕЦИАЛИЗИРОВАННАЯ ВЫСТАВКА

РАДИОЭЛЕКТРОНИКА И ПРИБОРОСТРОЕНИЕ

МЕЖДУНАРОДНЫЙ ПРОМЫШЛЕННЫЙ ФОРУМ «РАДИОЭЛЕКТРОНИКА. ПРИБОРОСТРОЕНИЕ. АВТОМАТИЗАЦИЯ»

ЭЛЕКТРОННЫЕ КОМПОНЕНТЫ

КОМПЛЕКТУЮЩИЕ

ПЕЧАТНЫЕ ПЛАТЫ

МАТЕРИАЛЫ

КОНСТРУКТИВЫ

ТЕХНОЛОГИИ

ОБОРУДОВАНИЕ

ПРИБОРЫ

9-12 ДЕКАБРЯ 2008

Санкт-Петербург, Петербургский СКК
тел./факс: (812) 777 0407, 718 3537
e-mail: radel@orticon.com
www.farexpo.ru

Radel

Организаторы:

Farexpo IFE®

www.farexpo.ru

Техно&Ком

Вас приглашают:

реклама

Электроника для гаража

Сергей Шишкин (Нижегородская обл.)

В статье описано устройство, которое не будет лишним в гараже и не только. Устройство имеет три канала измерения температуры и таймер. Подробно поясняется алгоритм работы устройства и программное обеспечение.

Любые устройства, разработанные на базе микроконтроллеров, имеют особенности разработки и применения. Число исполняемых функций можно выбрать под каждый конкретный случай, изменив программное обеспечение, как правило, при минимальных доработках в аппаратной части. Это относится и к предлагаемому устройству. Интерфейс устройства приведён на рисунке 1. Принципиальная схема устройства показана на рисунке 2.

Устройство разработано на базе микроконтроллера ATMEGA8535-16PI. Три независимых канала измерения канала позволяют измерить температуру в трёх точках, например, в погребе, на улице и в самом гараже.

В устройстве есть внутренний таймер, который может применяться для управления электронагревательным прибором, зарядным устройством для аккумулятора или просто для включения какого-то электроприбора на определённый интервал времени.

В интерфейс устройства (см. рис. 1) входит клавиатура (кнопки S1 – S4), шкальный знакосинтезирующий индикатор HG1, неоновая лампочка и блок индикации (дисплей) из четырёх семисегментных индикаторов HG2 – HG6. Интерфейс достаточно компактен, удобен и хорошо читается.

Кнопки клавиатуры имеют следующее назначение:

- S1 (C) (Старт/стоп) – кнопка подтверждения заданного времени

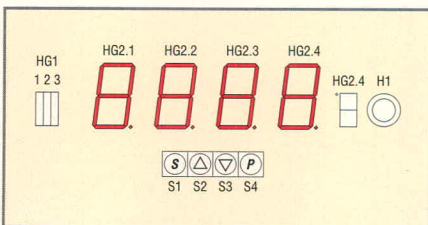


Рис. 1. Интерфейс устройства

для таймера; нажатием данной кнопки запускается работа таймера (идёт обратный отсчёт времени);

- S2 (▲) – увеличение на единицу значения при установке времени в минутах, выключение звукового и светового сигнала при включении звуковой сигнализации; при удержании данной кнопки в нажатом состоянии более 4 с значение времени, индицируемое на дисплее, увеличивается на пять единиц за 1 с;
- S3 (▼) – уменьшение на единицу значения таймера в минутах; при удержании данной кнопки в нажатом состоянии более 4 с значение времени, индицируемое на дисплее, уменьшается на пять единиц за 1 с;
- S4 (P) – выбор режима работы устройства («таймер», «температура 1», «температура 2», «температура 3»). Разряды индикации интерфейса имеют следующее назначение (слева направо по рисунку 1):

- 1-й разряд (индикатор HG2.1) отображает знак «-» при измерении отрицательных температур в режимах измерения температуры («температура 1», «температура 2», «температура 3») и тысячи минут в режиме «таймер»;
- 2-й разряд (индикатор HG2.2) отображает сотни градусов в режимах измерения температур и сотни минут в режиме «таймер»;
- 3-й разряд (индикатор HG3.1) отображает десятки градусов в режимах измерения температур и десятки минут в режиме «таймер»;
- 4-й разряд (индикатор HG3.2) отображает единицы градусов в режимах измерения температур и единицы минут в режиме «таймер»;
- 5-й разряд (индикатор HG4) отображает символ «°C» в режимах измерения температуры.

Элемент № 1 индикатора HG1 включен при работе в режиме «температура 1», элемент № 2 индикатора HG1 включен при работе в режиме «температура 2», и, соответственно, элемент № 3 индикатора HG1 включен при работе в режиме «температура 3».

Неоновая лампа H1 сигнализирует о состоянии нагрузки. Нагрузка подключается к устройству через соединитель X2.

Таймер с обратным отсчётом времени позволяет задавать время от 1 до 9999 мин с дискретностью 1 мин. Время таймера можно перепрограммировать. Предусмотрена звуковая сигнализация длительностью 60 с с частотой повторения 1 Гц при обнулении заданного времени таймера.

После нажатия кнопки S1 (C) включается нагрузка и начинается обратный отсчёт времени таймера; точка h индикатора HG2.2 включается и выключается с периодом 1 с. При повторном нажатии данной кнопки нагрузка выключается; обратный отсчёт времени таймера запрещён.

Рассмотрим функциональные узлы принципиальной схемы. Основой устройства служит микроконтроллер DD1, рабочая частота которого задаётся генератором с внешним резонатором ZQ1 на 11,0592 МГц.

Канал управления нагрузкой собран на твердотельном реле DA1. Канал управляется с вывода 8 микроконтроллера DD1. Нагрузка подключается к соединителю X2. Пьезоэлектрический излучатель BA1 включается с вывода 4 микроконтроллера DD1.

Порт PD микроконтроллера DD1 управляет клавиатурой (кнопки S1 – S4) и динамической индикацией, которая реализована на транзисторах VT4, VT6, VT9, VT10, VT11 и цифровых семисегментных индикаторах HG2 – HG6. Резисторы R9 – R16 ограничивают ток для сегментов HG2 – HG4. Коды включения индикаторов HG2 – HG4 при функционировании динамической индикации поступают в порт PC микроконтроллера DD1. Для функционирования клавиатуры задействован вывод 19 (PD5)

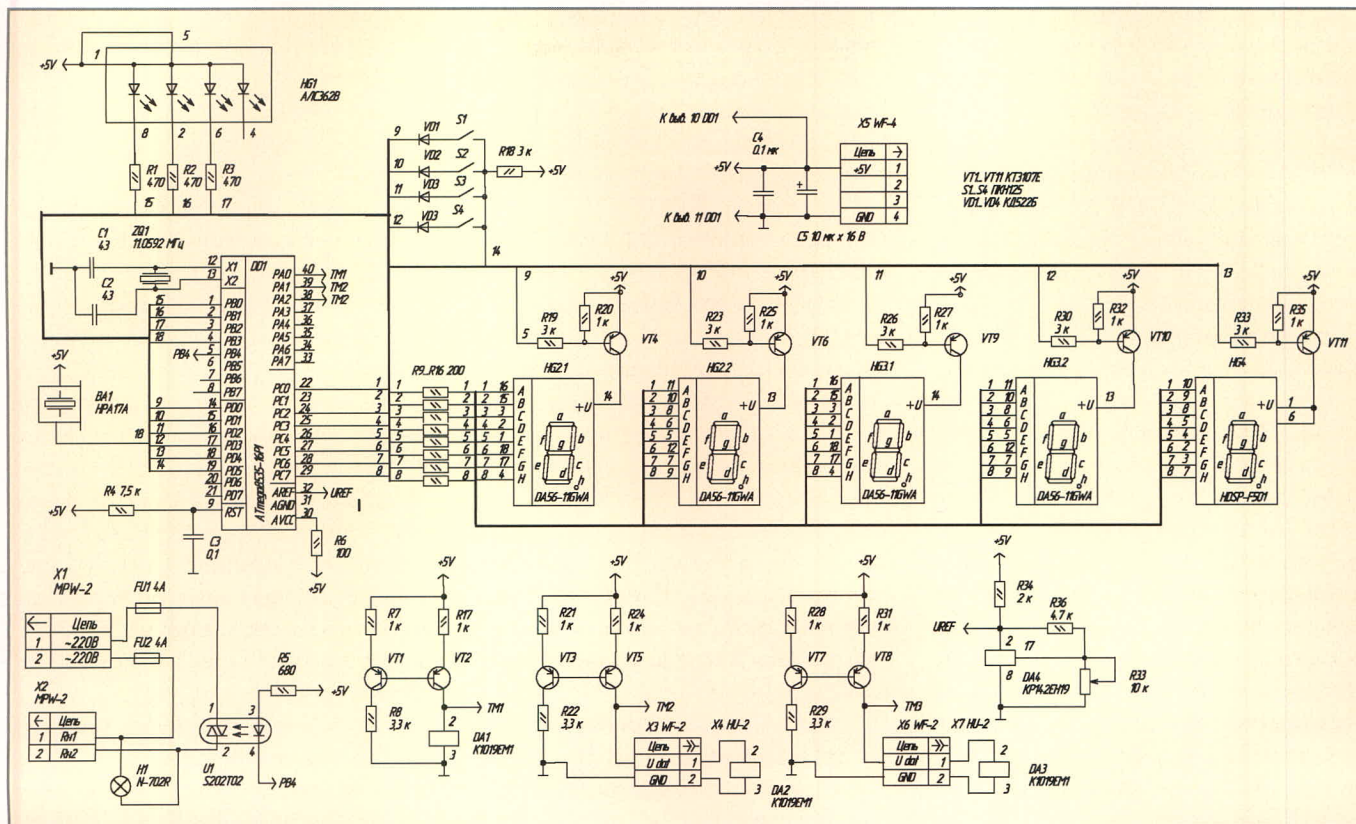


Рис. 2. Электрическая принципиальная схема устройства

микроконтроллера DD1. Элементы шкального индикатор HG1 подключены к выводам порта PB микроконтроллера DD1.

Автор достаточно свободно обращался с аппаратной частью микроконтроллера DD1, но, как видно из принципиальной схемы, аппаратные возможности микроконтроллера DD1 задействованы далеко не полностью.

Канал управления нагрузкой собран на базе твердотельного реле U1. Данный канал управляется с вывода 8 (PB7) микроконтроллера DD1. Неоновая лампа H1 позволяет визуально контролировать состояние нагрузки, подключенной к соединителю X2.

Каналы измерения температуры построены на базе микросхем термодатчиков типа K1019EM1. Эти микросхемы представляют собой приборы с линейной зависимостью выходного напряжения от температуры. Их подробное описание приведено в [4]. В таблице приведены основные технические характеристики данных термодатчиков.

Канал измерения температуры № 1 собран на микросхеме DA1. Чтобы максимально реализовать возможности данной микросхемы, её целесообразно питать от стабилизатора тока. Генератор тока, выполненный

на транзисторах VT1, VT2 обеспечивает стабилизированный ток через микросхему $I_{пит} = 1 \text{ мА}$. Ток устанавливается подбором номинала резистора R8. Отправное значение сопротивления данного резистора (в киломах) можно рассчитать по формуле $R = U_{пит} - 1,7$ (где $U_{пит}$ – напряжение питания в вольтах). Выходное напряжение с DA1 поступает на вывод 40 (PA0) микроконтроллера DD1 (вход АЦП канала № 1). Каналы измерения температуры № 2 и № 3 работают аналогичным образом. Выходные напряжения с вышеуказанных каналов поступают на выводы 39 (PA1) и 38 (PA2) микроконтроллера DD1. Датчики температуры DA2, DA3 через жгуты подключаются к плате через соединители X3 и X6 соответственно.

Источник внешнего опорного напряжения выполнен на микросхеме DA4 типа KP142EN19. Опорное на-

пряжение устанавливается переменным резистором R33.

Десятиразрядный АЦП, встроенный в микроконтроллер ATMEGA8535, позволяет производить преобразования напряжения от нуля до уровня напряжения опорного источника. АЦП микроконтроллера может работать как с внешним, так и с внутренним источником опорного напряжения. Напряжение внутреннего источника опорного напряжения равно 2,56 В. В нашем устройстве применяется внешний источник опорного напряжения.

Значение выходного кода АЦП находится по формуле $A = (U_{вх}/U_{ref}) \times 2^N$, где A – величина напряжения в двоичном коде; $U_{вх}$ – напряжение на входе АЦП; U_{ref} – напряжение источника опорного напряжения; N – разрядность АЦП.

Чтобы более полно использовать измеряемый температурный диапа-

Основные параметры ИС термодатчиков типа K1019EM1

Ток питания, мА	1	
Предельно допустимый ток питания, мА	0,5...1,5	
Рабочий температурный интервал, °С	-45...+125	
Выходное напряжение, мВ, при токе питания 1 мА	45°С	2232...2332
	25°С	2952...3012
	125°С	3932...4032

зон, а также для упрощения формулы согласования рабочего диапазона и двоичного числа с выхода АЦП и исключения процедуры калибровки каналов измерения температуры использован внешний источник опорного напряжения 4 В (это значение напряжения равно выходному напряжению термодатчика при температуре 125°C.)

Для согласования рабочего диапазона измеряемых температур и двоичного числа с выхода АЦП в программе заложена формула $Y = 0,5X - 366$, где X – двоичное десятиразрядное число с выхода АЦП.

Следует отметить, что термодатчики K1019EM1 – достаточно инерционные. Поэтому на дисплей по каждому каналу измерения выводится текущее преобразование АЦП микроконтроллера, без накопления и усреднения. Это в некоторой степени упрощает программу.

Цифровая часть принципиальной схемы таймера гальванически развязана от сети. Питающее напряжение поступает на плату с соединителя X5. Конденсатор C3 фильтрует пульсации в цепи питания +5 В. Блокировочный конденсатор C2 установлен в цепи питания микроконтроллера DD1.

Алгоритм управления таймером получился достаточно простым, понятным и удобным. Программное обеспечение микроконтроллера было разработано в среде AVR Studio и обеспечивает реализацию алгоритма работы электронных часов и измерение температуры по трём независимым каналам. В программе используются три прерывания: Reset, прерывание таймера T0, обработчик которого начинается с метки *TIM0_OVF*, и прерывание АЦП, обработчик которого начинается с метки ADCC.

При переходе на метку Reset инициализируются стек, таймер, порты, регистры одной секунды и одной минуты, а также флаги и переменные, используемые в программе. Основная задача «часовой части» программы – формирование точных временных интервалов длительностью 1 с – решена с помощью прерываний от таймера T0 и счётчиков на регистрах R20 (sek1) и R21 (min1).

В основной программе происходит счёт текущего времени, инкремент и декремент устанавливаемого време-

ни таймера, включение звукового сигнала.

Таймер T0 генерирует прерывания по переполнению (в регистре TIMSK установлен бит TOIE0). Коэффициент предварительного деления тактовой частоты таймера установлен равным 64 (в регистре TCCR0 записано число 3).

В обработчике прерывания таймера T0 происходит счёт одной секунды, счёт одной минуты, опрос клавиатуры, функционирование динамической индикации, а также инициализация трёх каналов АЦП, перекодировка двоичного числа значений времени в код для отображения информации на семисегментных индикаторах устройства, блок периодического включения точки h индикатора HG2.2 d режиме «таймер».

После запуска АЦП микроконтроллер DD1 переводится в режим Idle командой sleep. Из режима Idle микроконтроллер DD1 выводится прерыванием АЦП. В обработчике прерывания АЦП очищается содержимое регистра управления АЦП. Это вызывает прекращение работы АЦП и запрет прерываний АЦП.

В ОЗУ микроконтроллера с адреса \$60 по адрес \$73 организован буфер отображения для динамической индикации. Ниже приведено подробное распределение адресного пространства в ОЗУ микроконтроллера:

- RAM = \$60 – адрес начала ОЗУ микроконтроллера
- \$60 – \$64 – адреса, где хранится текущее значение времени таймера в минутах. Эти адреса выводятся на индикацию в режиме «таймер»;
- \$65 – \$69 – адреса, где хранится измеренное значение температуры для канала № 1 и символ «°C». Эти адреса выводятся на индикацию в режиме «температура 1»;
- \$6A – \$6E – адреса, где хранится измеренное значение температуры для канала № 2 и символ «°C». Эти адреса выводятся на индикацию в режиме «температура 2»;
- \$6F – \$73 – адреса, где хранится измеренное значение температуры для канала № 3 и символ «°C». Эти адреса выводятся на индикацию в режиме «температура 3»;
- RAM + \$40 – адреса, где хранится результат преобразования АЦП для канала № 1;

- RAM + \$45 – адреса, где хранится результат преобразования АЦП для канала № 2;
- RAM + \$49 – адреса, где хранится результат преобразования для канала № 1;
- RAM + \$4E – адреса, где хранится результат преобразования для канала № 2;
- RAM + \$50 – адреса, где хранится результат преобразования АЦП для канала № 3;
- RAM + \$55 – адреса, где хранится результат преобразования для канала № 3.

Сразу после подачи питания на выводе 9 микроконтроллера DD1 через цепь R4, C1 формируется сигнал системного аппаратного сброса микроконтроллера DD1. При инициализации во все разряды портов микроконтроллера DD1 записываются лог. 1. Твердотельное реле DA1 закрыто, нагрузка отключена.

Разработанная программа на ассемблере занимает порядка 3,8 из 8 Кб памяти программ микроконтроллера Atmega8535. Доработав программу, можно довести количество измеряемых каналов температуры до восьми, задействовав все входы порта PA микроконтроллера DD1 и добавив аналоговые модули, построенные на базе микросхем – термодатчиков типа K1019EM1.

Устройство было смонтировано на макетной плате с размерами 120 × 120 мм. При монтаже лучше отделить цифровую часть схемы от сетевой части. При необходимости интерфейс можно смонтировать на отдельной плате.

Датчик канала измерения температуры № 1 (DA2) расположен в основном модуле; конструктивно его необходимо установить, чтобы исключить его подогревание посторонними источниками тепла. Выносные датчики каналов измерения температуры № 2 и № 3 (DA2, DA3) целесообразно загерметизировать. Автор это сделал следующим образом: к датчику температуры припаял выводы кабеля, поместил его в трубку типа 305ТВ-40Т 230Т длиной 30..40 мм и залил эпоксидным клеем. Диаметр трубки должен быть на 2..4 мм больше диаметра датчика. Для датчика можно изготовить любой другой корпус, способный работать в той среде, где он будет установлен.

В устройстве использованы резисторы С2-33Н-0,125; подойдут любые другие с такой же мощностью рассеивания и допуском 5%. Конденсаторы С1 – С4 типа К10-17а, С5 – К50-35а. Конденсатор С4 устанавливается между цепью +5 В и общим проводником микроконтроллера DD2.

Нагрузка, как уже отмечалось выше, подключаются к устройству через соединитель (вилку) Х2 типа МРW-2 (ответная часть – розетки МНУ-2). Данные соединители можно заменить на клемники типа ТВ-10-02. Пьезоэлектрический излучатель ВА1 НРМ14АХ можно заменить на НРА17АХ или НРА14АХ.

В дисплее выделен разряд, индицирующий символ «°С» (индикатор НG4) на фоне остальных разрядов интерфейса. Поэтому для данного разряда выбран семисегментный индикатор красного цвета НDSP-F501, индикаторы НG2, НG3 – зелёного цвета, типа DA56-11GWA. Подойдут любые другие индикаторы с общим анодом и приемлемой яркостью све-

чения, например, отечественные типа АЛС321.

Питающее напряжение +5 В поступает на плату устройства через соединитель Х5. Потребление тока по каналу напряжения +5 В не превышает 200 мА. Сетевое напряжение поступает с соединителя Х1 через предохранители FU1, FU2. Номинальный ток предохранителей FU1, FU2 – 10А, тип – ВП1-2 (10А/250В). Номинальное значение тока данных предохранителей определяется значением тока нагрузки, подключаемой к устройству. Неоновую лампу Н1 типа N-702R с габаритами $L = 30$, $d = 8,5$ можно заменить на N-706R. Можно подобрать и любые другие лампы – неоновые или накаливания на напряжение 220 В.

Параметры твердотельного реле S202T02: максимальный ток нагрузки 2 А, управляющий ток 8 мА, напряжение изоляции 3000 В. Данное реле, например, можно заменить на S202S12 со следующими параметрами: максимальный ток нагрузки 8 А, управляющий ток 8 мА, напряжение

изоляции 4000 В. Для включения более мощной нагрузки можно применить реле типа PF480D25 с параметрами: управляющее напряжение 4...15 В, управляющий ток (при $U_{упр.} = 5$ В) 15 мА, коммутируемое напряжение 48...660 В, максимальный ток нагрузки 25 А.

После подачи питания на устройство необходимо, вращая движок переменного резистора R33, установить опорное напряжение на выводе 32 микроконтроллера DD1, равное $4 \pm 0,1$ В.

ЛИТЕРАТУРА

1. Бродин В.В., Шагурин И.И. Микроконтроллеры. Архитектура, программирование, интерфейс. ЭКОМ, 1999.
2. Баранов В.Н. Применение микроконтроллеров AVR: схемы, алгоритмы, программы. 2-е изд. Додека-XXI, 2006.
3. Малахов С. Цифровой таймер на микроконтроллере. Схемотехника. 2004. № 2. С. 32–34.
4. Бирюков С. Микросхемы-термодатчики К1019ЕМ1, К1019ЕМ1А. Радио. 1996. № 7. С. 59, 60.



КРУГЛОСУТОЧНАЯ ДЕМОНСТРАЦИЯ ВАШИХ ПРИЛОЖЕНИЙ

SHARP

НА МОНИТОРАХ 46-108 ДЮЙМОВ

- **Разрешение экрана Full HD 1920x1080**
фирменная технология ASV Black TFT
- **Разработано для коммерческой эксплуатации**
впервые безвентиляторное охлаждение, работа 24/7
- **Простота обслуживания**
удаленная диагностика через порт RS-232C
- **Полный комплект коммерческих приложений**
изменение размера изображения: видеостены, PIP, PbyP

ОФИЦИАЛЬНЫЙ ДИСТРИБЬЮТОР КОМПАНИИ SHARP В РОССИИ И СТРАНАХ СНГ

PROSOFT®

Тел.: (495) 232-2522 • E-mail: info@prochip.ru • www.prochip.ru

реклама

САПР ТороR: трассировка печатных плат с BGA-компонентами

Сергей Лузин, Олег Полубасов (Санкт-Петербург)

В очередной статье, посвящённой системе автоматизированного проектирования печатных плат ТороR, рассматриваются особенности разводки печатных плат с корпусами типа BGA.

Для большинства САПР трассировка проводников в области высокой плотности размещения контактов является сложной задачей. BGA-компонент на печатной плате – область высокой плотности размещения контактов, поэтому трассировка внутреннего пространства BGA-компонентов обычно осуществляется либо вручную, либо по шаблону. При этом главная цель заключается в том, чтобы вывести все трассы на периферию компонента, используя минимальное число слоёв. Задача существенно усложняется, если на противоположной стороне платы установлены конденсаторы развязки.

Причин, по которым необходим быстрый выход на периферию, несколько. Обычная последовательная трассировка с перекладкой не устраняет кратных пересечений проводников. В связи с этим могут появляться «лишние межслойные переходы», ещё больше увеличивая плотность размещения контактов. На рисунке 1 показан фрагмент реальной разводки с результатом работы Shape-based-трассировщика. Четыре межслойных перехода в центре – результат последовательной прокладки без анализа кратных пересечений проводников.

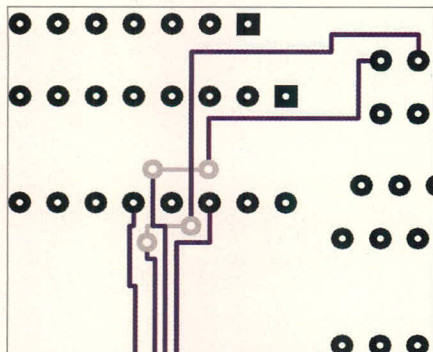


Рис. 1. «Лишние» межслойные переходы при кратных пересечениях проводников

Понятно, что «лишние межслойные переходы» в области BGA ведут к катастрофе, поскольку пространства едва хватает для размещения необходимых переходов.

Обычная последовательная трассировка с перекладкой может легко заблокировать контактные площадки в некоторой области на отдельном слое. Так, на показанном слое (см. рис. 2) из внутренней области выведено только четыре проводника вместо 28 возможных.

Наличие фанauta (от англ. fanout – переходное отверстие, соединённое с рядом стоящей планарной контактной площадкой) – гарантия разводки проводников (отсутствия блокировки) при достаточном числе слоёв, но не на отдельном слое.

Ситуация, изображённая на рисунке 2, может показаться наивной и даже искусственной, однако это не совсем так. Во избежание подобных ситуаций при автотрассировке, необходимы специальные меры, например, прогрессирующий штраф за увеличение длины проводника в зоне BGA, чтобы обеспечить быстрый выход на периферию. Однако подобная мера практически исключает возможность

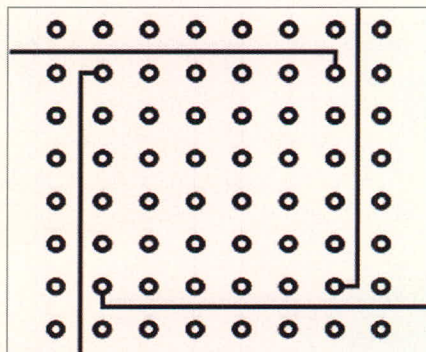


Рис. 2. Блокировка контактных площадок на слое

диагональной трассировки, которая, как будет показано ниже, значительно повышает эффективность трассировки области BGA-компонента.

Минимизация числа слоёв

Рассмотрим сначала случай, когда все межслойные переходы являются сквозными, т.е. контактные площадки присутствуют на всех слоях.

Если имеется n рядов по n контактных площадок, то число каналов на периферии матрицы равно $4(n - 1)$. Число внутренних контактных площадок составляет $(n - 2)^2$.

Определим максимальный размер матрицы, которую можно развести в одном слое. Необходимо, чтобы число свободных каналов было не меньше числа внутренних контактных площадок $4(n - 1) \geq (n - 2)^2$, откуда

$$n \leq 4 + \sqrt{8}$$

Максимальное целое n , удовлетворяющее этому условию, равно 6. При n , равном 7, не хватает одного канала (каналов 24, а внутренних контактов – 25).

Минимальное число слоёв для разводки:

$$L = \frac{(n-2)^2}{4(n-1)} \approx \left\lceil \frac{n-1}{4} \right\rceil$$

($\lceil x \rceil$ – целое, не превосходящее x).

Однако это возможно при условии, что на каждом слое число доступных каналов остаётся $\lceil x \rceil$ постоянным.

Если осуществлять разводку цепей с внешнего периметра (от периферии матрицы к центру), то с каждым новым слоем число доступных каналов уменьшается на восемь. Соответственно, с увеличением числа слоёв, по мере продвижения к центру, число «недоразведённых цепей» быстро растёт (как сумма членов арифметической прогрессии). На первом слое выводятся цепи контактов внешнего и следующего за ним периметра. Начиная со второго слоя, выводятся цепи контактов одного очередного пе-

ТОПОР

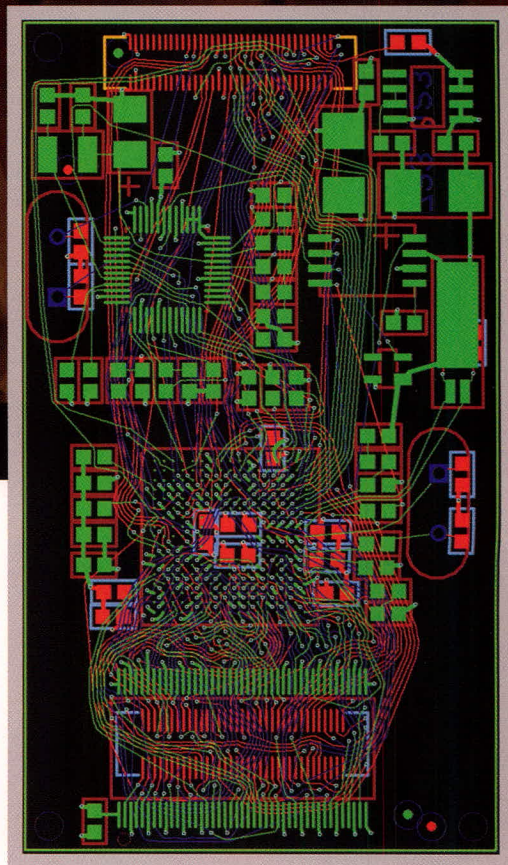
Инструмент для создания шедевра!



Топор —
трассировщик печатных плат

- Высокопроизводительный, не имеющий аналогов топологический трассировщик
- Великолепное качество трассировки
- Сокращение сроков разработки электронных устройств

Отсутствие преимущественных направлений трассировки в слоях, что существенно снижает уровень параллельности трасс и уменьшает уровень перекрестных электромагнитных помех



ОФИЦИАЛЬНЫЙ ДИСТРИБЬЮТОР Топор НА ТЕРРИТОРИИ РОССИИ, СТРАН СНГ И БАЛТИИ

PROSOFT[®]

г. Санкт-Петербург: Телефон: +7(812) 448-0444 • Факс: +7(812) 448-0339
E-mail: topor@freestyleteam.ru • Web: www.freestyleteam.com

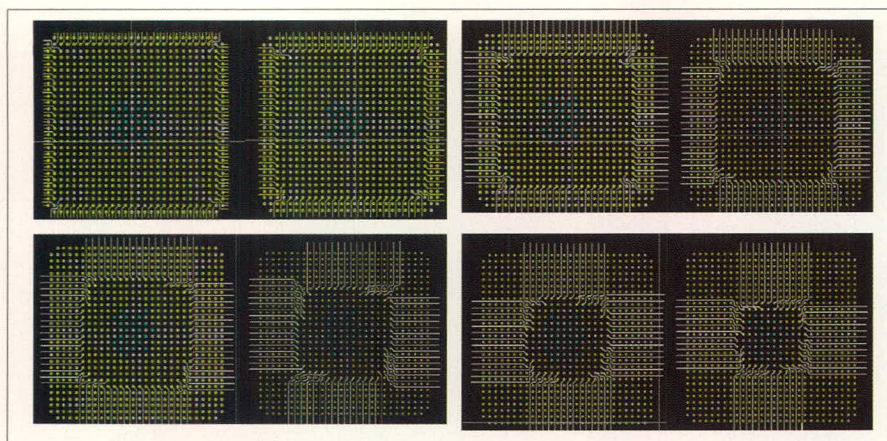


Рис. 3. Разводка корпуса BGA от периферии к центру

риметра плюс четыре внутренних цепи. Число слоёв для разводки:

$$L = \left\lceil \frac{n-1}{2} \right\rceil - \left\lfloor \sqrt{\frac{n-1}{2}} \right\rfloor.$$

Таким образом, при подобной стратегии потребуется почти в два раза больше слоёв, чем необходимо.

На рисунке 3 [1] представлены первые восемь слоёв разводки BGA (780 контактов) при стратегии от периферии матрицы к центру. Для завершения трассировки необходимы ещё три слоя (остаётся матрица 8 × 8 плюс четыре контакта).

На рисунке 4 представлен вариант разводки, обеспечивающий не уменьшение числа каналов трассировки на каждом слое: получается семь слоёв вместо одиннадцати.

Если цепь разведена на каком-либо слое при использовании «глухих»

межслойных переходов, то на последующих слоях контактная площадка отсутствует.

При разводке от периферии к центру снимается по два периметра контактных площадок на каждом слое плюс четыре «внутренние» контактные площадки. Число слоёв:

$$L \approx \left\lceil \frac{n}{4} \right\rceil.$$

При трассировке «от центра» получаем с каждым новым слоем увеличение числа каналов. Если шаг выводов составляет 1 мм, контактная площадка – 0,5 мм, проводник 0,15 мм, зазор 0,15 мм, то между парой контактов проходит 1 проводник. Если снят ряд контактных площадок, то в образовавшемся канале вместо одного проводника можно провести четыре. На каждом слое происходит расширение оче-

редных восьми каналов, в каждом из которых можно провести три дополнительных проводника. Таким образом, на втором трассировочном слое можно вывести на 24 проводника больше, чем на первом, на третьем – на 48 больше, на четвёртом – на 72, и т.д.

Для разводки всех цепей требуется порядка $n/10$ слоёв, т.е. в два с половиной раза меньше, чем при разводке от периферии к центру.

Как правило, значительное число контактов BGA-компонента подключены к слоям земли и питания через межслойные переходы, и эти соединения не требуется выводить на периферию. Зная число таких контактов, а также число незадействованных контактов, можно скорректировать оценку минимально необходимого числа слоёв.

ТРУДНОСТИ ФОРМАЛИЗАЦИИ

Производители микросхем явно не озабочены тем, как облегчить жизнь программистам САПР. Зачастую контакты BGA-компонентов представляют собой не единую регулярную структуру (см. рис. 5), а некоторое множество различным образом расположенных частично регулярных структур (см. рис. 6), разнообразие которых достаточно велико.

Универсальную модель придумать сложно, а разрабатывать модели для каждого конструктивного исполнения – слишком трудоёмко. Именно поэтому разводка области BGA-ком-

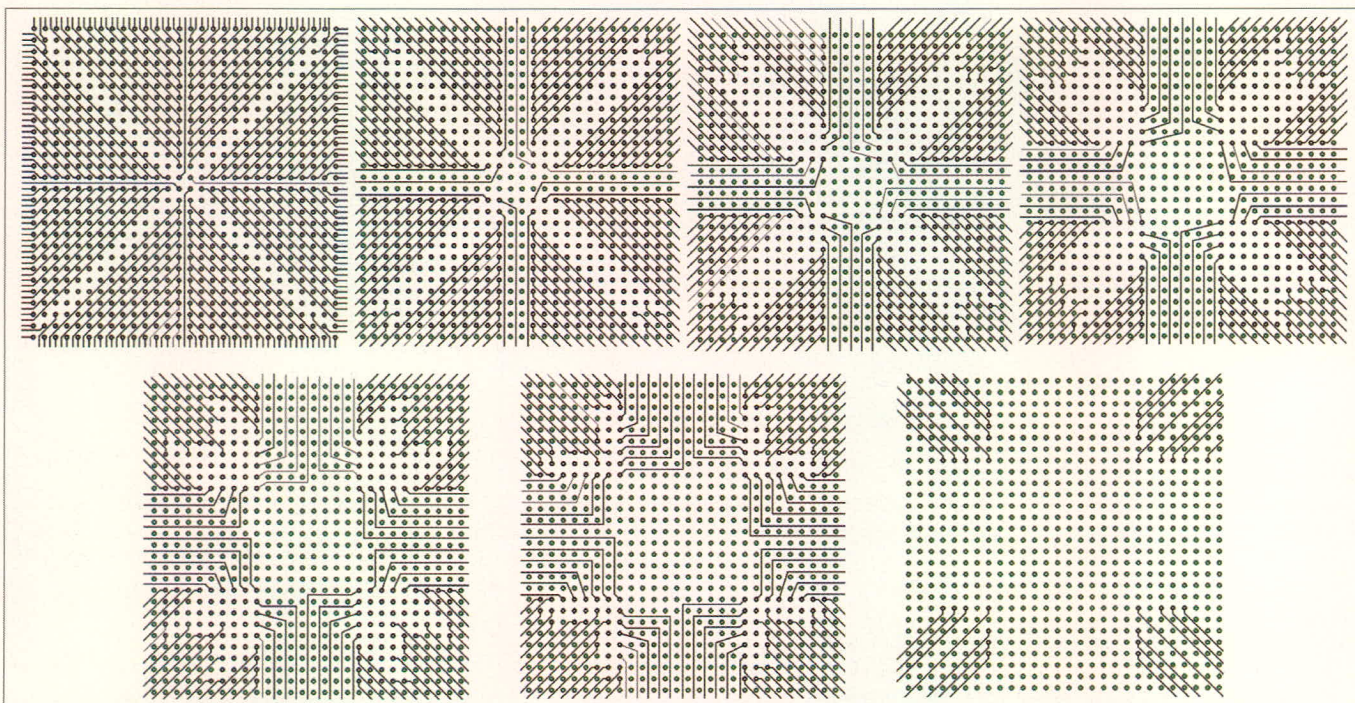


Рис. 4. Разводка корпуса BGA от центра к периферии

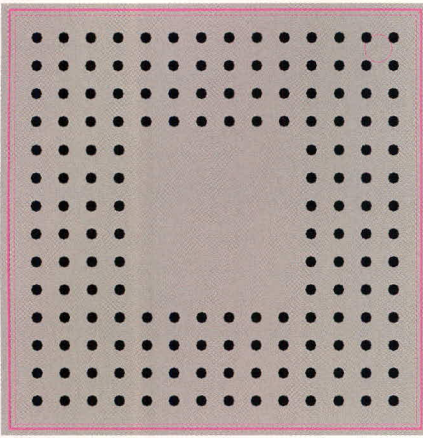


Рис. 5. Регулярное расположение контактов корпуса BGA

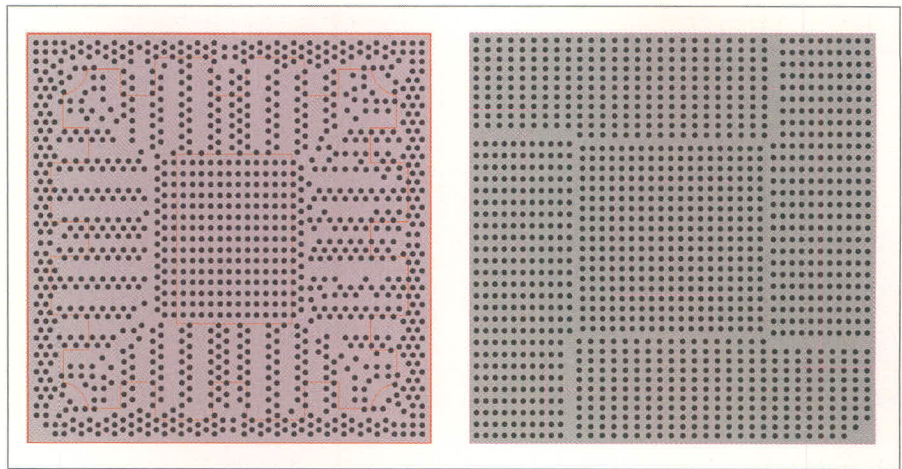


Рис. 6. Частично регулярное расположение контактов корпуса BGA

понтентов обычно производится вручную, что затрудняет получение качественного результата. Причин тому несколько:

- выход на периферию по некоторому шаблону не учитывает реальных направлений трасс. Для отдельно взятого проводника шаблон может задавать направление, прямо противоположное требуемому. В итоге это может привести как к завышенной длине проводников, так и к завышенному числу межслойных переходов;

- наличие функционально эквивалентных контактов. Переименование цепей на контакты с учётом требуемых направлений трасс и минимизации числа пересечений является задачей, слишком трудоёмкой для ручного проектирования при большом числе функционально эквивалентных контактов;
- наличие конденсаторов на противоположной стороне платы. Здесь существуют две проблемы: грамотное размещение двухполюсников с ми-

нимальной блокировкой возможных мест для расстановки межслойных переходов и грамотное назначение нескольких соединений на один переход в условиях дефицита места для их размещения.

Размещение конденсаторов определяется расположением контактов земли и питания. Простейший вариант – расположение контактов земли и питания в центре BGA (см. рис. 7). В этом случае упрощается и разводка, поскольку не требуется выводить на-

ЗАО «НПФ «ДОЛОМАНТ»

ВЫСОКИЕ ТЕХНОЛОГИИ НА ГОСУДАРСТВЕННОЙ СЛУЖБЕ



ЗАО «НАУЧНО-ПРОИЗВОДСТВЕННАЯ ФИРМА «ДОЛОМАНТ»



ЗАО «НПФ «ДОЛОМАНТ» ПРИГЛАШАЕТ К СОТРУДНИЧЕСТВУ И ОСУЩЕСТВЛЯЕТ:

поставку

электронных компонентов в качестве второго поставщика (номенклатура порядка 400 тыс. наименований более 60 зарубежных производителей) при сотрудничестве с группой компаний ПРОСОФТ

производство

промышленных и встраиваемых компьютеров (в форматах Compact PCI, VME, EPIC, 3,5", PC/104, MicroPC, AT96, PICMG, Mini-ITX, ATX), плат для монтажа на DIN-рейку, а также каркасов, шлейфов, кабелей и аксессуаров, предназначенных для работы в жёстких условиях эксплуатации с военной приёмкой

разработку

программных и аппаратных средств по техническому заданию заказчика под контролем военного представительства

контрактную сборку

изделий по конструкторской документации заказчика, включая изготовление печатных плат, поверхностный монтаж и тестирование электронных модулей, изготовление механических деталей корпусов и передних панелей под контролем военного представительства

Производственное высокоавтоматизированное оборудование для поверхностного монтажа электронных модулей ЗАО «НПФ «Доломант» соответствует уровню требований мировых производителей. Оборудование адаптировано к использованию бессвинцовой технологии, позволяет производить автоматическую разбраковку и рентгеновский контроль качества пайки.

ЗАО «НПФ «ДОЛОМАНТ»

имеет лицензии на разработку и производство электронных средств для вооружения и военной техники и атомных электростанций, свидетельство об аттестации второго поставщика, а также систему менеджмента качества, сертифицированную в системе «Военный регистр» на соответствие ГОСТ Р ИСО 9001 и ГОСТ РВ 15.002.

117437, Москва, ул. Профсоюзная, д. 108
 Тел./факс: (495) 232-20-33
 E-mail: info@dolomant.ru
 Web: www.dolomant.ru

Реклама

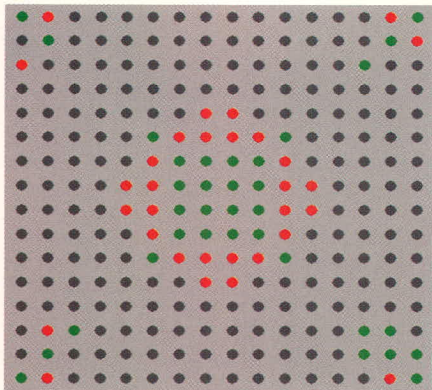


Рис. 7. Расположение контактов силовых цепей в центре корпуса BGA

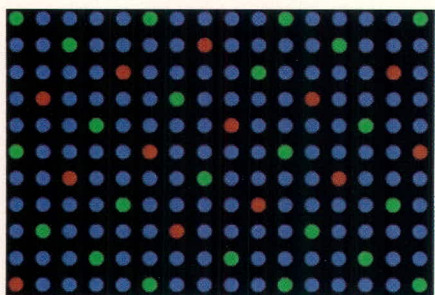


Рис. 8. Распределенное расположение контактов питания и земли

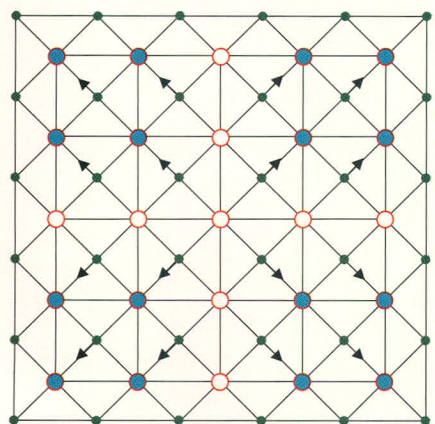


Рис. 9. Разводка области корпуса BGA в САПР ТороR

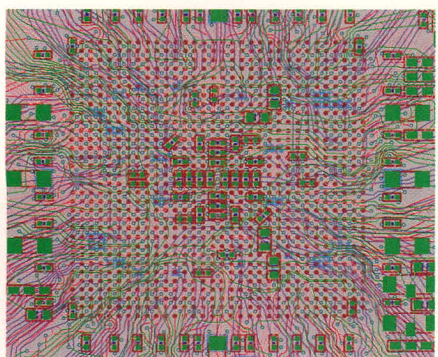


Рис. 10. Фрагмент разводки области корпуса BGA в САПР ТороR

ружу цепи от контактов центральной области.

Для обеспечения целостности сигналов следует располагать контакты земли и питания равномерно среди

сигнальных контактов, что и делает, например, компания Xilinx (см. рис. 8). Однако в этом случае значительно усложняется задача размещения конденсаторов.

ТРАССИРОВКА ПРОСТРАНСТВА BGA-КОМПОНЕНТОВ в САПР ТороR

Топологический трассировщик ТороR свободен от указанных выше недостатков обычных САПР. Он легко устраняет кратные пересечения проводников, не добавля лишние межслойные переходы. Ему не требуется шаблон, чтобы не заблокировать контакты. Распределив соединения по слоям и распутав паутину пересекающихся проводников, он выведет трассу в нужном направлении, обеспечивая минимум суммарной длины соединений.

Однако на этапе оптимизации в САПР ТороR не фиксируется положение межслойных переходов на проводнике, а переход интерпретируется как участок проводника между двумя соседними пересечениями, или между пересечением и соседним контактом, или между двумя контактами, расположенными в разных слоях. Подобный подход позволяет лучше использовать ресурсы монтажного пространства, однако в ряде случаев приводит к появлению «узких» мест из-за недоучёта реальных размеров межслойных переходов. В области BGA-компонентов как раз крайне нежелательно удлинять участок проводника от контакта до перехода, поскольку это может заблокировать подход к соседним контактам, поэтому при трассировке таких областей в САПР ТороR используется специальная процедура.

Задача

Ставится задача развести все цепи компонента BGA, а также связанные с ним развязочные конденсаторы с минимумом нарушений конструктивно-технологических ограничений. При этом должны выполняться следующие требования:

- по возможности надо избегать перемычек между соседними контактами;
- желательно, чтобы у каждого контакта (кроме внешних рядов) был свой межслойный переход вместо подключения к переходам других контактов этой цепи;
- по возможности надо располагать межслойные переходы за корпусом компонента.

Модель

На рисунке 9 маленькими кружками обозначены вершины разбиения, представляющие контакты компонента BGA, большими кружками – вершины, представляющие ячейки для межслойных переходов (области между четырьмя соседними контактами). С каждым задействованным контактом (кроме контактов первого ряда) связана своя ячейка. Если кружок ячейки не закрашен, это означает, что ячейка несвязанная. Стрелками показано первоначальное назначение ячеек контактам при условии, что все ячейки доступны.

Таким образом, до назначения ячейка является «свободной» и может быть по отношению к контакту «своей», «чужой» и «несвязанной». После назначения ячейка оказывается «назначенной» и по отношению к контакту может быть «своей цепи» и «чужой цепи».


Трассировщик ТороR расставляет межслойные переходы в ячейки и осуществляет оптимальное назначение цепей на них. Специальным образом обрабатываются контакты BGA и развязочных конденсаторов, соединённых со слоями земли и питания. Знание точного положения и размеров межслойных переходов позволяет учесть их в процессе оптимизации и избежать появления большого количества «узких» мест. При этом сохраняются все преимущества топологической трассировки, включая сокращение суммарной длины и числа межслойных переходов.

На рисунке 10 показана разводка области BGA-компонента с 1020 контактами, выполненная в САПР ТороR. Между контактами проходит два проводника, поэтому на одном слое можно вывести $124 \times 2 = 248$ проводников. Число контактов во внутренней области $1020 - 120 = 900$. На корпусе BGA находится 257 незадействованных контактов и 198 контактов земли и питания, которые переходами соединены с областями металлизации на внутренних слоях. Таким образом, необходимо развести $900 - 455 = 545$ проводников. Двух слоёв недостаточно, однако трёх слоёв верхних и двух внутренних более чем достаточно.

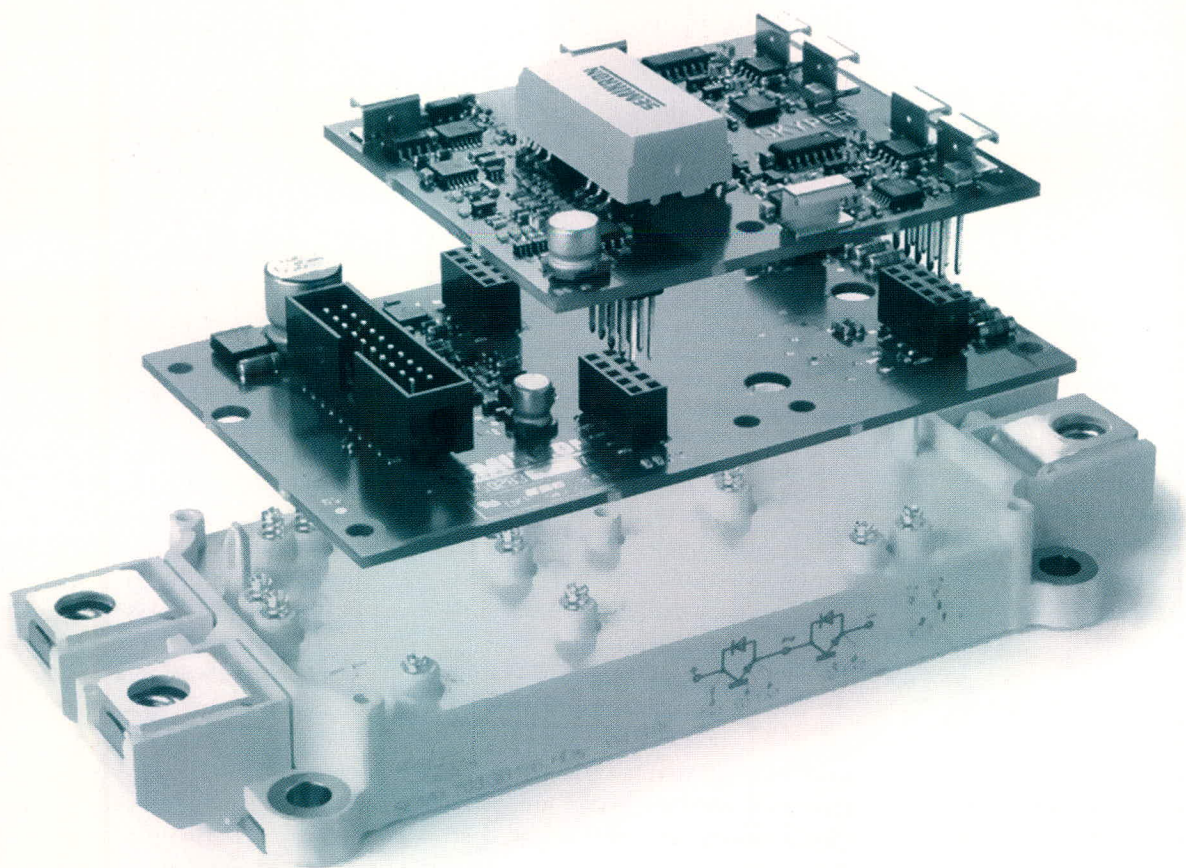
Литература

1. Акулин А.И. Проектирование многослойных печатных плат высокой сложности. Материалы семинара. <http://www.pcbtech.ru/pcb/>.

POWER ELECTRONICS



СИЛОВАЯ ЭЛЕКТРОНИКА И ЭНЕРГЕТИКА



5-я Международная
специализированная **ВЫСТАВКА**

2-4 декабря 2008 Москва, Конгресс-центр ЦМТ



Организаторы: Тел.: +7 (812) 380 60 03

+7 (812) 380 60 07

+7 (812) 380 60 00

Факс: +7 (812) 380 60 01

E-mail: electron@primexpo.ru

www.powerelectronics.ru



primexpo



ITE GROUP PLC



Altium Designer Summer 08 – разработка и компиляция электрических принципиальных схем

Алексей Сабунин (Москва)

Все редакторы схем похожи, однако, в Altium Designer имеется большое количество параметров и настроек. Его отличительными особенностями также являются проектная структура разработки (см. СЭ №№ 5 и 6, 2008) и непривычная для разработчиков процедура компиляции схемы и проекта. В данной статье будут рассмотрены наиболее важные настройки и инструменты редактора схем Altium Designer и описана процедура компиляции проекта.

Формирование новой электрической схемы начинается с создания нового файла проекта и листа схемы с помощью команд *File > New > Project > PCB Project* и *File > New > Schematic*. После создания новых документов их следует сразу же сохранить, иначе позднее компиляция будет недоступна. Для сохранения проекта выполняем *File > Save Project As*, а для схемы – *File > Save*. Присвоим проекту и схеме название *Ucheba*. В результате в панели *Project* (см. СЭ № 5, 2008) будет отображена структура проекта, показанная на рисунке 1.

НАСТРОЙКА РЕДАКТОРА

При первом создании документа схемы обратите внимание, что схема открывается в дюймовой системе измерения и с форматкой, не соответствующей ГОСТ. Поэтому, прежде чем приступить к реализации схемы, необходимо настроить параметры рабочей области и текущего листа схемы.

Начнём с настроек текущего документа, которые устанавливаются на вкладке *Design > Document Options*. Рекомендуемые настройки документа показаны на рисунке 2. Следует на-

чать с вкладки *Units*, на которой необходимо указать миллиметры в качестве единиц измерения, при этом настройка применяется только к открытому документу (ниже будет описана процедура установки единиц измерения по умолчанию). Далее на вкладке *Sheet Options* следует отключить все параметры в дополнительных настройках, т.к. они в большинстве случаев не используются в практике отечественных предприятий. Отдельно стоит сказать о двух параметрах, помеченных знаками (*) и (**) на рисунке 2.

Системный шрифт используется для надписей, привязанных к некоторым объектам по умолчанию (например, название и номер вывода, название порта). При изменении этого параметра на данной вкладке размер надписей изменится во всём документе.

Электрическая сетка – это область вокруг вывода компонента, за которую «цепляется» цепь при соединении компонентов. Значение данного параметра должно быть минимум в два раза меньше шага расположения выводов условного графического обозначения компонентов (УГО). Нажатие кнопки *OK* подтверждает выбранные настройки.

В окне *Document Options* показаны локальные настройки, относящиеся к текущему листу схемы. Основная масса глобальных настроек, которые применяются ко всему редактору и ко всем вновь созданным документам, находится в меню: *DXP > Preferences > Schematic* (см. рис. 3).

Прежде чем начать работу с редактором схем в первый раз, рекомендуется просмотреть все вкладки группы *Schematic* (см. рис. 3) и установить оптимальные настройки. Не пытайтесь разобраться сразу во всех – уделите внимание основным. Рассмотрим назначение каждой вкладки и опишем наиболее значимые настройки.

Вкладка *General* задаёт общие настройки, которые необходимо знать на начальном этапе (см. рис. 3). На вкладке *Graphical Editing* задаются настройки редактирования объектов; отметим наиболее важные из них.

Clipboard Reference – если эта настройка включена, то при выполнении операций копирования (*Copy*) или вырезания (*Cut*) система будет запрашивать указание точки привязки. Это используется при копировании части схемы, которую надо будет вставить обратно в схемный лист. Указатель мыши при этом будет удерживать вставляемый блок именно за эту точку.

Add Template to Clipboard – при включении этого параметра шаблон листа будет копироваться в буфер обмена при выполнении операций копирования и вырезания.

Convert Special Strings – включение этого параметра позволяет увидеть на экране содержимое специальных строк в том виде, в котором они будут выведены на печать.

Center of Object – при включении данного параметра указатель мыши удерживает перемещаемый объект в точке привязки (если объект имеет такую точку) или за его центр (если объект не имеет точки привязки, – например, прямоугольник).

Object's Electrical Hot Spot – при включении данного параметра указатель мыши удерживает перемещаемый объект в ближайшей горячей точке (например, конец вывода).

Auto Zoom – при включении данного параметра и переходе к какому-либо элементу принципиальной схемы автоматически изменяется масштаб

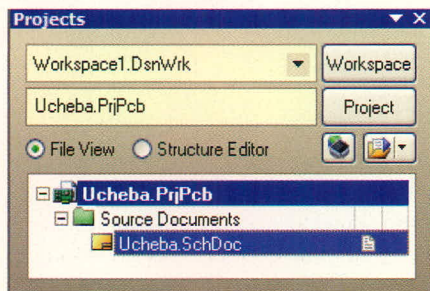


Рис. 1. Структура проекта

отображения. В противном случае масштаб остаётся постоянным.

Single «\» Negation – при включении данного параметра все идентификаторы цепей (порты, метки цепей, входы листа), имеющие в начале названия символ «\», воспринимаются как инверсные соответствующей цепи.

Always Drag – при включении данного параметра компонент будет перемещаться со связями, а при нажатой клавише Ctrl – без связей, при выключенной – наоборот.

Display Strings As Rotated – показывать повернутый текст в реальном виде, в противном случае отображение всех текстов будет слева направо.

Auto Pan Options – параметры автоматического панорамирования. *Style*: при выборе *Auto Pan ReCenter* в режиме редактирования компонента при выведении указателя мыши за пределы видимой области рабочего окна, будет происходить автопанорамирование вокруг указателя мыши, который, в свою очередь, будет размещаться в центре рабочего окна. При выборе *Auto Pan Fixed Jump* вид окна будет «прыгать» за указателем мыши с шагом, указанным в строке *step size*. При выборе *Auto Pan Off* автопанорамирование будет отключено (данный режим соответствует настройке редактора схем программы P-CAD). *Speed* – скорость автопанорамирования. *Step size u Shift Step Size* – размер шага при ручном панорамировании (которое осуществляется клавишами Scroll и Shift+Scroll).

Undo/Redo Stack Size – задаёт максимальное число последовательного выполнения команды отмены предыдущего действия (*Undo*). *Group Undo* – при включении данного параметра будут группироваться действия, выполненные одной командой.

На вкладке *Mouse Wheel Configuration* задаётся функциональность кнопок мыши, т.е. можно менять кнопки, управляющие изображением и меняющие масштаб, приспособив управление изображением в *Altium Designer* под знакомые программы (AutoCAD, SolidWorks или Компас).

На вкладке *Compiler*, кроме установки цветов ошибок и предупреждений при компиляции, можно установить функцию *Auto-Junction*, которая включает или выключает режим соединения связей при наложении конца связи на уже существующую связь. Во включенном режиме система ав-

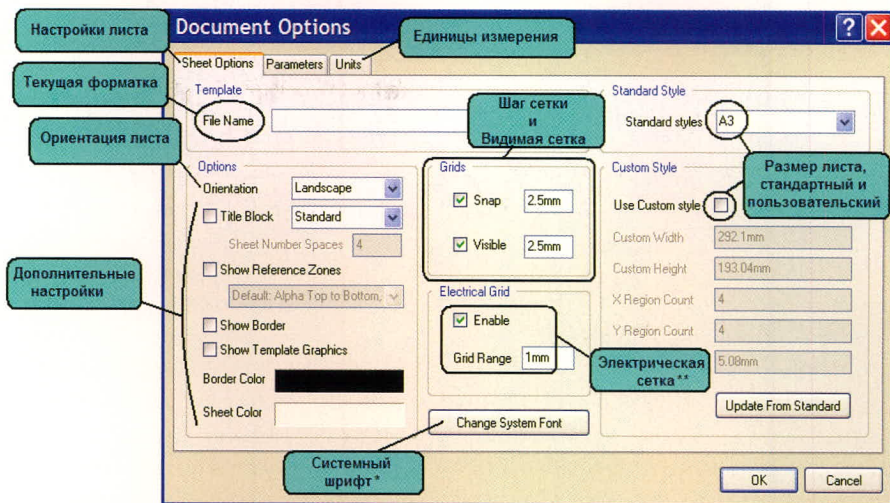


Рис. 2. Настройки текущего документа

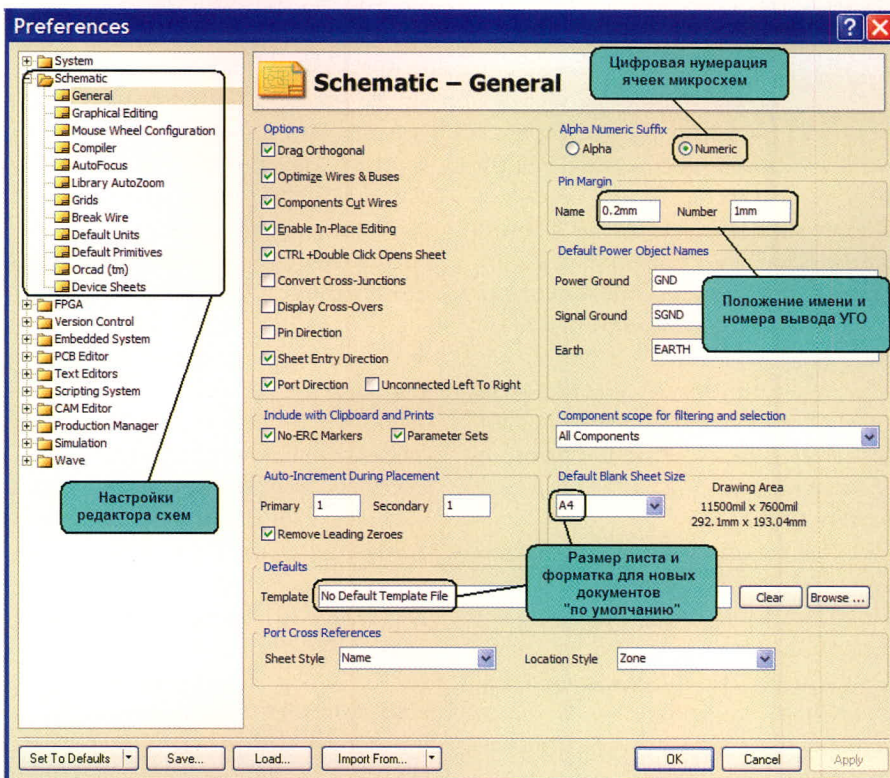


Рис. 3. Настройки редактора схем

томатически поставит точку, обозначающую соединение цепей.

Вкладка *Break Wire* задаёт настройки инструмента *Break Wire* (обрезка проводника) – устанавливает размер отрезка (количество шагов сетки), который будет вырезать инструмент *Edit > Break Wire*.

На вкладке *Default Units* имеется возможность выбрать единицы измерения. Здесь следует установить флаг в строке *Use Metric Unit System*, после чего работа будет выполняться в метрической системе.

Вкладка *Primitives* позволяет установить значения по умолчанию для всех графических и электрических примитивов. Для знакомства с воз-

можностями данной настройки изменим некоторые значения: в списке *Primitives* находим наименование *Rectangle*, нажимаем на нём левой кнопкой мыши (ЛКМ) и далее нажимаем кнопку *Edit Values*. В открывшемся окне мы можем полностью задать базовый набор для примитива «Прямоугольник», но нас интересует только пункт *Draw Solid*, – убираем флаг (теперь при рисовании прямоугольника он не будет заполняться заливкой). Нажимаем OK и выбираем в списке наименование *Pin* (вывод). Нажимаем ЛКМ название примитива, затем нажимаем на кнопку *Edit Values*. Здесь надо изменить параметр *Length* (длина вывода); устанавливаем зна-

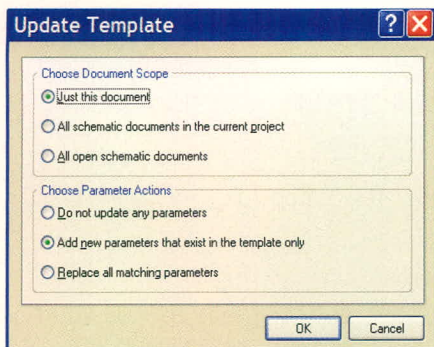


Рис. 4. Обновление форматки

чение 4 мм и выходим из режима редактирования. Последнее, что необходимо в данной настройке, – включить параметр *Permanent*, который позволяет предохранять настройки примитивов по умолчанию от перезаписи.

После установки всех параметров обратите внимание на список настроек: у названия настройки появился знак «*», а сама настройка выделена жирным текстом, – всё это говорит о том, что настройки изменены, но ещё не сохранены. Чтобы применить новые настройки, необходимо нажать кнопку *Apply* и выйти из выпадающего окна *Preferences* нажатием кнопки *OK*. Настройки, которые не были описаны выше, не имеют определяющего значения на начальной стадии работы с программой.

Перед созданием схемы подключим к листу форматку, которая была заранее создана в виде заготовки и содержит поля, автоматически заполняемые из свойств документа. Для подключения форматки выполним *Design > Template > Set Template Name*, после чего укажем форматку (в нашем случае A3.SchDot, из до-

полнительных материалов на сайте журнала) и нажмём кнопку *OK*. На экране появится окно, показанное на рисунке 4, в котором необходимо указать область применения форматки и сообщить программе, как поступать с новыми параметрами. В нашем случае форматка применяется к текущему документу, и новые параметры должны быть добавлены. После нажатия кнопки *OK* к листу схемы будет добавлена форматка с незаполненными полями (если этого не произошло, значит, размер листа схемы меньше листа форматки). Теперь, чтобы в полях форматки появились соответствующие фамилии разработчика, проверяющего и т.д., необходимо заполнить карточку свойств документа, для чего выполняем *Design > Document Options*. На вкладке *Parameters* в строках *Razrabotal*, *Proveril* вместо надписи в фигурных скобках записываются данные проекта, после чего эта информация появляется на листе схемы.

РАЗРАБОТКА СХЕМЫ

В качестве примера создадим схему, показанную на рисунке 5. Для разработки схемы используется специальная панель *Libraries*, посредством которой выполняется работа с библиотеками. Запуск этой панели производится через меню вызова панелей *System > Libraries* (правый нижний угол рабочего окна).

Компоненты	
C1	ЕКАР-47-10
C2	C1206-1.0-20%
DD1	K511UP2

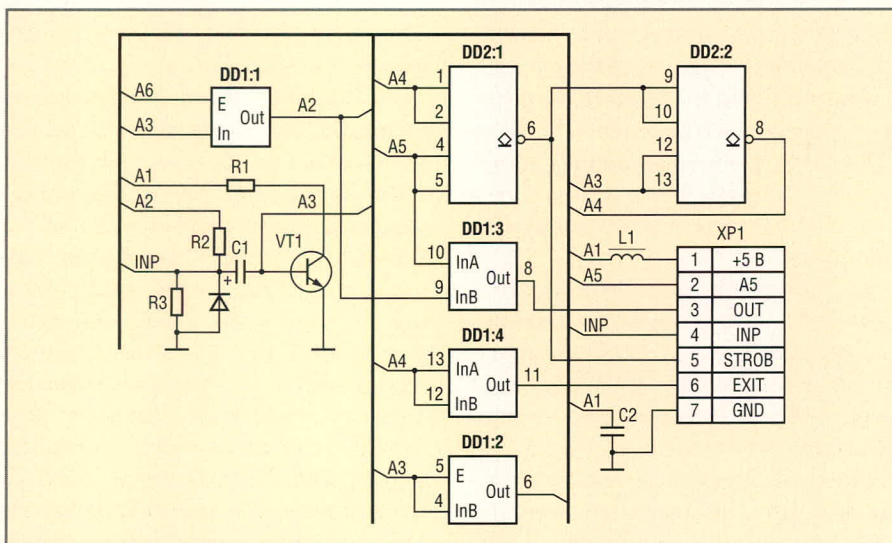


Рис. 5. Пример схемы

DD2	133LA6
L1	DR18
R1	R0805-4.7K-5%
R2	R0805-560-5%
R3	R0805-5.1-5%
VD1	KD510A_S
VT1	KT3102G
XP1	DRB-9RM_1

В запущенном виде панель *Libraries* имеет вид, показанный на рисунке 6, на котором также описано назначение окон данной панели. Перед началом работы необходимо подключить библиотеки, в которых находятся компоненты для создаваемой схемы. Чтобы подключить библиотеки, нажимаем кнопку *Libraries* в одноимённой панели, после чего на экране появится окно, показанное на рисунке 7.

В данном окне имеются три вкладки, их назначение следующее: *Project* – библиотеки проекта, *Installed* – установленные библиотеки, *SearchPath* – путь для поиска по библиотекам. Предполагается, что библиотеки изначально были созданы в виде интегрированных библиотек (см. СЭ № 6, 2008), чтобы их использовать, эти библиотеки необходимо добавить в список на вкладке *Installed*. Для нашей схемы подключим библиотеку *Demo.IntLib* (которую можно скачать в Приложении к статье на интернет-странице СЭ). Для подключения и удаления библиотек используются кнопки *Install* и *Remove* на вкладке *Installed* в окне *Avialable Libraries*. После подключения библиотеки *Demo* нажимаем кнопку *Close*, при этом панель *Libraries* должна полностью соответствовать показанной на рисунке 6.

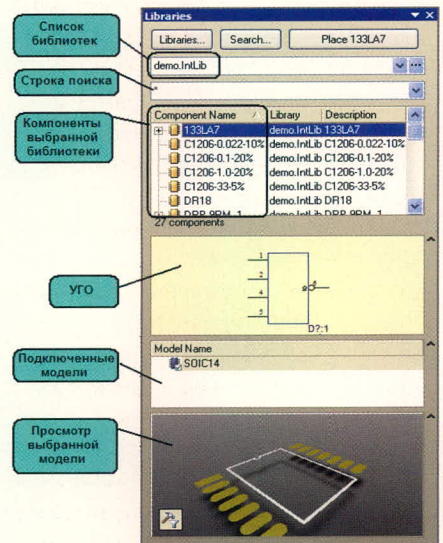


Рис. 6. Панель Libraries

Приступая к размещению компонентов на листе схемы, не всегда легко найти требуемый компонент в указанных библиотеках, которые могут содержать до нескольких тысяч компонентов. Для поиска необходимого компонента в библиотеке можно воспользоваться двумя методами. Во-первых, зайти в диалог поиска по кнопке *Search* панели *Libraries*, что позволяет искать компоненты по всем доступным библиотекам, независимо от того, подключены они или нет (данная возможность не описывается в данной статье). Во-вторых, воспользоваться строкой поиска (см. рис. 6), где можно написать название (или его часть) необходимого компонента, используя специальные знаки (* – набор неопределённых символов, ? – один неопределённый символ). Например, установим на схеме резистор R1 – R0805-4.7K-5%, для чего в строке поиска введём текст «*4.7», после чего из библиотеки будут извлечены компоненты, содержащие в своём названии данные символы.

В панели *Libraries* будет показан только один, необходимый нам компонент. Выбираем с помощью мыши данный компонент и нажимаем кнопку *Place*. Указатель мыши принимает вид крестика, к которому «прилип» контур символа резистора; это означает, что редактор переключился в режим размещения. Прежде чем щёлкнуть ЛКМ в поле схемы и поставить резистор в необходимое место, можно отредактировать его параметры, для чего следует нажать клавишу *Tab*. В нашем случае свойства не изменяются, и компоненты размещаются на листе схемы без конкретной нумерации, которая будет автоматически задана на последнем этапе работы со схемой. При размещении компонентов следует обращать внимание на сетку, которая должна быть кратной 2,5 мм.

При размещении компонентов используется клавиша *Space* (пробел) – поворот на 90 градусов – и кнопки *X*, *Y* – зеркальное отображение относительно осей *Y* и *X*. Данные команды отличаются от привычных настроек P-CAD, что доставляет определённые неудобства пользователям, имеющим опыт работы с данной программой. Для пользователей P-CAD существует настройка, возвращающая комбинации горячих клавиш к привычным,

«пикадовским»: *View > Key Mappings > P-CAD*.

После расположения всех компонентов приступаем к прорисовке связей. Убедимся, что вся схема отображается в окне редактора схем, для чего выполним команду меню *View > Fit All Object*. Сначала соединим нижний вывод резистора R1 с эмиттером транзистора VT1, выполнив команду меню *Place > Wire*. Указатель мыши примет вид крестика. Подведём указатель мыши к нижнему выводу резистора R1. Появится красная звёздочка, сигнализирующая о наличии электрического объекта. Выполним щелчок ЛКМ или нажмём клавишу *Enter*, чтобы задать начало линии. В программе Altium Designer предусмотрены четыре режима рисования соединений: 90°, 45°, произвольный угол и режим *Auto Wire* (соединяет две выбранные точки по оптимальному маршруту). Переключение между режимами осуществляется нажатием комбинации клавиш *Shift + Space*. У режимов 90° и 45° имеются по два подрежима, переключение между ними осуществляется нажатием клавиши *Space*.

В целом эти и остальные элементы рисования схемы не имеют принципиальных отличий от аналогичных программ редактирования такого класса, поэтому далее будут перечислены используемые команды с небольшим комментарием, без подробного описания действий.

Команда *Place > Bus Entry* – выход из шины; этот объект отсутствовал в P-CAD, поскольку программа добавляла вывод от шины автоматически; *Place > Bus* – шина, в отличие от P-CAD, не просто представляет собой графическое изображение, а имеет логическую сущность. Все цепи, объединённые шиной на плате, будут выродены в класс цепей, поэтому шина обязательно должна иметь название, которое задаётся согласно синтаксису: *A[0..2]* – где *A* – метка названия, *[0..2]* – разрядность шины (максимальная цифра в разрядности шины задаёт ограничение на количество входящих в неё цепей). *Place > Net Label* – метка цепи; этой командой задаются наименования цепей и шин. *Place > Power Port* – установка порта питания или земли. При установке всех объектов, описанных в этом абзаце, следует нажимать клавишу *Tab* после вызова команды и зада-

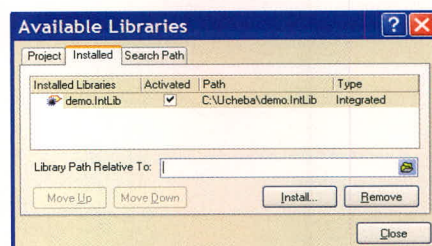


Рис. 7. Подключение библиотек

вать необходимые атрибуты перед установкой объектов на лист схемы. Помимо рассмотренных объектов, на схеме могут располагаться порты, соединители листов иерархических проектов, метки правил и классов цепей, а также многие другие объекты, которые будут описаны в одной из следующих статей.

Последним этапом перед компиляцией проекта является автоматическая нумерация компонентов схемы, которая в самом простом случае выполняется командой *Tools > Annotate Schematic*. В левом верхнем углу появившегося окна задаётся направление нумерации (в нашем случае *Down then Across*), после чего последовательно нажимаются кнопки *Update Changes List* и *Accept Changes*. Наконец, в окне *Engineering Change Order* необходимо последовательно нажать кнопки *Validate Changes*, *Execute Changes* и *Close*, после чего во всей схеме будет установлена автоматическая нумерация компонентов в соответствии с отечественными стандартами.

КОМПИЛЯЦИЯ ПРОЕКТА

Предположим, что схема создана полностью, как показано на рисунке 5, и сохранена. Следующим, концептуально новым для разработчиков схем на базе P-CAD этапом является компиляция проекта. При реализации проекта печатной платы компиляция обычно выполняется перед передачей информации от принципиальной электрической схемы в файл платы. Если в программе P-CAD после разработки схемы необходимо было выполнить проверку электрических правил (ERC) и затем сформировать список соединений (NetList), то в программе Altium Designer выполняется компиляция всего проекта, а затем информация проекта передаётся в файл платы выполнением одной команды. В связи с этим большую роль играет процесс компиляции, который выполняется для проектов всех типов,

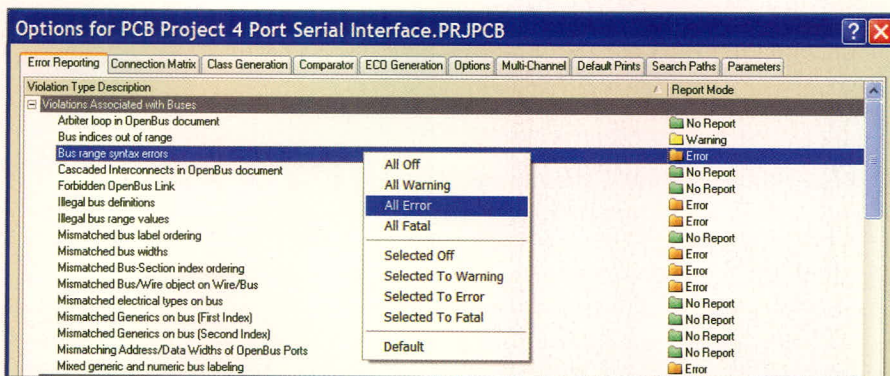


Рис. 8. Предупреждения, связанные с шинами

но в нашем случае будет рассмотрен только для наиболее часто применяемого проекта печатной платы.

Параметры проекта задаются на странице, которая вызывается командой *Project > Project Options* (при этом должен быть выбран необходимый проект или открыт один из его документов). Данная страница содержит несколько вкладок, на каждой из которых задаются определённые настройки (для проекта печатных плат таких вкладок 10, см. рис. 8). Для компиляции проекта, содержащего только схему, достаточно установить настройки двух вкладок *Error Reporting* и *Connection Matrix*; рассмотрим назначение каждой из этих вкладок.

Error reporting – отчёт об ошибках. На данной вкладке представлен весь перечень нарушений, которые могут быть зафиксированы в проекте данного типа. Напротив каждого пункта указывается степень важности данного нарушения для разработчика, и могут быть выбраны следующие варианты:

- *No Report* – не включать в отчёт;
- *Warning* – предупреждение – нарушение фиксируется, но оно незначительно;
- *Error* – ошибка, существенное нарушение;
- *Fatal Error* – критическая ошибка.

Все типы нарушений на вкладке *Error Reporting* разбиты на группы, относящиеся к определённому типу объектов. Рассмотрим виды нарушений, варианты их отображения и рекомендуемые настройки.

Прежде чем рассмотреть нарушения разного типа, следует отметить, что на начальном этапе можно включить все виды нарушений, а затем, анализируя полученные ошибки, исключать те нарушения, которые не актуальны для текущего проекта. Чтобы установить уровень всех наруше-

ний, *Error* следует нажать правой кнопкой мыши в любом месте окна и выбрать *All Error* (см. рис. 8).

1. *Violations Associated with Buses* – предупреждения, связанные с шинами. Здесь и далее на рисунке показаны рекомендуемые настройки, а далее по тексту описаны особенности нарушения и синтаксис сообщения, которое будет отображаться при нарушении. Описание параметров проекта проводилось по версии программы 6.8, поэтому расшифровка некоторых нарушений отсутствует. Кроме этого, не описываются ошибки, связанные с объектами *Harness* и *OpenBus*, а также с конфигурациями ПЛИС (*Configuration Constrains*). Синтаксис нарушения показан в фигурных скобках. В первой группе нарушений описываются ошибки, связанные с реализацией шин (см. рис. 8):

- *Bus indices out of range* – номер цепи выходит за пределы описанного диапазона цепей шины: {Bus index out of range on A Index = 4} – в шине с меткой A имеется цепь (A4), превышающая размерность шины;
- *Bus range syntaxes errors* – нарушен синтаксис описания диапазона шины: {Bus range syntax error NetName at Location}, где NetName – некорректное название шины, Location – расположение некорректной метки шины. В общем случае шины должны иметь метку A[0...7] или A[7..0], в которых буква задаёт имя шины, а цифрами задаётся диапазон меток цепей, которые в нее входят;
- *Illegal bus definition* – некорректное использование шины; появляется при подключении к шине объекта, не относящегося к одному из разрешённых (netlabel, port, sheet entry, pin, cross sheet connector или power object);

- *Illegal bus range value* – некорректное описание диапазона цепей шины: {Illegal bus range value BusLabel at Location}, где BusLabel – некорректная метка шины;

- *Mismatched bus label ordering* – показывает идентификаторы одной шины, ошибочно указывающие порядок возрастания номеров, например, A[0..2] и A[2..0]: {Mismatched bus ordering on NetName Low value first and High value first};

- *Mismatched bus widths* – несовпадение ширины шины и названия порта: {Mismatched bus widths on bus section NetName (BusSize1 and BusSize2)}, где NetName – несовпадающая метка шины, в скобках – размеры шины и порта;

- *Mismatched bus/wire object on wire/bus* – несовпадение типа идентификатора и названия цепи (шины). Ошибка появляется в том случае, когда шина заведена в порт (или другой идентификатор), описывающий одиночную цепь: {Wire Port A at 100mm, 100mm placed on a bus} – ошибка свидетельствует, что порт A (описывающий одиночную цепь) подключен к шине. В общем случае ошибка выглядит так: {ObjectIdentifier at Location placed on an ObjectType}, где ObjectIdentifier – некорректная метка идентификатора (вывод, порт, порт питания, вывод листа, метка цепи), которая сопровождается меткой, указывающей на принадлежность к цепи (Wire) или шине (Bus); Location – координаты некорректного идентификатора, ObjectType – объект, подключённый к некорректному идентификатору (цепь или шина);

- *Mixed generic and numeric bus labeling* – смешанная буквенно-цифровая маркировка шины. Шины, подключённые к одноимённым портам, имеют различное описание разрядности, например, A[0..2] и A[0..b]: {Mismatched generic and numeric bus labeling on NetName Level value first and Generic}, где NetName – некорректно описанная метка шины.

2. *Violations Associated with Components* – предупреждения, связанные с компонентами (см. рис. 9):

- *Component implementations with invalid pins mappings* – ошибка появляется при компиляции интегрированных библиотек и свидетельствует о несовпадении количества

выводов у символа и модели компонента: {SN7432: Could not find port 13 on model DIP14 for pin 13} – у компонента SN7432 для вывода 13 не найден соответствующий контакт на корпусе DIP14;

- *Components containing duplicate sub-parts* – ошибка свидетельствует о наличии нескольких одинаковых ячеек одной и той же микросхемы. Например, первая ячейка микросхемы SN7432 установлена в двух местах с позиционным обозначением DD1.1: {Component ComponentName has duplicate sub-parts at Location1 and Location2};
- *Components with duplicate pins* – сообщение свидетельствует о наличии двух или более одноимённых обозначений вывода компонента: {Duplicate pins in component Pin Identifier1 and Pin Identifier2};
- *Duplicate part designators* – продублированы позиционные обозначения компонентов на схеме (плате): {Duplicate Component Designators PartDesignator at Location1 and Location2};
- *Errors in component model parameters* – ошибка появляется при компиляции интегрированных библиотек и свидетельствует об отсутствии описания модели одного или нескольких выводов в IBIS-модели для анализа целостности сигналов: {ComponentName: Pin models could not be found};
- *Extra pin found in component display mode* – найден дополнительный вывод в текущем режиме отображения компонента;
- *Mismatched hidden pin connections* – сообщение свидетельствует о наличии скрытых выводов у компонентов и показывает цепи, к которым по умолчанию подключены данные выводы;
- *Mismatched pin visibility* – несовпадение названия цепи, подключенной к выводу компонента, с названием цепи, к которой по умолчанию должен быть подключен данный вывод в случае отсутствия его отображения на схеме (такая ошибка встречается при использовании скрытых выводов земли и питания);
- *Missing components models* – ошибка появляется при компиляции интегрированных библиотек и свидетельствует о наличии моделей со ссылками на несуществующие

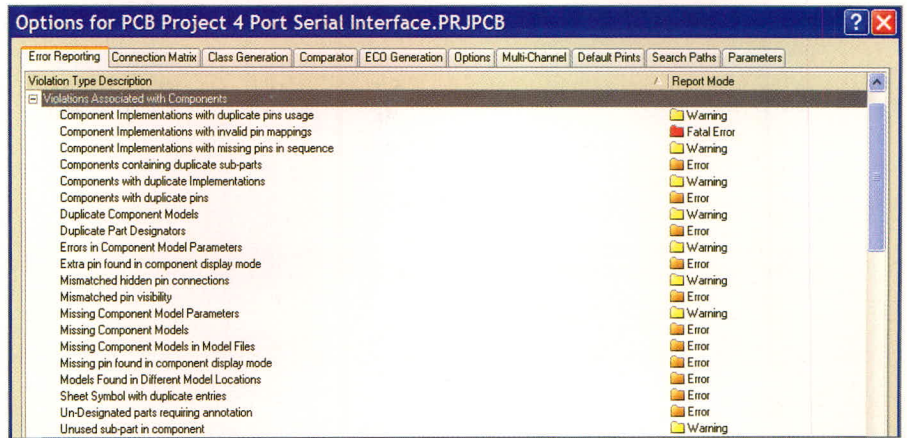


Рис. 9. Предупреждения, связанные с компонентами

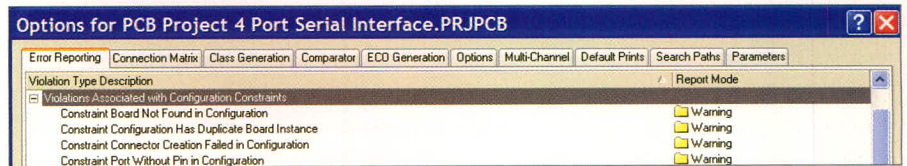


Рис. 10. Предупреждения, связанные с ограничениями конфигурации

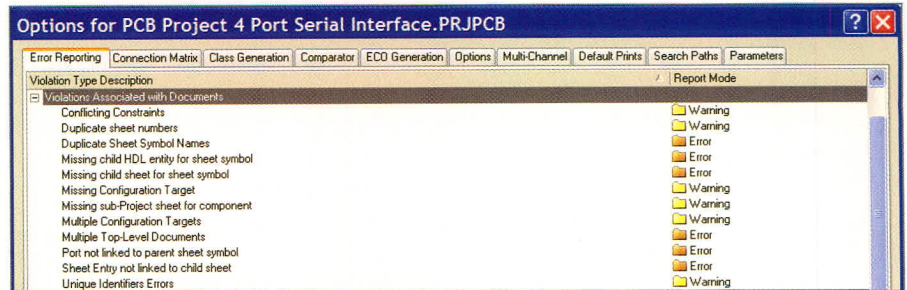


Рис. 11. Предупреждения, связанные с документами

- *Missing components models in model files* – ошибка появляется при компиляции интегрированных библиотек и свидетельствует о наличии отдельных файлов моделей (таких как Spise и IBIS);
 - *Missing pin found in component display mode* – найден не обозначенный вывод в текущем режиме отображения компонента;
 - *Sheet symbol with duplicate entries* – сообщение, свидетельствующее о наличии двух одноимённых выводов листа на одном символе листа;
 - *Un-designated parts requiring annotation* – сообщение, свидетельствующее о наличии необозначенных позиционных обозначений компонентов (R?, D? и т.д.);
 - *Unused sub-part in component* – сообщение, показывающее не задействованные ячейки многосекционных компонентов.
3. *Violations Associated with Configuration Constrains* – предупреждения, связанные с ограничениями кон-

фигурации (см. рис. 10). Не описываются, т.к. относятся в большей степени к реализации проектов ПЛИС или совместных проектов плат и ПЛИС.

4. *Violations Associated with Documents* – предупреждения, связанные с документами (см. рис. 11):
- *Duplicate sheet symbol names* – данное сообщение появляется, когда на одном листе схемы повторяются как минимум два обозначения символов листов;
 - *Missing child HDL entity for sheet symbol* – сообщение, показывающее несопоставимые имена выводов на символах листов и описание этих выводов в подчинённом листе, описанном на языке HDL;
 - *Missing child sheet for sheet symbol* – сообщение, показывающее несопоставимые имена выводов на символах листов и порты, соответствующие этим выводам на подчинённом листе схемы;
 - *Multiple top-level documents* – сообщение, появляющееся при компиляции иерархического проекта;

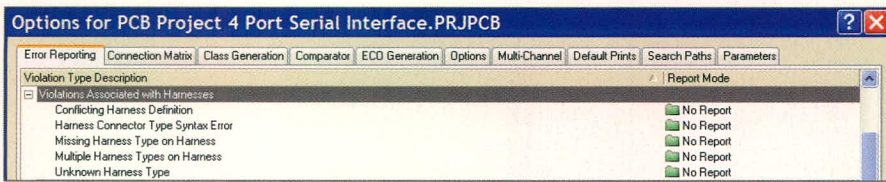


Рис. 12. Предупреждения, связанные со жгутами

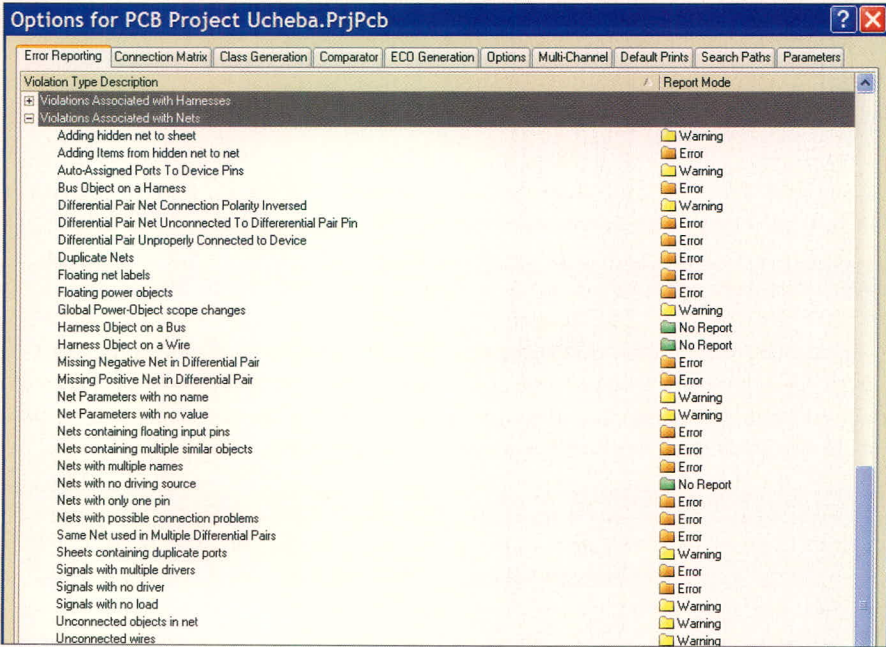


Рис. 13. Предупреждения, связанные с цепями



Рис. 14. Дополнительные правила

свидетельствует о наличии двух или более листов верхнего уровня;

- *Port not linked to parent sheet symbol* – сообщение компилятора о наличии порта на подчинённом листе схемы, не имеющего ответной части на символе листа этой схемы на верхнем уровне иерархии. Все выводы на символах листов главной схемы должны быть синхронизи-

рованы с соответствующими портами на подчинённых листах;

- *Sheet entry not linked to child sheet* – сообщение компилятора о наличии вывода листа на главном листе схемы, не имеющего ответной части на одной из подчинённых схем;
- *Unique identifiers errors* – сообщение, показывающее по меньшей мере два компонента, листа схем или комбинацию этих объектов, имеющих одинаковые уникальные номера (ID).

5. *Violations Associated with Harnesses* – предупреждения, связанные со жгутами (см. рис. 12). Не рассматриваются в данной статье. Если на схеме не используются жгуты, то все нарушения данной группы можно выключить из проверки.

6. *Violations Associated with Nets* – предупреждения, связанные с цепями (см. рис. 13):

- *Adding hidden net to sheet* – добавление скрытых выводов на листе схемы;
- *Adding items from hidden net to net* – сообщение, показывающее цепи,

подключенные к выводам компонента, которые изначально были подключены через скрытые выводы. Таким способом производится поиск несанкционированного подключения цепей питания к компоненту;

- *Differential pair net connection polarity inversed* – соединение цепей дифференциальной пары с различной полярностью;
- *Differential pair net unconnected to differential pair pin* – отсутствие подключения между цепями и выводами дифференциальной пары;
- *Differential pair net improperly connected to device* – некорректное подключение дифференциальной пары к устройству;
- *Missing negative net in differential pair* – отсутствует минусовая цепь в дифференциальной паре;
- *Missing positive net in differential pair* – отсутствует плюсовая цепь в дифференциальной паре;
- *Same net used in multiple differential pairs* – одна и та же цепь используется в нескольких дифференциальных парах;
- *Duplicate nets* – продублированы названия цепей;
- *Floating net labels* – не подключенные метки цепей;
- *Floating power objects* – не подключенные объекты питания;
- *Net parameters with no name* – безымянные параметры цепи;
- *Net parameters with no value* – параметры цепи, не имеющие значения;
- *Nets containing floating input pins* – цепи, содержащие неподключенный входной вывод;
- *Nets containing multiple similar objects* – цепи, содержащие несколько продублированных объектов;
- *Nets with multiple names* – цепь, содержащая несколько меток (названий);
- *Nets with no driving source* – цепь, не имеющая источника возбуждения;
- *Nets with only one pin* – цепь, имеющая только один вывод;
- *Sheets containing duplicate ports* – листы схемы содержат повторяющиеся порты;
- *Signals with multiple driver* – сигнал имеет несколько источников возбуждения;
- *Signals with no driver* – сигнал без источника возбуждения;
- *Signals with no load* – сигнал без нагрузки;

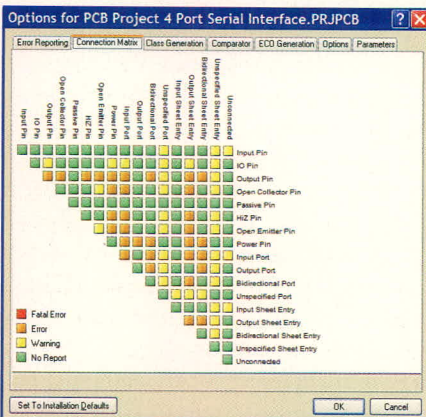


Рис. 15. Матрица соединений

- *Unconnected object in net* – не подключенные объекты в цепи;
 - *Unconnected wires* – не подключенные окончания цепей.
7. *Violations Associated with Others, Violations Associated with Parameters* – предупреждения, связанные с параметрами, и другие (см. рис. 14):
- *Object not completely within sheet boundaries* – объекты, не полностью попадающие в границы листа;
 - *Off-grid object* – объекты, расположенные не в узлах сетки;
 - *Same parameter containing different types* – одинаковые параметры, имеющие различный тип;
 - *Same parameter containing different values* – одинаковые параметры, имеющие различные значения.

Многие из рассмотренных настроек могут изменяться для различных проектов, и большую роль здесь играет использование шин, жгутов, портов и других вспомогательных элементов.

Connection Matrix – матрица соединений (см. рис. 15). На второй вкладке параметров проекта показана матрица соединений, в которой по горизонтали и вертикали перечислены все возможные типы выводов, портов и выводов листа. Данная матрица задаёт уровень значимости подключений каждого типа. Например, по умолчанию на пересечении строки и столбца *Input Port* установлено значение *Error*, – это свидетельствует о том, что одна цепь не может содержать два и более входных порта, но для многих схем это является нормальным! Следовательно, в данной матрице необходимо описать пересечения всех типов.

No.	Class	Document	Source	Message	Time	Date
108	[Error]	Ucheba.SchDoc	Compiler	Net A6 has only one pin (Pin DD1-2)	16:21:32	31.07.2008
107	[Error]	Ucheba.SchDoc	Compiler	Net NetDD1_6 has only one pin (Pin DD1-6)	16:21:32	31.07.2008
104	[Warning]	Ucheba.SchDoc	Compiler	Bus index out of range on A Index = 6	16:21:32	31.07.2008
105	[Warning]	Ucheba.SchDoc	Compiler	Component XP1 DRB-9RM_1 has unused su...	16:21:32	31.07.2008
106	[Warning]	Ucheba.SchDoc	Compiler	Component XP1 DRB-9RM_1 has unused su...	16:21:32	31.07.2008
50	[Warning]	Ucheba.SchDoc	Compiler	Off grid at 106.55mm,147.38mm	16:21:32	31.07.2008
60	[Warning]	Ucheba.SchDoc	Compiler	Off grid at 113.73mm,182.38mm	16:21:32	31.07.2008
33	[Warning]	Ucheba.SchDoc	Compiler	Off grid at 114.05mm,149.88mm	16:21:32	31.07.2008
45	[Warning]	Ucheba.SchDoc	Compiler	Off grid at 116.55mm,147.38mm	16:21:32	31.07.2008
55	[Warning]	Ucheba.SchDoc	Compiler	Off grid at 116.55mm,170.2mm	16:21:32	31.07.2008

Рис. 16. Список нарушений

Настоящая статья написана по материалам справочного руководства Altium Designer, которое находится в папке *Help* директории установки программы. Для подробного знакомства с настройками компиляции проекта рекомендуется прочитать статью TR0142 *Project Compiler Error Reference.pdf*, находящуюся в папке документации Altium Designer\Help.

После настройки параметров компиляции согласно установкам на рисунках 8 – 14 можно выполнять компиляцию проекта и его отладку (при наличии ошибок). Запустим компиляцию командой *Project > Compile PCB Project*. Результатом станет появление окна *Messages* с ошибками проекта. Если проект был выполнен в соответствии с рисунком 4, то в списке сообщений будет две ошибки и несколько десятков предупреждений (см. рис. 16).

После компиляции начинается один из наиболее сложных этапов работы с программой – отладка схемы. Необходимо добиться, чтобы в списке нарушений (*Messages*) не содержалось ни одной ошибки (*Error* и *Fatal Error*); наличие предупреждений не критично. Отладку рекоменду-

ется выполнять поэтапно: сначала избавиться от одной ошибки, затем снова провести компиляцию и только после этого переходить к следующей ошибке.

Вернёмся к рассматриваемой схеме. Выполним двойной щелчок ЛКМ на первой ошибке. В результате на экране появится окно *Compile Errors*, в котором приведён текст данной ошибки (в нашем случае указана цепь А6, которая имеет только один вывод). Поскольку решение проблемы не очевидно, перейдём ко второй ошибке. При выделении второй ошибки сообщается, что существует некоторая цепь, содержащая только один вывод, откуда становится понятно, что на этой цепи не хватает метки (цепь входит в шину и при этом не имеет метку цепи). Выполним команду *Place > Net Label* и установим метку А6 на эту цепь. После проведения компиляции окно нарушений не будет содержать ошибок.

Теперь мы имеем проект, содержащий одну схему и готовый к передаче информации на печатную плату, о разработке которой будет рассказано в следующих статьях. ©

Новости мира News of the World Новости мира

Canon запатентовала DSLR-камеру с топливным элементом

Одними из наиболее вероятных кандидатов на роль «убийцы аккумуляторов» для портативной электроники являются так называемые топливные элементы, которые уже прописались в таких устройствах, как мобильные компьютеры и телефоны. Но пока дело дошло только лишь до инженерных образцов, и в серию такие аппараты до сих пор не попали. Остаётся неизвестной судьба и ещё одного типа электронных устройств, питание которого может осуществлять топливный элемент, – цифровых фотоаппаратов. С одной стороны,

причин для оптимизма пока нет, ведь технология явно не отработана до реального коммерческого использования; с другой стороны, компания Canon запатентовала конструкцию цифровой «зеркалки», оснащённой именно топливным элементом.

Необходимо заметить, что слухи о сотрудничестве одного из лидеров в разработке новых элементов питания, компании MIT, с неизвестным на тот момент производителем цифровых фотоаппаратов уже появлялись в Сети. А новая информация о получении Canon патента на «топливную» зеркальную камеру только подтверждает неофициальные сведения.

Разумеется, пока рано говорить о скором выпуске на мировой рынок столь интересного аппарата – по всей видимости, Canon заранее позаботилась о своём будущем, ведь в случае доведения технологии топливных элементов до коммерческого уровня конкуренты вполне могли первыми зарегистрировать свое «изобретение», что значительно осложнило бы вывод новой продукции в продажу. Теперь же компания имеет полное право выпускать собственные «топливные» фотоаппараты на мировой рынок, а заодно и продавать лицензию сторонним производителям.

3dnews

Практический курс моделирования магнитоуправляемых датчиков положения и скорости на базе конечно-элементного программного пакета FLUX

Часть 2. Магнитоэлектростатическое моделирование компонентов рабочей зоны датчика

Светлана Сысоева (Москва)

Во второй части статьи демонстрируются моделирующие возможности пакета FLUX 10.1.2 в реализации этапов магнитоэлектростатического расчёта датчика скорости ферромагнитного зубчатого ротора.

ОСНОВНЫЕ КОНЦЕПЦИИ МОДЕЛИРОВАНИЯ В ПАКЕТЕ FLUX 10.1.2

Базовым подходом к реализации конечно-элементного проекта датчика в Flux 10.1.2 является параметризация, суть которой состоит в создании и привязке параметров к геометрическому, конечно-элементному и физическому описанию компонентов датчика и устройства в целом. Альтернативная стратегия моделирования предполагает максимальное разбиение целостного описания датчика на отдельные объекты, т.е. последовательную разработку соответствующих субпроектов, представляющих собой файлы с 2D- или 3D-геометрией, сеткой и физикой параметризованных объектов как унифицированных частей, которые импортируются в финальный проект, а также параметризованные файлы – задачи.

Практическая реализация второй стратегии предполагает создание и использование в пакете Flux пользовательского банка объектов, таких как магниты, паттерны зубьев ротора, микросхемы, и пользовательского банка проектов, направленных на решение определённых задач. Банк проектов содержит ключевые пара-

метры, подлежащие изменению в процессе решения поставленной задачи. При этом возможность включения в анализ физики и электрической схемы позволяет осуществлять физическую параметризацию и решение конечно-элементных моделей, находящихся на любой стадии геометрического описания.

Это означает, что для первичного магнитоэлектростатического описания и анализа проекта датчика скорости может быть создана и решена магнитоэлектростатическая 2D- или 3D-модель магнитной системы с геометрией на основе паттерна зуба и постоянного магнита (см. рис. 6). Такая опорная модель решается на основе образцового сценария и сохраняется в отдельном проекте, где и выполняется постобработка результатов. Затем, согласно новым сценариям решений в отдельных проектах, исследуются влияния зазора, геометрии, допусков, материалов и остаточной намагниченности магнита.

Далее к опорной геометрической модели достраиваются соседние зубья для симуляции их влияния, причём в некоторых случаях целесообразно выстраивание всего ротора, и вновь выполняется статическое ис-

следование допусков. Задача может быть вначале решена в плоскости, т.к. влияние высоты ротора значительного интереса для первичного анализа работоспособности датчика не представляет, а затем выполнен переход к 3D- симуляции – для исследования влияния высоты, наклонов и вращений.

На данном этапе магнитоэлектростатического моделирования могут анализироваться и сравниваться различные типы магнитных систем с минимальными затратами вычислительных и временных ресурсов. Далее магнитоэлектростатическое применение в рамках уже нового проекта может быть заменено на электромагнитные динамические применения Transient Magnetic (исследование переходных процессов) или Steady state AC Magnetic (исследование устойчивых гармонических процессов), а затем – на магнитотепловое. Результатом мультипроектного подхода является созданный банк проектов – шаблонов – и максимально полное исследование поведения оптимальной магнитоэлектростатической системы.

Во второй части статьи на примерах показаны реализация и развитие обозначенной концепции мультипроектного параметрического моделирования датчика ферромагнитного зубчатого ротора. На первом этапе рассматривается только сокращённая магнитоэлектростатическая модель магнитной системы в рабочей зоне датчика.

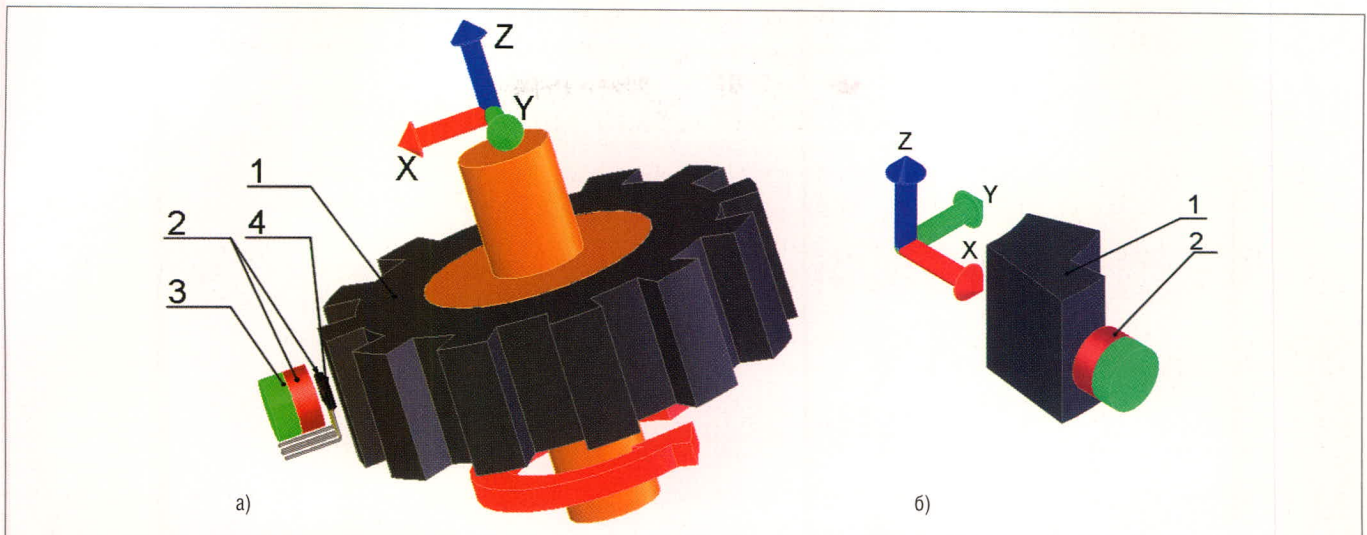


Рис. 6. Магнитостатическая задача для конечно-элементного моделирования, решаемая в рамках данной статьи

(а) Измерительная конфигурация датчика ферромагнитного зубчатого ротора, взятая за основу (1 – ферромагнитный зубчатый ротор; 2 – датчик Холла; 3 – обратномещающий магнит; 4 – ИС Холла); (б) образцовая геометрическая магнитостатическая модель (1 – паттерн зуба ротора; 2 – обратномещающий магнит)

КРАТКАЯ ТЕОРИЯ МАГНИТОСТАТИКИ

Фундаментальные законы электромагнетизма – без наличия подвижных тел в домене – описываются уравнениями Максвелла, которые приведены в таблице 3. Для различных сред действительны следующие соотношения:

для магнитной среды: $\vec{B} = \mu \vec{H}$,
 для диэлектрической среды:

$$\vec{D} = \epsilon \vec{E}, \quad (1)$$

для проводящей среды: $\vec{j} = \sigma \vec{E}$,

где μ – магнитная проницаемость, σ – электрическая проводимость, ϵ – диэлектрическая проницаемость.

В случае низкочастотных (квазистатических) переменных полей выражения электрических полей могут быть отсоединены. На практике отсоединение этих уравнений возможно при анализе работы на частотах до 10 ГГц. Но это зависит также от материалов и размеров домена исследования.

Для чисто магнитной системы применяется гипотеза квазистатического состояния, т.е. можно пренебречь вариациями электрической плотности потока D и уравнением

$$\frac{\partial \vec{D}}{\partial t} = 0.$$

Эта гипотеза остаётся верной до превышения установленного частотного предела. Таким образом, уравнения для магнитной системы могут быть записаны в виде, показанном в

таблице 4. Они дополняются соотношениями для сред и материалов в форме $B(H)$ - или $H(B)$ -зависимостей:

$$\begin{aligned} \vec{B} &= \mu \vec{H}, \quad \vec{B} = \mu_r \mu_0 \vec{H}, \\ \vec{B} &= \mu_r \mu_0 \vec{H} + \vec{B}_r, \end{aligned} \quad (2)$$

где μ_r – относительная проницаемость, μ_0 – проницаемость вакуума, B_r – остаточный магнитный поток (магнитная индукция) постоянных магнитов (характеристика кривой намагничивания), связываемая с остаточной намагниченностью и выражаемая как

$$\vec{B}_r = \mu_0 \vec{M}_r,$$

где M_r – остаточное намагничивание.

Намагничивание материала связано с остаточным намагничиванием посредством выражения:

$$\vec{M} = \vec{M}_r + c_m \vec{H},$$

где c_m – магнитная восприимчивость материала, $c_m = 1 - \mu_r$.

$$\vec{B} = \mu_0 \vec{H} + \mu_0 \vec{M},$$

здесь $\mu_0 \vec{M} = \vec{J}$ – магнитная поляризация.

Альтернативные формы записи уравнений следующие:

$$\vec{H} = \nu \vec{B}, \quad \vec{H} = \nu_r \nu_0 \vec{B}, \quad \vec{H} = \nu_r \nu_0 \vec{B} - \vec{H}_c, \quad (3)$$

где ν – удельное магнитное сопротивление, ν_0 – удельное магнитное сопротивление вакуума $\nu_0 = 1/\mu_0 = 1/(4\pi \times$

$\times 10^{-7})$ [м/Тн], H_c – коэрцитивная сила (для постоянных магнитов). К ним также может быть добавлено соотношение для проводящей среды $\vec{j} = \sigma \vec{E}$, но уравнения, которые используются для решения чисто магнитостатических проблем, могут не включать закон Фарадея и данное соотношение для проводящей среды.

Таким образом, условия вычисления для магнитостатических систем следующие (см. таблицу 5):

- переменные состояния являются независимыми во времени $d/dt = 0$;
- вычисления применяются только для В- и Н-полей;
- D- и E-поля не вычисляются.

Магнитостатическое поле моделируется при наличии постоянных токов и/или постоянных магнитов. Для рас-

Таблица 3. Уравнения Максвелла для различных сред (в дифференциальной форме)

$\text{rot}(\vec{E}) = -\frac{\partial \vec{B}}{\partial t}$	Закон Фарадея
$\text{div}(\vec{B}) = 0$	Закон Гаусса для магнетизма
$\text{div}(\vec{D}) = \rho$	Теорема Гаусса
$\text{rot}(\vec{H}) = \vec{j} + \frac{\partial \vec{D}}{\partial t}$	Закон Ампера

Таблица 4. Уравнения Максвелла для магнитной системы

$\text{rot}(\vec{E}) = -\frac{\partial \vec{B}}{\partial t}$	Закон Фарадея
$\text{div}(\vec{B}) = 0$	Закон Гаусса для магнетизма
$\text{rot}(\vec{H}) = \vec{j}$	Закон Ампера

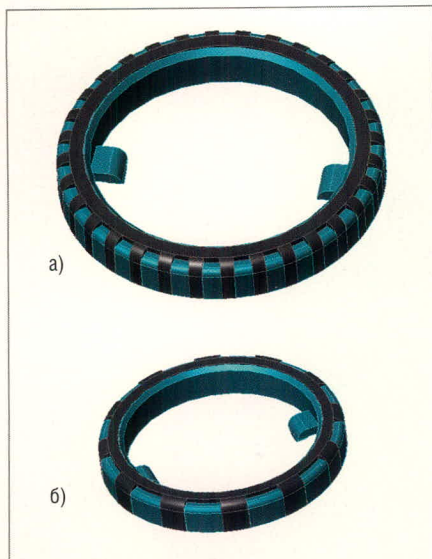


Рис. 7. Примеры штампованных ферромагнитных зубчатых роторов
 (а) Ротор с числом зубьев $K = 32$;
 (б) ротор с $K = 12$.

смаатриваемой задачи (для изучения только перспективных магнитоуправляемых датчиков ферромагнитного зубчатого ротора) даже закон Ампера может не использоваться. Но в дальнейшем тема, безусловно, будет обобщаться с расчётом на изучение поведения не менее перспективных индуктивных и магнитоиндуктивных устройств.

Принципиальные результаты, которые могут быть получены с магнитоэстатическим применением в пакете Flux v.10.1.2 (в том числе и за пределами рассматриваемой задачи), включают:

- распределения напряжённости магнитного поля (H), плотности магнитного потока (B) и плотности магнитной энергии (dW_m);
- магнитную энергию (W_m) в частной области исследования или во всём домене, силу (F_m) и магнитный крутящий момент в области;
- магнитный поток через сечение обмотки.

Далее возможно вычисление других величин.

Для решения уравнений магнитоэстатки в пакете Flux используются две модели:

- векторная модель, которая использует магнитный векторный потенциал (A) ($\vec{B} = \text{rot}(\vec{A})$);

Таблица 5. Уравнения Максвелла для магнитоэстатки

$\text{div}(\vec{B}) = 0$	Закон Гаусса для магнетизма
$\text{rot}(\vec{H}) = \vec{j}$	Закон Ампера

- скалярная модель, которая использует магнитные скалярные потенциалы (записываемые как φ_{tot} или φ_{red}). Для 2D-применений в пакете Flux доступна только векторная модель. Для 2D- и 3D-применений предлагаются две модели – векторная и скалярная соответственно. Векторная модель используется по умолчанию (автоматически) 2D-решателем Flux2D и 3D-решателем Flux3D для решения 2D-применений; 3D-решатель Flux3D автоматически использует скалярную модель 3D-применений.

ГЕОМЕТРИЧЕСКОЕ МОДЕЛИРОВАНИЕ МАГНИТНОЙ СИСТЕМЫ

В рамках поставленной задачи стратегия геометрического описания (в 2D-области) магнитной системы датчика ферромагнитного зубчатого ротора (см. рис. 6б) включает:

- создание проекта паттерна зуба ротора;
- создание контура вращения магнита в отдельном проекте;
- создание финального проекта магнитной системы, импортное и взаимное позиционирование геометрических объектов магнита и паттерна зуба ротора.

В финальном 2D-проекте возможно добавление 2D-объекта контура продольного сечения магнита.

3D-моделирование геометрии объекта включает:

- выдавливание созданных контуров (контура) 2D-паттерна зуба;
- выдавливание контура вращения/сечения магнита;
- позиционирование объектов;
- добавление новых геометрических 2D- или 3D-объектов.

Бывают объекты с более сложной геометрией, чем показанная на рисунке 6, включающая скругления, фаски и другие элементы. Примерами являются ферромагнитные зубчатые роторы, показанные на рисунке 7. Для таких объектов разрабатываются либо упрощённые модели магнитных систем, либо уточнённые 2D/3D-модели, и все их также целесообразно сохранять в отдельных проектах. В этом случае стратегия 3D-моделирования аналогична описанной выше. Создание финального 3D-проекта магнитной системы, импортное и 3D-позиционирование объектов является тогда третьим этапом моделирования.

Все эти действия направлены на создание структурированного пользовательского банка объектов и базовых проектов. По результатам моделирования можно сравнить три ротора, аналогичных тем, что разрабатывались в разное время для автомобилей ГАЗ и ВАЗ.

СОЗДАНИЕ ПРОЕКТА 2D-ПАТТЕРНА ЗУБА В РАБОЧЕЙ СРЕДЕ FLUX

Работа начинается с запуска супервайзера FluxSupervisor 10.1.2 и выбора вкладки Flux2D в менеджере программ; версия пользователя должна быть стандартной (см. рисунки 1 и 2 в первой части статьи).

Программа Preflux, являющаяся препроцессором, описывает геометрию, сетку и физические свойства и запускается из дерева менеджера программ FluxSupervisor двойным кликом левой кнопкой мыши по строке Geometry&Physics.

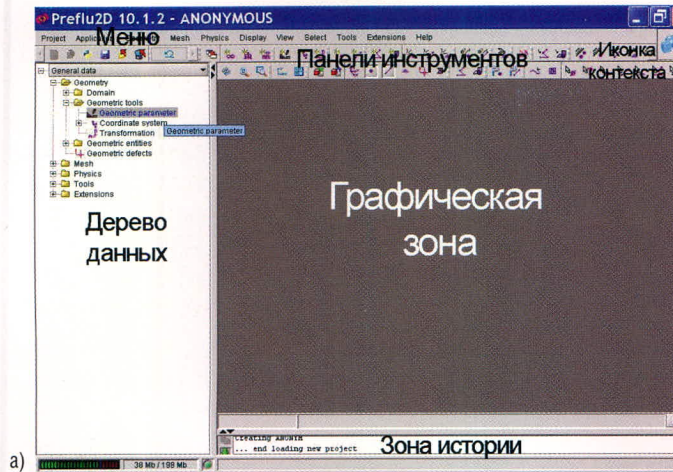
В открывшемся окне Preflu2D 10.1.2 пользователю вначале доступны только два пункта меню: Project, который по команде Project, New предоставляет пользователю возможность создания нового проекта, и Help. Открывается новый проект под названием ANONYMOUS (см рисунок 8а).

Окно проекта Preflux, который будет разрабатываться, на данном этапе представляет собой набор средств для построения геометрии устройства, наложения сетки на домен вычислений, визуализации устройства в течение шагов конструирования. Основные зоны окна включают:

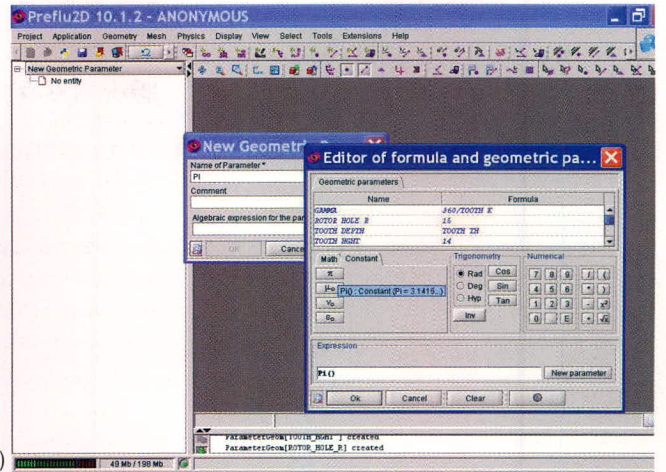
- дерево данных, которое отображает все единичные данные (entities) проблемы в трёх структурах;
- графическую зону, отображающую графические entities;
- зону истории, в которой отображаются команды на языке Python.

Все команды Preflux доступны в меню и вызываются посредством пиктограмм, расположенных на панели инструментов.

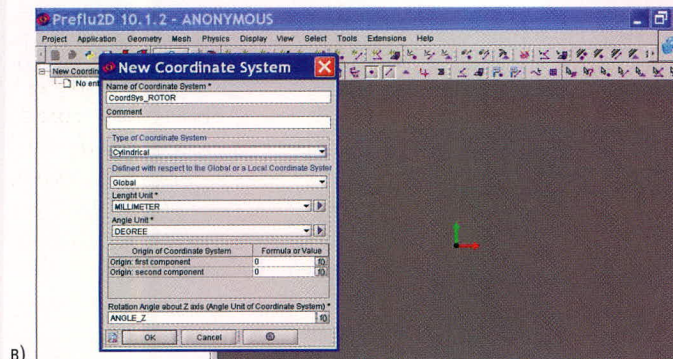
Работа над проектом начинается в стандартном геометрическом контексте Geometry, что показывает пиктограмма в правом верхнем углу окна. Контекст может выбираться стрелками в правом верхнем углу окна, и от этого выбора зависит, какие панели инструментов доступны пользователю. В программе Preflu2D существует три контекста: Geometry, Mesh, Physics.



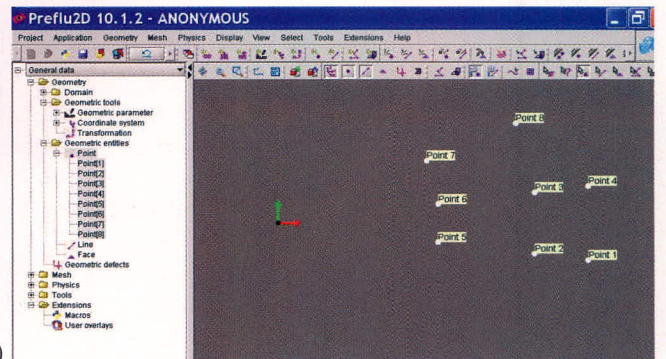
а)



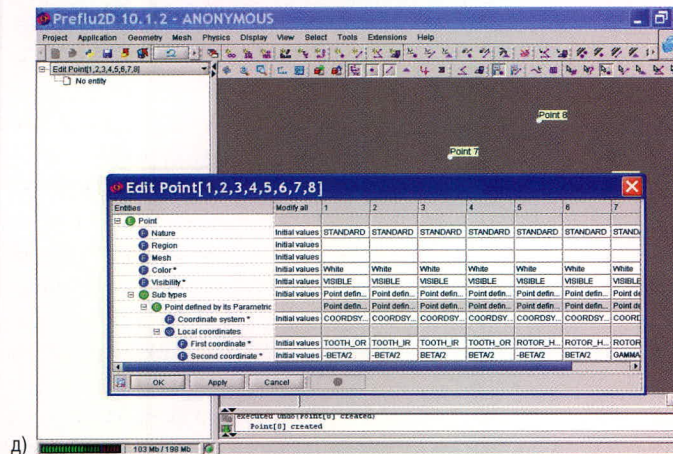
б)



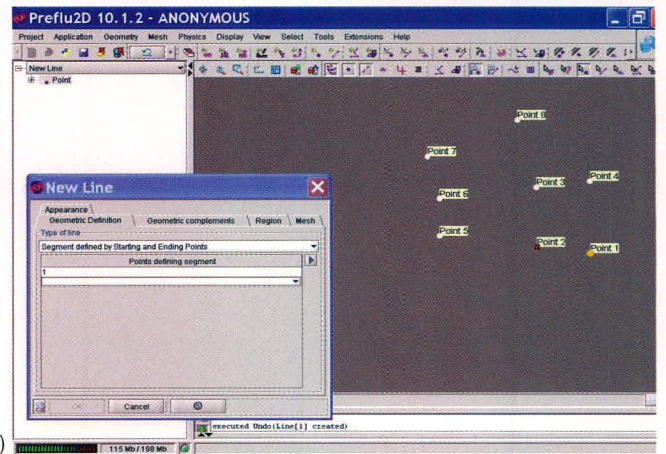
в)



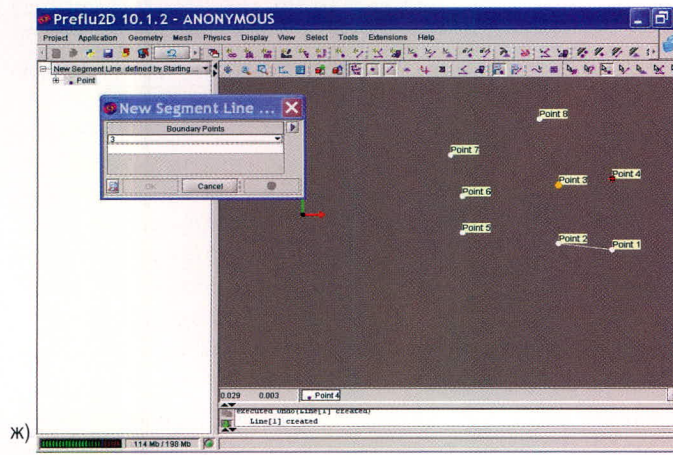
г)



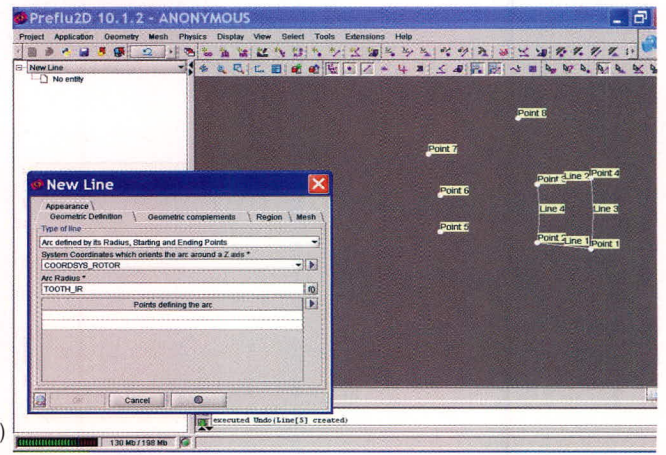
д)



е)



ж)

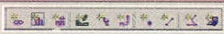



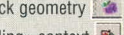
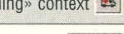




з)

Рис. 8. Иллюстрация процесса создания двумерной модели рисунка ротора в программе Preflu2D v.10.1.2

(а) Окно нового проекта, созданного в программе Preflu2D, и его основные зоны (с геометрическим контекстом); (б) окна создания нового параметра PI и задания его как функции – встроенной константы в окне редактора формул и параметров; (в) окно создания и ввода параметров СК; (г) созданные точки рисунка, отображенные в графической зоне вместе с их порядковыми номерами; (д) окно одновременного редактирования массива параметров, активированное по команде Edit array; (е) окно создания первого сегмента линии; (ж) окно создания второго сегмента линии, активированное в цикле; (з) окно создания дуги окружности

Таблица 6. Назначение кнопок панелей инструментов для геометрического конструирования (доступных с геометрическим контекстом)

Группы панелей инструментов Элементы/оригинальные названия	Назначение группы и каждого элемента
 Create a new Geometric Parameter Create a new Coordinate System Create a new Point Create a new Line Create a new Transformation Create a new Infinite Box Create a new Symmetry Create a new Periodicity	Создание геометрических единичных объектов: Создание нового геометрического параметра Создание новой координатной системы Создание точки Создание линии Создание трансформации Создание/добавление бесконечного бокса Создание/добавление симметричности модели Создание/добавление периодичности (вращения вокруг оси Z или трансляций по X- и Y-осям)
Propagate points (lines, faces) 	Распространение/выдавливание точек, линий, распространение контуров
Build faces 	Построение контуров
Compute... 	Вычисление геометрических значений
Check geometry  Enter «healing» context 	Проверка геометрии Активация контекста поиска дефектов
Display label of points and lines 	Отображение опорных номеров точек и линий

После активации геометрического контекста доступны шесть панелей инструментов, назначение которых в самом общем виде представлено в таблице 6, где подробно разъяснено назначение некоторых команд, которые будут использованы при построении геометрии рисунка. Получить более подробную информацию о работе каждой команды можно в системе помощи, которая вызывается из пункта меню *Help, Contents* посредством клика по кнопке панели инструментов или из диалогового окна по кнопке . Систему помощи можно активизировать также из окна *Flux Supervisor*.

Эти команды позволяют обеспечить построение геометрической модели с использованием геометрических параметров, координат-

ных систем и трансформации, которые также являются единичными объектами.

Какие именно средства использовать – решается в процессе анализа устройства. Параметры как единичные объекты, упрощающие описание других единичных геометрических объектов (точек и линий) и облегчающие построение модели, создаются перед вводом других данных на их основе. Ещё один важный момент: на практике штампованный ротор будет изготавливаться выштамповкой впадин, но в программе Flux3D моделирование выполняется именно как выдавливание.

Предлагается такая последовательность 2D-моделирования, которую можно выполнять как в программах *Preflu2D* и *Flux3D*:

- геометрическая параметризация. Для облегчения изменения размеров элементарных рисунков и роторов, показанных на рисунках 6 и 7, создаются параметры, сведённые в таблицу 7;
- для позиционирования геометрии ротора в финальный проект создаётся параметр $ANGLE_Z = 0$, определяющий угловое положение ротора;
- создание цилиндрической системы координат (СК) *CoordSys_ROTOR* с миллиметрами и градусами в качестве единиц измерения, определяемой относительно глобальной СК пакета с началом отсчёта в точке её центра (0, 0), соответствующим центру создаваемого ротора;
- создание точек паттерна зуба посредством введения их параметрических координат в СК ротора (см. таблицу 8);
- графическое соединение точек линиями, координата Z которых при переносе 2D-геометрии в 3D-модель будет равной (контур выштамповки зуба без скруглений и рисунок верхней части ротора, ограниченный отверстием для посадки на вал и геометрическими пределами прорези). Создать новый геометрический объект в программе *Preflu2D* можно с помощью соответствующей команды главного меню или кнопки панели инструментов. Для нового параметра предназначена команда *Geometry, Geometric Parameter, New*. Кроме этого, в пакете Flux существует возможность вызова команд из дерева данных. Например, для создания нового геометрического параметра необходимо левой кнопкой мыши выбрать в дереве данных последовательно *Geometry,*

Таблица 7. Сравнительные геометрические характеристики трёх типов роторов

Параметры	Ротор 1	Ротор 2	Ротор 3
Внешний радиус ротора TOOTH_OR	29	36	
Толщина зуба TOOTH_TH	5	1,5	
Глубина TOOTH_DEPTH	5 или TOOTH_TH	3 или 2*TOOTH_TH	
Внутренний радиус паттерна зуба TOOTH_IR	TOOTH_OR- TOOTH_DEPTH = 24	TOOTH_OR- TOOTH_DEPTH = 33	
Внутренний радиус, ограничивающий рабочую часть паттерна зуба TOOTH_WIR	TOOTH_OR-TOOTH_TH		
Ширина зуба – длина сегмента окружности TOOTH_LINE	7	3,5	7
Количество зубьев TOOTH_K	12	32	12
Pi	Pi()		
Угол сектора периода кодирования GAMMA	360/TOOTH_K		
Период кодирования T	2*Pi()*TOOTH_OR/TOOTH_K		
Ширина слота – длина сегмента окружности SLOT_LINE	T-TOOTH_LINE		
Угол сектора паттерна зуба BETA	TOOTH_LINE*180/Pi/TOOTH_OR		
Угол сектора рисунка слота SIGMA	SLOT_LINE*180/Pi/TOOTH_OR		
ROTOR_HOLE_R	15	30	
Высота зуба TOOTH_HGHT	14	7	
Высота ротора ROTOR_HGHT	14 или TOOTH_HGHT (TOOTH_HGHT+ TOOTH_R_0)	10 (TOOTH_HGHT+ TOOTH_R_0)	
Внутренний радиус сгиба зуба TOOTH_R_I	0	1,5	
Внешний радиус сгиба зуба TOOTH_R_0	0	3	

Geometric Tools, *Geometric Parameter* (см. рис. 8а) и вызвать команду двойным щелчком левой кнопки по выбранной строке или посредством команды контекстного меню *New*, вызываемого одиночным щелчком правой кнопкой мыши. Будет открыто диалоговое окно ввода названия и значения параметра (которое инициализируется после применения названных способов или автоматически после введения каждого параметра) (см. рис. 8б). Названия параметров вводятся в поле *Name of Parameter**. Значения вводятся с клавиатуры в поле *Algebraic Expression for the parameter**, для которого по умолчанию выбрана вкладка *Definition*. Поля, обязательные к заполнению, в интерфейсных окнах *Flux* маркируются звездочкой (*). Во всех окнах доступна так называемая онлайн-система помощи (при автономном просмотре), отмеченная специальным значком.

Геометрические параметры определяются названием и алгебраическим выражением, которое может включать константы (см. рис. 8б) и арифметические операторы (+, -, *, /, **). При определении параметра пакет *Flux* допускает вызов функций, например, константы π (см. рис. 8б). Числовое значение любого параметра является независимым по отношению к системе координат, управляющей единицами измерения.

После создания параметры отображаются в дереве данных. Окно ввода нового параметра активизируется автоматически; выход из последовательности осуществляется кнопкой *Cancel*.

Аналогично осуществляется создание СК ротора (см. рис. 8в). Вызов окна создания СК возможен через меню *Geometry*, *Coordinate System*, *New* посредством соответствующей кнопки панели инструментов или из дерева данных (*Geometry*, *Geometric Tools*, *Coordinate System*, *New*).

Далее создаются точки паттерна зуба в соответствии с таблицей 8. В цилиндрической координатной системе первой координатой является радиус, второй – угол поворота в плоскости, третьей – высота.

Вызов окна создания новой точки также осуществляется из меню *Geometry*, *Point*, *New* посредством соответствующей кнопки панели инструментов или из дерева данных (*Geometry*, *Geometric Entities*, *Point*, *New*). Выход из

любой последовательности создания в пакете *Flux* осуществляется кнопкой *Cancel*. После создания точки отображаются в дереве данных и в графической зоне (см. рис. 8г).

Точки 9 и 10 могут быть созданы для моделирования роторов 2 и 3. Созданные точки могут быть отредактированы, удалены и созданы вновь. В пакете *Flux* существует возможность отмены команд кнопкой *Undo*; соответствующая команда также вызывается из меню *Tools*. О команде *Edit array* следует сказать особо (см. рис. 8д). Данная команда предоставляет пользователю возможность одновременного редактирования всех созданных объектов в одном окне. Кнопка *Apply* позволяет применить изменения без закрытия окна, кнопка *OK* закрывает окно.

Графическое соединение точек линиями выполняется командой *Line*, вызываемой из пункта меню *Geometry*, *Line*, *New* посредством кнопки панели инструментов или из дерева данных (*Geometry*, *Geometric Entities*, *Line*, *New*). Существуют различные типы линий, которые могут быть созданы пользователем вручную; основными типами являются сегменты (отрезки прямой) или дуги. Оба типа линий требуются для создания геометрии паттерна зуба и впадины роторов.

В открывшемся диалоговом окне для создания сегмента в поле *Type of line* выберем *Segment defined by Starting and Ending Points* (см. рис. 8е) и укажем в графической зоне точки 1 и 2. Созданная линия отобразится в графической зоне. Сегменты – отрезки прямых линий – формируются начальной и конечной точками, при этом направление распространения не важно. При вводе второго сегмента вид диалогового окна меняется (см. рис. 8ж). В новом окне *New Segment Line...* пользователь может выбирать две точки следующей линии из открывающихся списков полей *Boundary Points* или в графической

зоне. Нумерация линий ведётся автоматически. Можно увидеть на экране номера созданных линий, если включен пункт меню *Display Display line numbers* или активирована соответствующая кнопка.

Для создания дуги окружности используется та же команда *Create a new line*, но перед её активацией должен быть выполнен выход с командой *Cancel* из последовательности создания сегментов. На вкладке *Geometric Definition* затем выбирается тип линии *Arc defined by its radius, starting and ending points*, при этом необходимо учитывать, что выбор стартовой и конечной точек влияет на ориентацию дуги, которая в пакете *Flux* принята против часовой стрелки. Для рассматриваемой задачи дуги окружностей определяются в СК *COORDSYS_ROTATOR*. Последовательность создания окон активизируется автоматически (см. рис. 8з). В программе *Preflu2D* также возможно автоматическое создание контура паттерна зуба, наложение сетки и определение применения и физических свойств.

На данном этапе построение 2D-геометрии рисунка, общего для всех трёх роторов, можно завершить.

Активируем контекст *Mesh*, вид панелей инструментов при этом изменится (см. рис. 9). Кнопочной командой *Create a new mesh points* создаются три точки сетки, их можно выделять цветом на вкладке *Appearance*:

```
MeshPoint_CENTER = 4 мм,
MeshPoint_ROTATOR = 2.5 мм,
MeshPoint_ROTATOR_TOOTH_GAP = 1.5 мм.
```

Текущий проект можно сохранить в новой папке *D:\Cedrat\Soel_Flux_Tutorial* по команде *Project*, *Save*. Для проекта рисунка ротора выберем, к примеру, имя *Pattern_rotor_2D.FLU*. Затем на основе созданного проекта можно будет создать модифицированные проекты *Pattern_rotor_2D_v1.FLU* и

Таблица 8. Описание точек паттерна зуба и впадины посредством параметрических координат

Порядковый номер точки	Координатная система	Локальные цилиндрические координаты	
		первая (R)	вторая (θ)
1	COORDSYS_ROTATOR	TOOTH_OR	-BETA/2
2		TOOTH_IR	-BETA/2
3		TOOTH_IR	BETA/2
4		TOOTH_OR	BETA/2
5		ROTOR_HOLE_R	-BETA/2
6		ROTOR_HOLE_R	BETA/2
7		ROTOR_HOLE_R	GAMMA-BETA/2
8		TOOTH_WIR	GAMMA-BETA/2
9 (только для роторов 2 и 3)		TOOTH_WIR	BETA/2
10 (только для роторов 2 и 3)		TOOTH_WIR	-BETA/2

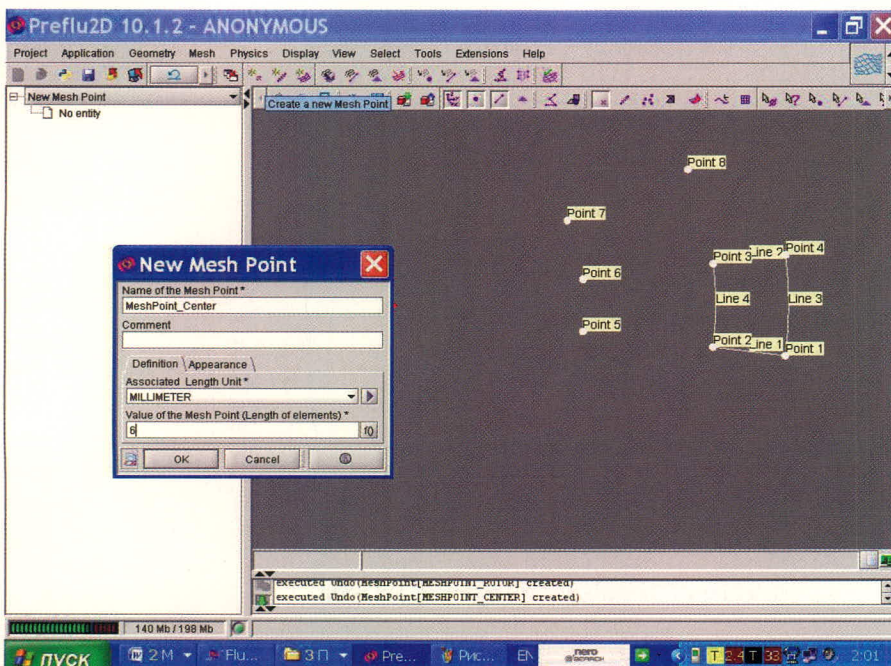


Рис. 9. Иллюстрация процесса конечно-элементного описания 2D-модели рисунка ротора в программе Preflu2D v.10.1.2

Вид окна текущего проекта в контексте Mesh вместе с диалоговым окном создания точки сетки

Pattern_rotor_2D_v2.FLU для двух других роторов.

Теперь программу *Preflu2D* можно закрыть и вызвать модуль *Flux3D* из окна супервайзера, переключившись на вкладку *Flux3D* дерева менеджера программ.

СОЗДАНИЕ ПРОЕКТА 3D-ПАТТЕРНА ЗУБА В РАБОЧЕЙ СРЕДЕ FLUX

Работа возобновляется в окне супервайзера *FluxSupervisor 10.1.2* с выбором вкладки *Flux3D* в менеджере программ; версия пользователя должна быть стандартной.

В окне *Flux3D* по команде *Project, New* пользователю доступно создание нового проекта, но если какой-то проект уже открыт, его необходимо закрыть командой *Project, Close*. Новый проект под названием ANONYMOUS открывается со стандартным геометрическим контекстом *Geometry*.

По команде *Project, Save* запишем его под именем *Pattern_rotor_3D.FLU*. Импорт данных из 2D-проекта осуществляется по команде главного меню *Project, Import, Import Flux object* (см. рис. 10а). Все данные – и геометрические, и относящиеся к этапу генерации сетки – в результате выполнения команды отобразятся в дереве данных, графические данные – также и в графической зоне (см. рис. 10б).

В текущем контексте *Geometry* для формирования контуров и объёмов

рабочей части паттерна зуба в 3D-проекте необходимо создать трансформацию – трансляцию *TRANSF_TOOTH_Z* в *COORDSYS_ROTATOR* на высоту *TOOTH_HEIGHT* (см. рис. 10в). Команда создания трансформации вызывается из дерева данных (*Geometric Tools, Transformation*) посредством соответствующей кнопки панели инструментов или из главного меню (*Geometry, Transformation, New*).

Эта трансформация затем должна быть применена для выдавливания контура зуба, который в программе Flux строится автоматически (кнопка *Build faces*, команда *Geometry, Build, Build faces*). Для ротора 1 (см. таблицу 7) данная команда может применяться для всех контуров, ограничивающих паттерн зуба и впадины (см. рис. 10г); для роторов 2 и 3 возможно применение упрощённой модели только с контуром, формирующим рабочую часть зуба.

Роторы для автомобилей ВАЗ имеют наиболее сложную геометрию. Уточнённые модели роторов целесообразно строить именно в программе *Flux3D*. На практике штампованный ротор будет изготавливаться выштамповкой впадин, но в программе *Flux3D* моделирование выполняется как выдавливание. Стратегия моделирования этих роторов предполагает также:

- создание трансформации/трансляции *TRANSF_TH* в *COORDSYS_ROTATOR* для формирования контуров и

- объёмов верхней части ротора и крайних точек прорези;
- создание сферической СК *COORDSYS_TOOTH*;
- создание трансформации углового типа *TRANSF_TOOTH_ROT* в *COORDSYS_TOOTH* для формирования закрученных зубьев.

К аспектам моделирования этих роторов, которые выходят за рамки учебных проектов, целесообразно вернуться в последующих публикациях.

Теперь можно проверить геометрию модели командой *Check Geometry* (рекомендуется выполнять непосредственно перед созданием объёмов). Если программа не обнаруживает геометрических дефектов, в зоне истории можно увидеть сообщение:

Geometry is correct.

Далее следует этап выдавливания контура посредством применения трансформации *TRANSF_TOOTH_Z* для всех созданных контуров. Посредством кнопки *Extrude faces* (или из пункта меню *Geometry*, в котором последовательно выбираются подпункты *Extrude* и *Extrude faces*) вызывается диалоговое окно *Extrude faces*. В этом окне из списка выбираются контуры для выдавливания (все – с выбором *Select all*, или выбираемые в графической зоне с удерживаемой нажатой клавишей *CTRL*), однократно применяемая (1 в поле ввода *Number of times to apply the transformation*) трансформация, а также параметр *Add Volumes and associated extrusion Mesh Generator*, означающий подключение объёмов и ассоциированного генератора сетки. Результат объёмного моделирования отобразится в графической зоне, а в дереве данных будут показаны новые сгенерированные программой контуры и объёмы. Результат выполнения команды вместе с активированным автоматически окном применения трансформации показан на рисунке 10д.

На данном этапе можно переходить к генерации сетки. Назначение трёх точек сетки следующим геометрическим точкам *MeshPoint_CENTER* – *Point5*, *Point6*, *Point7*, *MeshPoint_ROTATOR* – *Point2*, *Point3*, *Point4*, *Point8*, *MeshPoint_ROTATOR_TOOTH_GAP* – *Point1* и *Point4* осуществляется вызовом кнопочной команды *Assign mesh points to points* (см. рис. 10е). Также для этого в пункте главного меню существ-

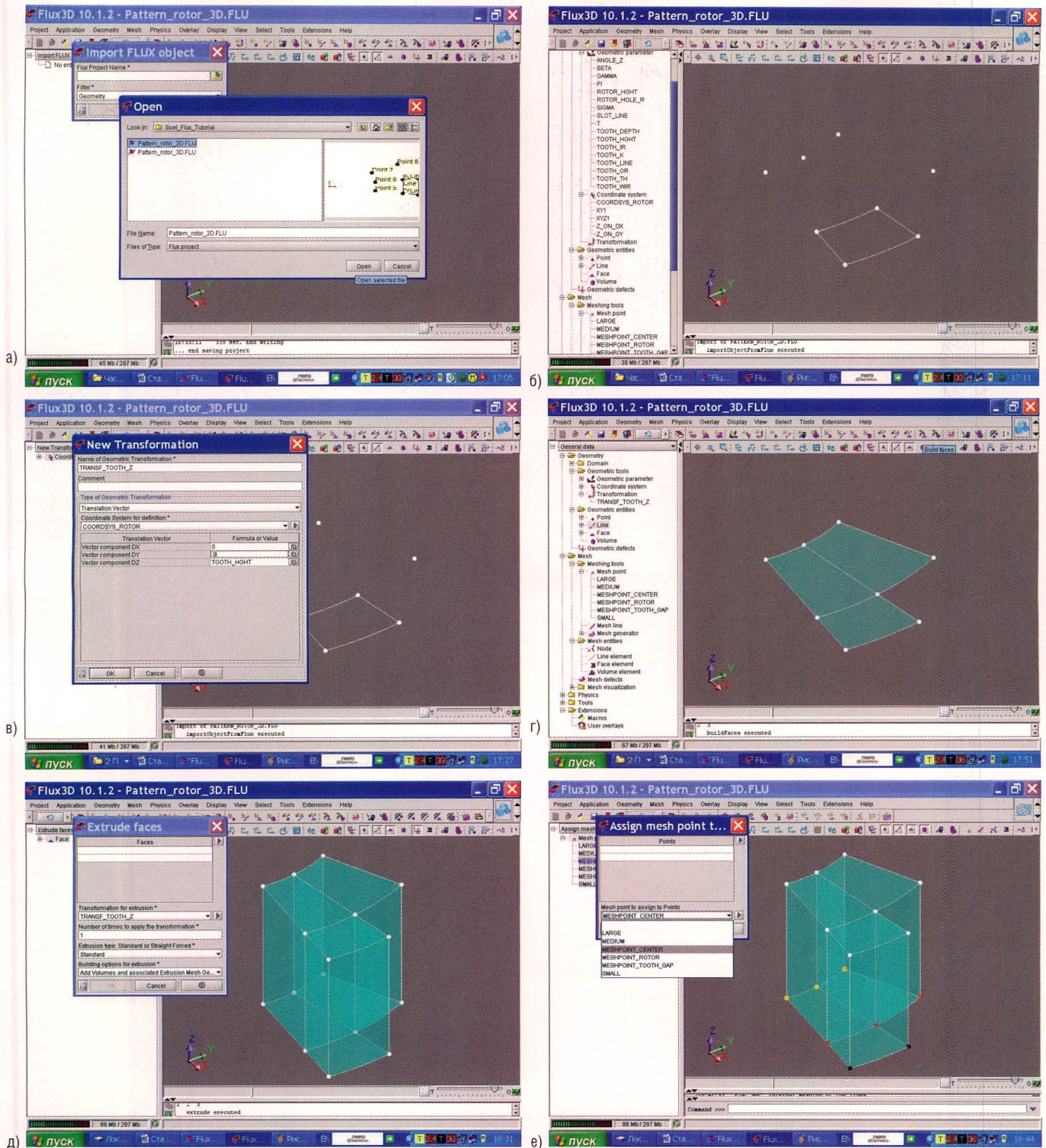


Рис. 10. Иллюстрация процесса 3D-моделирования рисунка ротора в программе Flux3D v.10.1.2

(а) Этап импортирования данных из 2D-проекта; (б) результат импортирования данных, отображённый в дереве данных и графической зоне; (в) диалоговое окно создания новой трансформации; (г) результат автоматического построения контуров (команда *Build Faces*); (д) результат применения команды *Extrude faces* вместе с автоматически активируемым окном выполнения команды; (е – ж) конечно-элементное моделирование: (е) вид текущего проекта в контексте Mesh с результатом назначения точек сетки на этапе циклической активации диалогового окна; (ж) результат выполнения команды генерации сетки для линий вместе с окном редактирования свойств линии сетки; (з) результат выполнения команды генерации сетки для поверхностей; (и) результат выполнения команды генерации сетки для объёмов; (к) результат выполнения команды генерации элементов второго порядка

вует команда *Assign mesh information*, *Assign mesh point to points*.

Для контроля плотности распределения узлов по высоте можно создать линию MESHLINE_HGHT арифметического типа, например, с 8 сегментами (см. рис. 10ж), а затем выполнить

её назначение геометрической линии, выбранной в графической зоне, с помощью команды *Assign mesh information*, *Assign mesh line to lines*. Существуют и другие возможности выбора в контекстном меню: например, для назначения точки MeshPoint_RO-

TOR_TOOTH_GAP – точкам Point1, Point4 посредством команды *Selection by line* можно выбрать линию 3 и задействовать кнопку *Union*.

Результаты последовательного выполнения команд генерации сетки для линий (*Mesh*, *Mesh Lines*), для по-

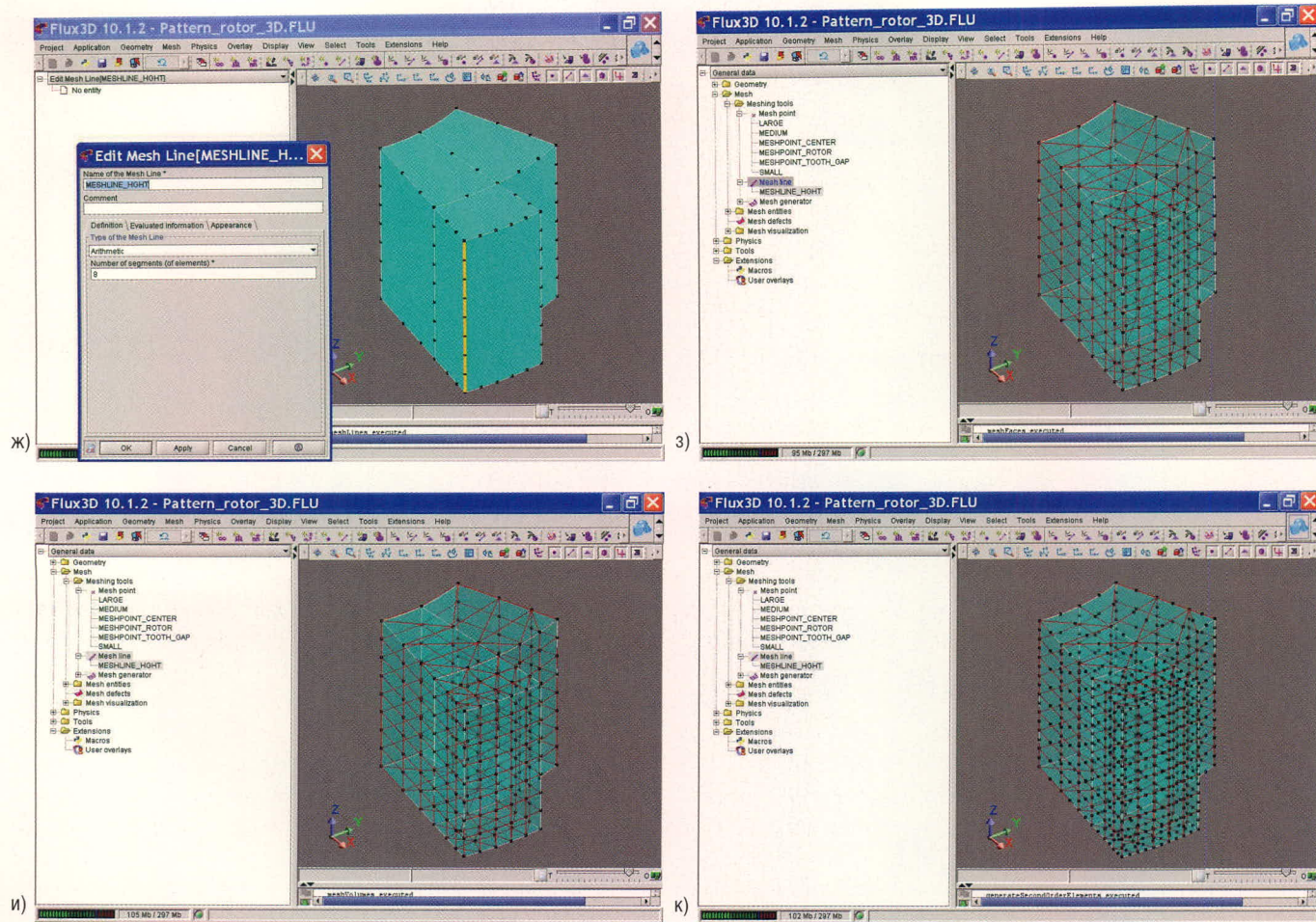


Рис. 10. (Продолжение)

верхностей (*Mesh faces*), для объёмов (*Mesh Volumes*) и генерации элементов второго порядка (*Mesh, Generate second order elements*) показаны на рисунках 10ж – 10к.

В итоге будет создан элементарный 3D-рисунок ротора. Проект можно сохранить и закрыть, но перед сохранением сетку целесообразно удалить (*Delete Mesh*) и выполнить смещение СК COORDSYS_ROTATOR на высоту $-TOOTH_HGHT/2$. В будущих разработках и в версиях пакета Flux можно будет начинать описание модели сразу в программе Flux3D.

КРАТКОЕ ОПИСАНИЕ 2D/3D-МОДЕЛИРОВАНИЯ МАГНИТА

1. Создание и сохранение нового проекта MAGNET_3D.FLU;

2. Для позиционирования тела магнита в финальном проекте создаются две локальные декартовы СК: CoordSys_MAIN с центром в нулевой точке глобальной СК пакета и CoordSys_MAG_SENSOR, которая определяется как дочерняя относительно CoordSys_MAIN, с точкой отсчёта, смещённой по оси X на 31 мм. В проекте магнитной системы это расстояние затем может быть изменено на параметрическое значение, образуемое внешним радиусом зуба ротора, воздушным зазором, толщиной ИС, расстоянием между ИС и магнитом и половиной его высоты. Все прочие параметры координат точек *Origin* и углов вращения для обеих СК задаются как нулевые;

3. Создаются числовые параметры: радиус MAGNET_R = 4 мм, высота MAG-

NET_HGHT = 6 мм, угол поворота магнита относительно ротора в финальном проекте ANGLE_STATOR_Z = 0;

4. Создаются четыре точки и линии контура вращения магнита в плане XOY, переключение к которому осуществляется по команде *View, Z Plane view* в соответствии с таблицей 9;

5. Точки вручную соединяются линиями;

6. Выполняется автоматическое построение контура вращения (*Build faces*);

7. Создаётся трансформация TRANS_ROT_X углового типа *Rotation defined by angles and existing pivot point* в СК CoordSys_MAG_SENSOR с опорной точкой Point1, углом вращения относительно оси X – 90°, углами вращений – относительно осей Y и Z – нулевыми;

8. Происходит выдавливание как четырёхкратное применение трансформации TRANS_ROT_X для создания 15 новых контуров и четырёх объёмов с генератором *MeshGeneratorExtrusive_Transf_ROT_X*, который автоматически создаётся программой Flux на этапе построения объёмов с параметром *Add vol-*

Таблица 9. Геометрическое описание контура вращения магнита посредством точек в COORDSYS_MAG_SENSOR

Порядковый номер точки	Координатная система	Локальные декартовы координаты	
		первая (X)	вторая (Y)
1	CoordSys_MAG_SENSOR	0	0
2		0	MAGNET_R
3		MAGNET_HGHT	MAGNET_R
4		MAGNET_HGHT	0

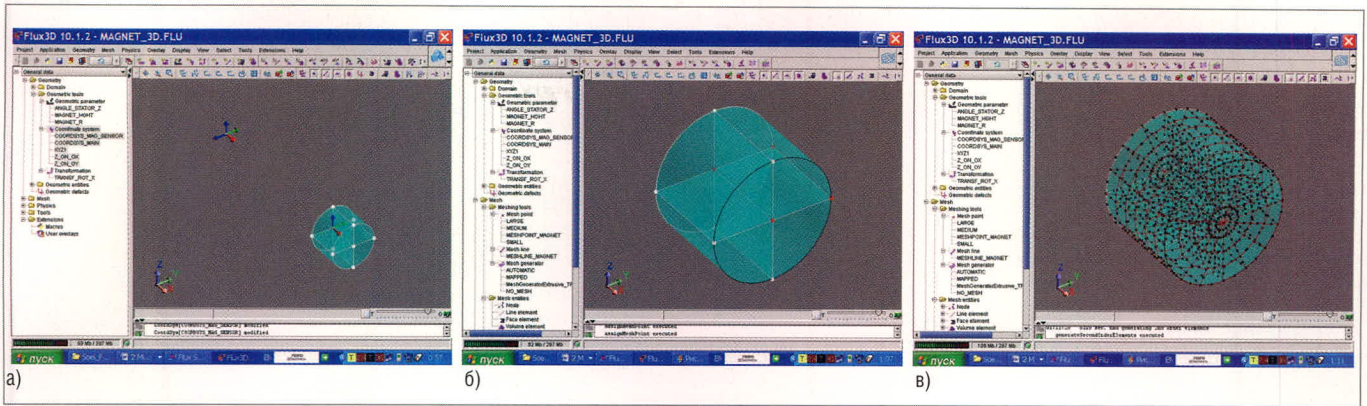


Рис. 11. Визуализация основных этапов геометрического и конечно-элементного описания магнита

(а) Результат выполнения этапа геометрического описания; (б) результат назначения точек и линии сетки геометрическим точкам и линиям; (в) результат наложения сетки на линии, контуры и объёмы

umes and associated extrusion mesh generator.

Геометрическое описание магнита завершено. Результат выполнения этапа геометрического моделирования показан на рисунке 11а. Основные этапы конечно-элементного описания магнита включают:

- создание точки сетки Mesh-Point_MAGNET с шагом в 1 мм;
- привязку к четырём геометрическим точкам контура вращения;

- создание одной линии сетки MeshLine_MAGNET для контроля числа узлов на линии в направлении экструзии;
- назначение линии сетки четырём линиям – дугам внешнего контура с одной стороны.

Результат назначения точек и линиями сетки геометрическим точкам и линиям показан на рисунке 11б.

Заключительный этап – наложение сетки на линии, контуры и объёмы.

Для визуализации результата, показанного на рисунке 11в, рекомендуется последовательное выполнение команд *Mesh*, *Mesh*, *Mesh lines*, *Mesh faces*, *Mesh volumes* и команды *Mesh*, *Mesh*, *Generate second order elements*.

Следующий этап – сборка магнитной системы. Перед импортированием рекомендуется удалить сетку. Теперь можно сохранить и закрыть проект. ☺

Продолжение следует



21-23 октября 2008

УРАЛПРИБОРЭКСПО

ЭЛЕКТРОНИКА. ЭЛЕКТРОТЕХНИКА. АВТОМАТИКА

межрегиональная специализированная выставка

Организаторы:

- Комитет промышленной политики и развития предпринимательства Администрации г. Екатеринбурга
- Компания «ЭкспоГрад»
- Технопарк «Приборостроение»

При поддержке:

- Администрации г. Екатеринбурга
- Министерства промышленности и науки Свердловской области
- Уральского отделения РАН
- Радиотехнического института УГТУ-УПИ

Разделы выставки:

- **Приборы:** контрольно-измерительные, испытательные, диагностические, аналитические, лабораторные;
- **Электроника:** электронные устройства, компоненты, элементная база, печатные платы, датчики и микросистемы, телекоммуникационные устройства, радиостанции, полупроводниковые устройства;
- **Электротехника:** высоковольтная аппаратура, генераторы, кабельно-проводниковая продукция, низковольтная аппаратура, трансформаторы, электродвигатели, электроизоляторы, электростанции, электрощитовое оборудование, источники питания, промышленное освещение. Оборудование, инструмент для производства и монтажа электротехнической продукции. Электрооборудование для промышленности и ЖКХ.
- **Энергетика:** энергосберегающие технологии, оборудование и материалы;
- **Автоматика:** автоматизированные системы и технические средства управления производством, предприятием и технологическими процессами;
- **Метрология. Весоизмерительное оборудование.**
- **Нанотехнологии и наноматериалы в приборостроении.**

- Спец-проект: «Научные разработки - производству»

В программе:

Научно-техническая конференция, семинары, презентации, консультации специалистов, конкурс по номинациям

Выставочный оператор:

Компания «ЭкспоГрад»
Т/ф.: (343) 379-04-28, 379-04-47
e-mail: prom@expograd.ru
www.expograd.ru

Место проведения:

Екатеринбург
ГРВЦ, ул. Громова, 145

Время работы:

21-22 октября с 10.00-17.00
23 октября с 10.00-16.00

реклама

Адаптивная фильтрация неклассифицированных выборок наблюдения

Владимир Бартнев (Москва)

В статье рассмотрен новый способ построения адаптивного фильтра, который позволяет эффективно выделять полезные сигналы от коррелированных помех даже в условиях, когда выборка наблюдений неклассифицирована. Данный способ имеет особое значение при фильтрации полезных сигналов на фоне дискретных коррелированных помех. Предложенный способ иллюстрируется примером фильтрации двухмодовой дискретной коррелированной помехи и полезного сигнала в одном элементе разрешения, при этом помеха эффективно подавляется, а полезный сигнал сохраняется неизменным.

Описываемый способ [1] относится к адаптивной цифровой обработке сигналов. На практике часто возникает задача адаптивной фильтрации полезного сигнала по выборке наблюдений, которая используется для оценки параметров помехи и формирования весовых коэффициентов адаптивного режекторного фильтра и которая содержит полезный сигнал, т.е. выборка не является классифицированной. Предельный случай неклассифицированной выборки – когда помеха и сигнал находятся в одном и том же временном дискрете. В частности, примером такой ситуации может быть фильтрация полезного сигнала на фоне дискретных коррелированных помех, вызванных отражениями от гидрометеоров, стай птиц или роев насекомых в радиолокации. Дополнительной сложностью фильтрации таких дискретных помех является многомодовый характер их спектра флуктуаций, который требует использования адаптивной фильтрации с высоким разрешением в частотной области.

Известен способ адаптивной авторегрессионной фильтрации [2] мешающих отражений, который включает в себя формирование коэффициентов авторегрессии и использование их в качестве весовых коэффициентов для фильтрации. Хотя данный способ характеризуется высокой эффективностью и воз-

можностью режекции помех с многомодовыми спектрами, его использование применительно к неклассифицированной выборке наблюдений наталкивается на большие трудности. Например, если коррелированная помеха является дискретной и занимает один временной дискрет (по дальности), то при наличии полезного сигнала в этом же дискрете сформированные коэффициенты авторегрессии будут учитывать параметры и полезного сигнала, и при фильтрации он будет отфильтрован наряду с помехой. Следовательно, способ, взятый в качестве прототипа, может работать только по классифицированной выборке наблюдений.

Для исключения подавления полезного сигнала при фильтрации неклассифицированной выборки был предложен способ [1], который реализует формирование весовых коэффициентов фильтра, являющихся коэффициентами авторегрессии входной выборки наблюдений, с последующим использованием этих весовых коэффициентов для фильтрации, которой подвергаются две входные выборки наблюдений, отличающиеся или частотой повторения, или несущей частотой. При этом коэффициенты авторегрессии, сформированные по одной выборке наблюдений, используются в качестве весовых коэффициентов для фильтрации другой выборки наблюдений

и наоборот, а результаты фильтрации одной и другой выборок наблюдения используются для дальнейшей обработки. Разнос частот повторения или несущих частот двух выборок наблюдения выбирается так, чтобы разность соответствующих им доплеровских смещений частоты была значительно меньшей доплеровских смещений частоты для каждой из выборок наблюдений.

В авторегрессионном фильтре-прототипе фильтрация выборок наблюдений в виде комплексного вектора $\mathbf{z}(n)$ (который может быть представлен своими квадратурными составляющими) осуществляется с помощью нерекурсивного фильтра, у которого комплексные весовые коэффициенты – коэффициенты авторегрессии, т.е.:

$$Y[n] = a_1 z[n] + a_2 z[n-1] + \dots + a_p z[n-p],$$

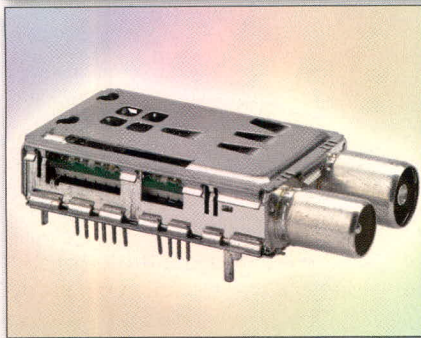
где p – порядок авторегрессии, определяющий порядок фильтра, a_1, \dots, a_p – оценки коэффициентов авторегрессии, $z[n]$ – n -й отсчет входной выборки наблюдений.

Для неклассифицированной выборки наблюдений главная проблема заключается не в том, как формировать коэффициенты авторегрессии, каким известным алгоритмом следует для этого воспользоваться (Максимальной Энтропии, Берга или Левинсона[3]), а в том, как исключить влияние полезного сигнала на формируемые коэффициенты авторегрессии. Для протяжённой помехи, занимающей много элементов разрешения по дальности, когда оценки коэффициентов авторегрессии формируются с усреднением по этим элементам разрешения, протяжённость коррелированной помехи значительно превышает протяжённость полезного сигнала, что даёт основание считать входную выборку наблюдений классифицированной и позволяет пренебречь влиянием полезного

Конвертеры и ресиверы SHARP – правильный выбор для построения системы приёма телевизионного сигнала

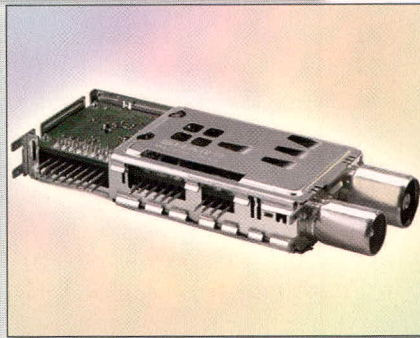


- BS1R8EL100A** универсальный LNB 8-го поколения с 1 выходом
- BS1R6EL100W** универсальный LNB "low noise" 8-го поколения с 1 выходом
- BS1R8EL200A** универсальный LNB 8-го поколения с 2 выходами
- BS1R8EL400A** универсальный LNB 8-го поколения с 4 независимыми выходами
- BS1R8EL500A** универсальный LNB 8-го поколения с 4 выходами



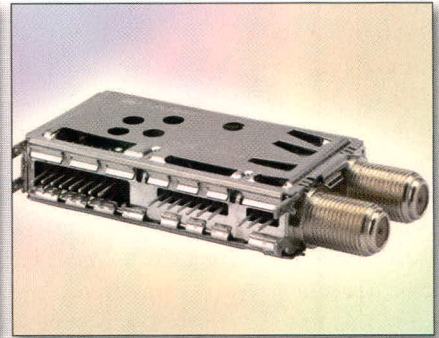
Новый Super Compact DVB-T приемник VA1K5ED6255

- Монтаж вертикальный
- Демодулятор 2L10353 Zarlink
- Коэффициент шума 6 дБ
- Потребляемая мощность 1,17 Вт



Новый Super Compact DVB-C приемник VA101CD6405

- Монтаж горизонтальный
- Демодулятор STV0297E
- Коэффициент шума 6 дБ
- Потребляемая мощность 1,36 Вт



Новый Super Compact DVB-S приемник BS2F7HZ7395

- Монтаж горизонтальный
- Демодулятор STV0288
- Коэффициент шума 8 дБ
- Потребляемая мощность 425 мВт

*Произведены мировым лидером в индустрии спутниковых приёмных систем.
Все конвертеры работают с цифровыми и аналоговыми сигналами*

Официальный дистрибьютор на территории России и стран СНГ

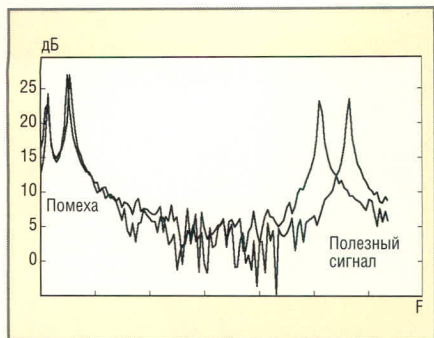


Рис. 1. Спектральное представление сигналов дискретной двухкомпонентной помехи с доплеровскими частотами компонент 10 и 20 Гц и полезного сигнала с доплеровской частотой 200 Гц на входе. Здесь и на рис. 2 – 5 частота F указана с метками через 40 Гц. Две выборки на несущих частотах 500 и 550 МГц

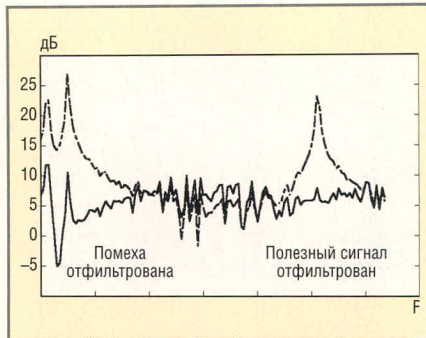


Рис. 2. Спектральное представление сигналов дискретной двухкомпонентной помехи с доплеровскими частотами компонент 10 и 20 Гц и полезного сигнала с доплеровской частотой 200 Гц после фильтрации по способу, соответствующему прототипу. Пунктиром показан спектр сигнала на входе

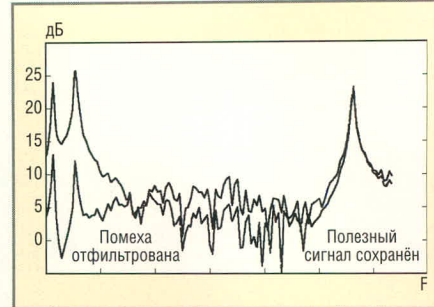


Рис. 3. Спектральное представление сигналов дискретной двухкомпонентной помехи с доплеровскими частотами компонент 10 и 20 Гц и полезного сигнала с доплеровской частотой 200 Гц после фильтрации по предложенному способу. Частота F указана с метками через 40 Гц. Пунктиром показан спектр сигнала на входе

сигнала на коэффициенты авторегрессии.

Если помеха является дискретной и для оценки коэффициентов авторегрессии производится усреднение только по обрабатываемой пачке импульсов, а формируемые коэффициенты авторегрессии учитывают, в том числе, и полезный сигнал, предлагается использовать существенные различия в доплеровской скорости наблюдаемых объектов: медленно движущихся (помеха) и быстро движущихся (полезный сигнал). При этом для обработки предлагается использовать не одну, а две выборки наблюдений, отличающихся или несущей частотой, или частотой повторения. Разницу в несущих частотах или частоте повторения предлагается выбирать так, чтобы коэффициенты авторегрессии для медленно движущейся помехи практически совпадали, а для полезного сигнала – существенно различались. Поэтому если для фильтрации сигналов одной выборки наблюдений использовать коэффициенты авторегрессии другой выборки наблюдений, помеха будет компенсироваться, а полезный сигнал – нет.

Таким образом, предлагаемый алгоритм имеет следующий вид для первой и второй выборок наблюдений:

$$Y1[n] = (a11z2[n] + a12z2[n - 1] + \dots + a1pz2[n - p]),$$

$$Y2[n] = (a21z1[n] + a22z2[n - 1] + \dots + a2pz2[n - p]),$$

где $a11, \dots, a1p$ – оценки коэффициентов авторегрессии первой выборки

наблюдений, $z2[n]$ – n -й отсчёт второй входной выборки наблюдений, $a21, \dots, a2p$ – оценки коэффициентов авторегрессии второй выборки наблюдений, $z1[n]$ – n -й отсчёт первой входной выборки наблюдений.

Проиллюстрируем работу предлагаемого способа на конкретных примерах, прибегнув к моделированию с помощью системы MATLAB. Осуществим фильтрацию двух выборок наблюдений на несущих частотах 500 и 550 МГц с постоянным периодом повторения 0,001 с. Зададим параметры полезного сигнала и двухкомпонентной помехи для каждой выборки наблюдений. Листинг программы приведён на сайте журнала.

Следует отметить, что для формирования коэффициентов авторегрессии, кроме метода максимальной энтропии (функция `rmet` в MATLAB), были также испытаны метод Берга (функция `rburg` в MATLAB) и метод Юла-Уокера (функция `ruulear` в MATLAB) [3], которые дали близкие результаты. Использованный метод нерекурсивной фильтрации – классический и описывается во временной области разностным уравнением КИХ-фильтра (функция `filter(a, 1, z)` в MATLAB [4]). Спектральное представление на входе двухмодовой дискретной помехи и полезного сигнала представлено на рисунке 1. Результаты фильтрации дискретной помехи для двух выборок с разными несущими частотами представлены для способа, взятого в качестве прототипа, на рисунке 2, а для предлагаемого способа – на рисунке 3. Как видно из этих графиков, для спосо-

ба, взятого в качестве прототипа, отфильтровывается и помеха, и полезный сигнал, а в предложенном способе дискретная помеха отфильтровывается, а полезный сигнал остаётся.

Чтобы проиллюстрировать работу предложенного способа, когда две выборки наблюдений имеют одну несущую частоту, но разные частоты повторения, внесём небольшие изменения в исходные данные. В частности, примем обе несущие равными 500 МГц, остальные параметры полезного сигнала и двухкомпонентной помехи для каждой выборки наблюдений оставим прежними, кроме периода повторения, отличающегося для второй выборки наблюдений на 5% (см. рис. 4):

$l1=300/500$; %длина волны для первой выборки наблюдений с несущей 500МГц

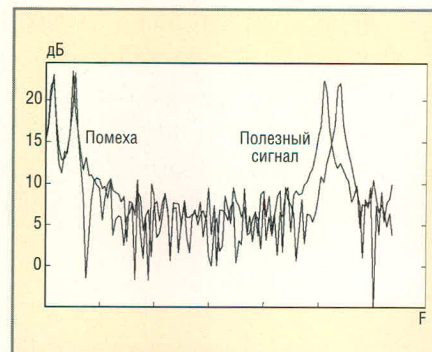


Рис. 4. Спектральное представление сигналов дискретной двухкомпонентной помехи с доплеровскими частотами компонент 10 и 20 Гц и полезного сигнала с доплеровской частотой 200 Гц на входе. Приведены две выборки с периодами повторения 1,0 и 1,05 мс

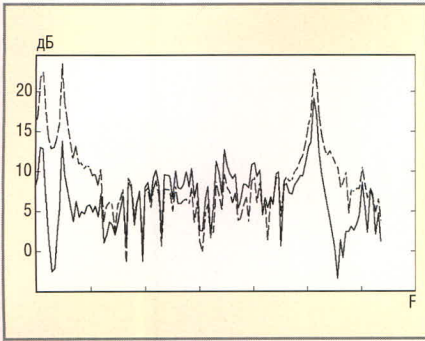


Рис. 5. Спектральное представление сигналов дискретной двухкомпонентной помехи с доплеровскими частотами компонент 10 и 20 Гц и полезного сигнала с доплеровской частотой 200 Гц после фильтрации по предложенному способу для двух выборок с разными периодами повторения. Пунктиром показан спектр сигнала на входе

```
l2=300/500;%длина волны для второй выборки наблюдений с несущей 500МГц
%ФОРМИРОВАНИЕ ВЫБОРОК НАВЛЮДЕНИЙ с разным периодом повторения
t1 = 0:0.001:0.256;%Время наблюдения 256 мс с периодом 1мс
% входной сигнал для первой выборки наблюдений
```

```
z1 = ac*exp(2*fc1*pi*t1*sqrt(-1)) + am*exp(2*fm1*pi*t1*sqrt(-1)) + as*exp(2*fs1*pi*t1*sqrt(-1)) + .1*randn(1,length(t));
% входной сигнал для второй выборки наблюдений
t2 = 0:0.00105:0.256;%Время наблюдения 268,8 мс с периодом 1,05 мс
z2 = 2*exp(2*fc2*pi*t2*sqrt(-1)) + am*exp(2*fm2*pi*t2*sqrt(-1)) + as*exp(2*fs2*pi*t2*sqrt(-1)) + .1*randn(1,length(t));
```

В соответствии с предложенным способом, расчёты коэффициентов авторегрессии и фильтрация остаются в этом случае неизменными. Результаты фильтрации дискретной помехи для двух выборок с разными частотами повторения представлены на рисунке 5. Здесь также проявляется положительный эффект от использования предложенного способа — помеха отфильтрована, а полезный сигнал остаётся без изменений.

Таким образом, проведённое моделирование в системе MATLAB подтверждает положительный эффект от при-

менения предложенного способа фильтрации дискретных помех по неклассифицированным выборкам наблюдений. Более того, данный способ был распространён на построение адаптивного решетчатого фильтра [5] и показал высокую эффективность подавления многомодовых дискретных помех.

ЛИТЕРАТУРА

1. *Бартнев В.Г.* Способ адаптивной фильтрации дискретных помех Патент по заявке № 2007101649 от 17.01.07. Публикация ФМПС в Бюл. №21 от 27.07.08.
2. *Bower D.E.* Adaptive Clutter Filtering Using Autoregressive Spectral Estimation, IEEE Trans. 1979. Vol.AES-15. № 4. P. 538.
3. *Marple S.L.* Digital Spectral Analysis, Englewood Cliffs, NJ: Prentice Hall, 1987.
4. *Потемкин В.Г.* Справочник по MATLAB. Анализ и обработка данных.
5. <http://matlab.exponenta.ru/ml/book2/chapter8/>.
6. *Бартнев В.Г.* Адаптивный решетчатый фильтр для подавления дискретных коррелированных помех. Доклад на 10-й Международной конф. DSPA2008. Москва, 26-28 марта, 2008.



MOBILE & WIRELESS

4-я МЕЖДУНАРОДНАЯ КОНФЕРЕНЦИЯ И ВЫСТАВКА

БЕСПРОВОДНЫЕ И МОБИЛЬНЫЕ ТЕХНОЛОГИИ

25-27 ноября
 ЦЕНТР МЕЖДУНАРОДНОЙ ТОРГОВЛИ
 МОСКВА, РОССИЯ

2008

ОРГАНИЗАТОР: **INCONEX**
International Conferences & Exhibitions

ООО Инконэкс
 Тел: +7 (495) 739 55 09
 Факс: +7 (495) 641 22 38
 E-mail: electronica@inconex.ru

технологии, которые меняют мир... www.inconex.ru

реклама

Практический курс сквозного проектирования цифровых устройств на основе ПЛИС фирмы Xilinx

(часть 16)

Валерий Зотов (Москва)

В шестнадцатой части курса раскрывается содержание этапа реализации проектируемого устройства на базе ПЛИС с архитектурой FPGA. Приводится краткое описание основных параметров, предназначенных для управления процессами трансляции, отображения логического описания проекта на физические ресурсы ПЛИС, размещения и трассировки разрабатываемого устройства в кристалле.

СТРУКТУРА ЭТАПА РЕАЛИЗАЦИИ ПРОЕКТИРУЕМЫХ УСТРОЙСТВ НА БАЗЕ FPGA ФИРМЫ XILINX

Этап реализации (Implementation) проектируемых устройств, выполняемых на базе ПЛИС семейств FPGA, включает в себя три фазы: трансляцию (Translate), отображение логического описания проекта на физические ресурсы кристалла (map), размещение и трассировку (Place and Route). В процессе трансляции производится объединение всех списков соединений, входящих в состав проекта, и информации обо всех ограничениях, которая содержится в файлах UCF и NCF. В результате выполнения фазы трансляции формируется логическое описание (в формате NGD) проектируемого устройства в терминах примитивов Xilinx низкого уровня с учётом временных и топологических ограничений. На второй стадии рассматриваемого этапа логическое описание проекта, полученное на предыдущем шаге, проецируется на физические ресурсы выбранного типа ПЛИС с архитектурой FPGA. При этом выполняется оптимизация проекта в соответствии с выбранным критерием и заданными ограничениями. В процессе размещения и трассировки выбирается наилучшее расположение конфигурируемых логических блоков, реализующих соответствующие функции проектируемого устройства, и выполняются необходимые соединения

с учётом временных и топологических ограничений.

Основным результатом выполнения рассматриваемого этапа является создание двоичного файла, который описывает использование физических ресурсов кристалла для реализации элементов (функций) проектируемого устройства и выполнения необходимых соединений между ними. Этот файл затем используется для генерации конфигурационной последовательности ПЛИС.

УСТАНОВКА ПАРАМЕТРОВ ПРОЦЕССА РЕАЛИЗАЦИИ ПРОЕКТИРУЕМЫХ УСТРОЙСТВ НА БАЗЕ FPGA

Для управления процедурами этапа реализации проектируемых устройств, выполняемыми в автоматическом режиме, используются соответствующие параметры. Их значения могут быть заданы двумя способами: поочередно, для каждой фазы в отдельности, например, перед её активизацией, или сразу для всего процесса реализации (Implementation) в целом.

Чтобы открыть диалоговую панель, предназначенную для определения значений соответствующих параметров, необходимо выполнить ту же последовательность действий, что и при выборе опций этапа реализации разрабатываемых устройств на базе ПЛИС с архитектурой CPLD. При использовании второго способа диалоговая панель параметров содержит

семь страниц: *Translate Properties*, *MAP Properties*, *Place and Route Properties*, *Post-Map Static Timing Report Properties*, *Post-Place & Route Static Timing Report Properties*, *Simulation Model Properties*, *Xplorer Properties*, доступ к которым предоставляет интерактивный список *Category*, отображаемый в левой части этой панели. На каждой из этих страниц расположена соответствующая группа (категория) параметров, представленных в виде таблицы, структура которой была подробно рассмотрена ранее.

Страница *Translate Properties* содержит таблицу параметров, используемых для управления процедурой трансляции проекта. На странице *MAP Properties* расположены параметры выполнения процедуры отображения логического описания проектируемого устройства на физические ресурсы кристалла. Страница *Place and Route Properties* объединяет параметры управления процедурами размещения и трассировки проекта в кристалле. Страницы *Post-Map Static Timing Report Properties* и *Post-Place & Route Static Timing Report Properties* содержат параметры отчётов о выполнении анализа временных характеристик, который может быть проведён после отображения логического описания проекта на физические ресурсы ПЛИС и после размещения и трассировки проектируемого устройства в кристалле. На странице *Simulation Model Properties* представлены параметры полной временной модели, генерируемой на основе результатов процесса размещения и трассировки проектируемого устройства в кристалле ПЛИС. Страница *Xplorer Properties* открывает доступ к параметрам применения технологии *Xplorer*.

Переход к требуемой странице этой диалоговой панели осуществляется щелчком левой кнопки мы-

ши на строке с её названием в списке *Category*. Установка значений параметров производится теми же методами, что и в диалоговой панели параметров этапа реализации проектируемых устройств, выполняемых на базе ПЛИС семейств CPLD, представленного в предыдущей части цикла. Рассмотрим подробнее параметры каждой фазы процесса реализации.

КРАТКОЕ ОПИСАНИЕ ПАРАМЕТРОВ, ПРЕДНАЗНАЧЕННЫХ ДЛЯ УПРАВЛЕНИЯ ПРОЦЕССОМ ТРАНЛЯЦИИ ПРОЕКТОВ, РЕАЛИЗУЕМЫХ НА БАЗЕ FPGA

Параметр *Use LOC Constraints* позволяет исключить в процессе трансляции топологические ограничения, устанавливаемые с помощью выражений $LOC = \dots$, которые располагаются в модулях исходного описания и файлах UCF. Блокировка ограничений на размещение объектов и цепей проектируемого устройства необходима в случае изменения архитектуры, семейства или корпуса ПЛИС, используемых для его реализации. По умолчанию установлено значение «включено», при котором трансляция проекта осуществляется с учётом топологических ограничений размещения LOC.

С помощью параметра *Netlist Translation Type* устанавливается режим обновления промежуточных файлов (NGO) в процессе повторной трансляции проекта. Если в состав проекта входят модули, содержащие списки цепей (netlist), представленные в формате EDIF или XNF, то непосредственно перед трансляцией они автоматически преобразуются в промежуточные файлы двоичного формата. При повторной трансляции (когда соответствующие файлы NGO уже существуют) эта операция может быть исключена в зависимости от значения параметра *Netlist Translation Type*. Выпадающий список возможных значений этого параметра содержит три элемента: *Timestamp*, *On*, *Off*. При выборе значения *Timestamp*, установленного по умолчанию, повторное автоматическое преобразование выполняется только для тех списков цепей (файлов EDIF и XNF), которые имеют более поздние дату и время создания, чем соответствующий промежуточный файл NGO. Значение *On*

предписывает всегда выполнять перед трансляцией автоматическое обновление промежуточных файлов (NGO) для всех списков цепей, представленных в формате EDIF и XNF. При установке значения *Off* повторное автоматическое преобразование файлов EDIF и XNF не производится (используются существующие версии промежуточных файлов NGO).

Параметр *Macro Search Path* позволяет указать полное название каталога, в котором производится дополнительный поиск описаний макросов, компонентов схем, определяемых с помощью атрибутов FILE, промежуточных файлов NGO, а также файлов NGC и EDIF. Название требуемой папки может быть введено непосредственно с клавиатуры после активации поля редактирования значения этого параметра или выбрано при использовании стандартной диалоговой панели выбора каталога, которая открывается при нажатии кнопки с пиктограммой в виде многоточия «...». В строке значения параметра *Macro Search Path* можно указать названия нескольких каталогов, отделяя их символом «|».

Значение параметра *Create I/O Pads from Ports* разрешает или запрещает автоматическое формирование контактов (PAD) для всех интерфейсных цепей (Ports) описания верхнего уровня иерархии. Этот параметр следует использовать при наличии списков цепей, представленных в формате EDIF, в которых символы выводов представлены в виде сигналов интерфейса. По умолчанию для этого параметра установлено значение «выключено», запрещающее автоматическое создание контактов для интерфейсных цепей модуля верхнего уровня иерархии проекта.

С помощью параметра *Allow Unexpanded Blocks* осуществляется управление процессом создания результирующего файла NGD при обнаружении нетранслируемых блоков. В процессе трансляции выполняется преобразование блоков в списках цепей к уровню NGD-примитивов. Если встречается блок, который не может быть представлен на уровне соответствующих примитивов, в нормальном режиме выдаётся сообщение об ошибке и файл NGD не создаётся. При установке параметра *Allow Unexpanded Blocks* в состояние «включено» в случае обнаружения нераскры-

ваемых блоков, средства трансляции формируют выходной файл NGD, в который помещаются также нетранслируемые элементы и соответствующее предупреждение. Таким образом, можно выполнить процессы размещения, трассировки, временного анализа и моделирования для незаконченных проектов. Значение «выключено», установленное по умолчанию, останавливает процесс трансляции при обнаружении нераскрываемых блоков.

Значение параметра *User Rules File for Netlister Launcher* определяет название файла, содержащего набор инструкций, которые используются для управления процессами трансляции. В этом файле разработчик может указать допустимые файлы списков цепей и параметры их чтения. Установка значения этого параметра выполняется теми же способами, которые были рассмотрены выше для определения названия каталога, содержащего описание макросов *Macro Search Path*. Название файла инструкций, определяемого разработчиком, должно иметь расширение *urf*. Если в поле редактирования параметра *User Rules File for Netlister Launcher* указано название файла без расширения, то средства трансляции автоматически присвоят этому файлу расширение *urf*. При вводе идентификатора файла с иным расширением на экран выводится сообщение об ошибке.

Параметр *Allow Unmatched LOC Constraints* позволяет исключить из рассмотрения топологические ограничения, устанавливаемые с помощью выражений $LOC = \dots$, которые относятся к объектам (цепям, элементам, контактам), отсутствующим (не найденным) в модулях исходного описания проектируемого устройства. Если в файлах ограничений UCF или NCF встречается выражение $LOC = \dots$, в котором указано название объекта, не соответствующее описанию и параметрам проекта, то при этом в обычном режиме, принятом по умолчанию (когда для параметра *Allow Unmatched LOC Constraints* задано значение «выключено»), выдаётся сообщение об ошибке и файл NGD не создаётся. При установке параметра *Allow Unmatched LOC Constraints* в состояние «включено» в случае обнаружения несогласованных выражений ограничений, средства трансляции

формируют выходной файл NGD и соответствующее предупреждение вместо сообщения об ошибке. Применение данного параметра актуально при трансляции незавершённых проектов.

С помощью параметра *Preserve Hierarchy on Sub Module* предоставляется возможность сохранения иерархической структуры исходных модулей проекта, которые представлены в виде отдельных списков соединений. Сохранение иерархической структуры существенно облегчает последующую верификацию проектируемого устройства. По умолчанию для этого параметра установлено значение «выключено», при котором иерархическая структура не сохраняется при трансляции проекта.

Параметр *Other Ngdbuild Command Line Options* позволяет задать дополнительные команды для программы *Ngdbuild*, используемой при трансляции синтезированного описания проектируемого устройства. Требуемые команды необходимо указать в поле редактирования значения данного параметра, отделяя друг от друга пробелами.

КРАТКОЕ ОПИСАНИЕ ПАРАМЕТРОВ, ПРЕДНАЗНАЧЕННЫХ ДЛЯ УПРАВЛЕНИЯ ПРОЦЕДУРОЙ ОТОБРАЖЕНИЯ ЛОГИЧЕСКОГО ОПИСАНИЯ ПРОЕКТА НА ФИЗИЧЕСКИЕ РЕСУРСЫ КРИСТАЛЛА FPGA

Значение параметра *Perform Timing-Driven Packing and Placement* определяет, будет ли при выполнении процесса упаковки и размещения проекта в кристалле предоставляться приоритет для критических цепей (сигналов), информация о которых представлена в виде соответствующих временных ограничений. При значении «выключено», установленном по умолчанию, указанные процедуры выполняются без учёта критических цепей (сигналов) в процессе оптимизации. Данный параметр используется только для проектов, реализуемых на основе ПЛИС семейств Spartan-3, Spartan-3A, Spartan-3E, Virtex-II, Virtex-II Pro и Virtex-4.

Параметр *Perform Timing-Driven Packing* позволяет включить оптимизацию с учётом временных ограничений в процессе упаковки проекта в

ПЛИС. Значение этого параметра определяет, будет ли при выполнении данной фазы этапа реализации предоставляться приоритет для критических цепей (сигналов). При значении «выключено», установленном по умолчанию, такая оптимизация не производится. Данный параметр применяется только для проектов, реализуемых на базе кристаллов семейств Spartan-II, Spartan-III и Virtex.

С помощью параметра *Map Effort Level* задаётся уровень оптимизации, выполняемой в процессе отображения логического описания проекта на физические ресурсы кристалла. Этот параметр доступен только для проектов, реализуемых на основе ПЛИС семейств Spartan-3, Spartan-3A, Spartan-3E, Virtex-II, Virtex-II Pro, Virtex-4 и Virtex-5, когда для параметра *Perform Timing-Driven Packing and Placement* указано значение «включено». Выпадающий список возможных значений параметра *Map Effort Level* содержит три варианта: *Standard*, *Medium* и *High*. При выборе значения *Standard* устанавливается минимальный уровень оптимизации при максимальной скорости выполнения данной фазы этапа реализации. Использование значения *Medium*, предлагаемого по умолчанию для всех перечисленных выше семейств ПЛИС, кроме Virtex-5, приводит к среднему уровню оптимизации результатов выполнения фазы Map при средней длительности этого процесса. В случае выбора варианта *High*, который предлагается по умолчанию для проектов, реализуемых на базе кристаллов семейства Virtex-5, достигается наивысший уровень оптимизации за счёт значительного увеличения времени выполнения этой процедуры.

Параметр *Extra Effort* предназначен для управления выделением дополнительного времени, которое используется для оптимизации, выполняемой в процессе отображения логического описания проекта на физические ресурсы кристалла. Данный параметр доступен только в том случае, если выбран максимальный уровень оптимизации (для параметра *Map Effort Level* указано значение *High*). В выпадающем списке возможных значений параметра *Extra Effort* представлено три варианта: *None*, *Normal* и *Continue on Impossible*. При использовании значения *None*, установленного по умолчанию, дополни-

тельное время для оптимизации не выделяется. Когда выбран вариант *Normal*, процесс оптимизации осуществляется до тех пор, пока выполняются указанные разработчиком временные ограничения, и завершается при обнаружении невозможности удовлетворения заданных условий. Если для рассматриваемого параметра выбрано значение *Continue on Impossible*, то процесс оптимизации будет выполняться до момента, пока не прекратится повышение эффективности достигаемых результатов, без учёта возможности удовлетворения заданным временным ограничениям.

Значение параметра *Starting Placer Cost Table* (1–100) задаёт начальный индекс таблицы весовых коэффициентов, который используется при первой попытке отображения логического описания проекта на физические ресурсы кристалла. Установленное число (в диапазоне от 1 до 100) является базовым при вычислении этого значения в последующих итерациях выполнения данной процедуры. По умолчанию для данного параметра используется значение 1, которое может быть изменено с помощью клавиатуры после активизации соответствующего поля редактирования. Рассматриваемая возможность доступна только в том случае, если для параметра *Perform Timing-Driven Packing and Placement* выбрано значение «включено».

С помощью параметра *Combinatorial Logic Optimization* можно задать режим оптимизации комбинационной логики в проектах, реализуемых на базе ПЛИС семейств Spartan-3, Spartan-3A, Spartan-3E, Virtex-II, Virtex-II Pro, Virtex-4 и Virtex-5. По умолчанию этот параметр принимает значение «выключено», при котором указанная оптимизация не выполняется. Данная настройка применяется при том же условии, что и параметр *Starting Placer Cost Table* (1–100).

Значение параметра *Register Duplication* разрешает или запрещает дублирование регистров при временной оптимизации и сокращении количества разветвлений цепей. Значение «выключено», установленное по умолчанию, запрещает дублирование регистров в процессе отображения логического описания проектируемого устройства на физические ресурсы кристалла. Данная возмож-

ность доступна при том же условии, что и параметр *Starting Placer Cost Table* (1–100).

Параметр *Global Optimization* предоставляет возможность осуществления глобальной оптимизации полностью скомпонованного списка соединений проектов, реализуемых на базе ПЛИС семейств Virtex-4 и Virtex-5, перед выполнением процедуры отображения логического описания разрабатываемого устройства на физические ресурсы кристалла. По умолчанию данный параметр принимает значение «выключено», запрещающее выполнение глобальной оптимизации полного списка соединений проектируемого устройства.

Применение параметра *Retiming* позволяет добиться повышения тактовой частоты проектируемых устройств, предназначенных для реализации на базе ПЛИС семейств Virtex-4 и Virtex-5, за счёт перемещения триггеров относительно логики. Эта возможность доступна в том случае, когда для параметра *Global Optimization* установлено значение «включено». По умолчанию для параметра *Retiming* предлагается значение «вык-

лючено», блокирующее возможность перемещения триггеров относительно логики.

Параметр *Equivalent Register Removal* управляет оптимизацией триггеров в процессе отображения логического описания разрабатываемого устройства, реализуемого на основе ПЛИС семейств Virtex-4 и Virtex-5, на физические ресурсы кристалла. При разрешающем значении этого параметра, которое задано по умолчанию, из состава описания проектируемого устройства исключаются триггеры, выполняющие эквивалентные функции, а также триггеры, входные сигналы которых имеют постоянный уровень, не изменяющийся в процессе функционирования устройства. Эта настройка доступна только при разрешающем значении параметра *Global Optimization*.

Параметр *Trim Unconnected Signals* предоставляет возможность удаления неподключенных компонентов и цепей перед выполнением рассматриваемой процедуры (MAP). Для предварительной оценки требуемых физических ресурсов кристалла и временных характеристик незавер-

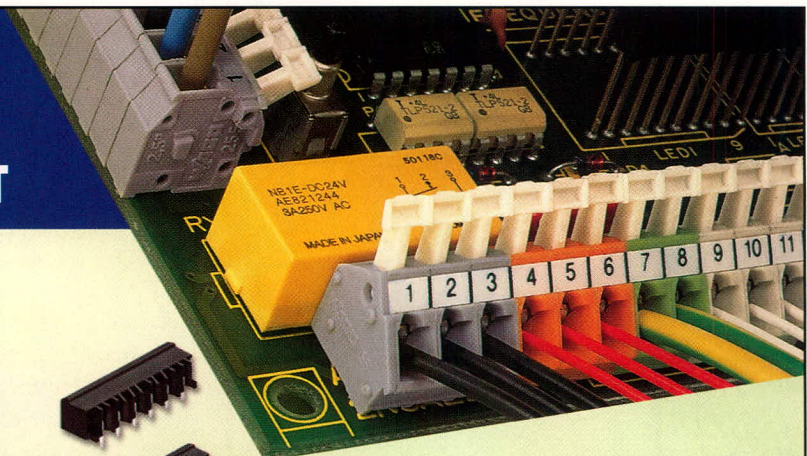
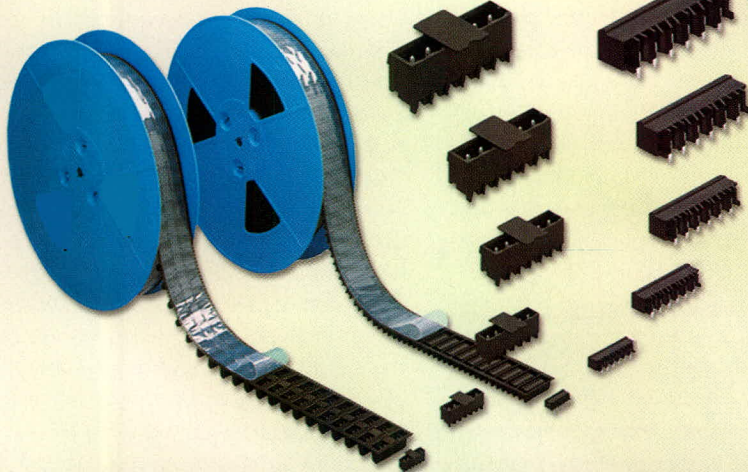
шённого проекта рекомендуется установить этот параметр в состояние «выключено», тогда незаконченные фрагменты проекта не будут исключаться из рассмотрения. По умолчанию для параметра *Trim Unconnected Signals* установлено значение «включено», предписывающее удаление неподключенных компонентов и цепей.

Значение параметра *Replicate Logic to Allow Logic Level Reduction* разрешает или запрещает замену одиночных элементов, которые имеют несколько нагрузок, соответствующим количеством их экземпляров с единственной цепью нагрузки. Данный параметр рекомендуется использовать при создании стратегии распределения ресурсов кристалла для реализации проекта, обеспечивающей быстрое и лёгкое выполнение временных ограничений. Значение «включено», установленное по умолчанию, обеспечивает сокращение количества уровней логики и, тем самым, уменьшение длительности задержек распространения сигналов.

Параметр *Allow Logic Optimization Across Hierarchy* определяет режим оптимизации, выполняемой в про-

Клеммы и соединители для печатных плат

WAGO[®]
INNOVATIVE CONNECTIONS



К монтажу
ГОТОВЫ!

ОФИЦИАЛЬНЫЙ ДИСТРИБЬЮТОР КОМПАНИИ WAGO В РОССИИ И СТРАНАХ СНГ

PROSOFT[®]

Телефон: (495) 234-0636 • Факс: (495) 234-0640 • E-mail: info@prosoft.ru • www.prosoft.ru

Реклама

цессе отображения логического описания проекта на физические ресурсы кристалла. При выборе значения «включено» оптимизация выполняется без сохранения иерархической структуры проекта. По умолчанию используется значение «выключено», при котором в ходе оптимизации учитывается иерархическое представление проекта.

Значение параметра *Map to Input Functions* указывает максимальное количество аргументов (входных сигналов) функций, реализуемых конфигурируемыми логическими блоками CLB семейств FPGA. Выпадающий список возможных значений этого параметра содержит пять элементов: 4, 5, 6, 7 и 8. Значение 4, установленное по умолчанию, соответствует использованию стандартных ресурсов функциональных генераторов (LUT). При выборе других значений допускается реализация функций соответствующего числа переменных за счёт использования ресурсов дополнительной логики CLB. По умолчанию для рассматриваемого параметра предлагается значение 6 при реализации разрабатываемого устройства на базе кристаллов семейства Virtex-5 или 4 при использовании ПЛИС других семейств.

С помощью параметра *Optimization Strategy (Cover Mode)* определяется стратегия оптимизации, выполняемой во время фазы распределения ресурсов CLB кристалла. На этой фазе производится назначение функциональных генераторов CLB для реализации соответствующих функций. В выпадающем списке возможных значений представлено четыре элемента: *Area*, *Speed*, *Balanced*, *Off*. Значение *Area*, установленное по умолчанию, определяет в качестве критерия минимизацию количества используемых таблиц преобразования (LUT) и, следовательно, конфигурируемых логических блоков. При выборе значения *Speed* целью оптимизации является уменьшение задержек распространения сигналов за счёт сокращения количества уровней логики. Значение *Balanced* позволяет сочетать рассмотренные выше стратегии оптимизации. Использование значения *Off* запрещает оптимизацию при распределении ресурсов CLB кристалла.

Параметр *Generate Detailed MAP Report* позволяет изменить уровень

детализации отчёта о выполнении процедуры отображения логического описания проекта на физические ресурсы ПЛИС. При установке разрешающего значения («включено») в отчёт включается дополнительная информация об удалённых избыточных блоках, преобразованных сигналах, перекрёстных ссылках сигналов и символов. По умолчанию используется значение «выключено», запрещающее включение в отчёт дополнительной информации.

Значение параметра *Use RLOC Constraints* разрешает или запрещает учитывать топологические ограничения, устанавливаемые с помощью настройки *RLOC*, которые задают расположение используемых конфигурируемых логических блоков по отношению к другим CLB. По умолчанию установлено значение «включено», запрещающее исключать ограничения относительного расположения *RLOC*. Если параметр *Use RLOC Constraints* переводится в состояние «выключено», то при этом также игнорируются все топологические ограничения, определяемые с помощью *RLOC*, которые содержат некорректную информацию, приводящую к появлению ошибок в процессе размещения и трассировки.

Параметр *Pack I/O Registers/Latches into IOBs* предназначен для управления упаковкой триггеров и защёлок в ячейки ввода-вывода. Выпадающий список содержит четыре возможных значения этого параметра: *Off*, *For Inputs Only*, *For Outputs Only*, *For Inputs and Outputs*. Значение *Off* соответствует нормальному режиму распределения ресурсов, при котором триггеры и защёлки упаковываются в ячейки ввода-вывода только при наличии соответствующих указаний в модулях исходного описания проекта. При выборе значения *For Inputs Only* для упаковки триггеров и защёлок используются только соответствующие входные элементы блоков ввода-вывода, а при значении *For Outputs Only* – выходные элементы. Значение *For Inputs and Outputs*, установленное по умолчанию для всех семейств ПЛИС, кроме Virtex-5, разрешает выполнять упаковку триггеров и защёлок, используя входные и выходные элементы ячеек ввода-вывода. При использовании кристаллов семейства Virtex-5 в качестве значе-

ния по умолчанию предлагается вариант *Off*.

Значение параметра *Disable Register Ordering* разрешает или запрещает упорядочивание триггеров (способ распределения триггеров проектируемого устройства в конфигурируемые логические блоки). По умолчанию установлено значение «выключено», разрешающее упорядочивание триггеров в процессе оптимизации.

С помощью параметра *Maximum Compression* можно включить режим достижения максимальной плотности упаковки при выполнении процедуры отображения логического описания проекта на физические ресурсы кристаллов семейства Virtex-5. По умолчанию данный параметр принимает значение «выключено», при котором указанный режим не используется.

Значение параметра *CLB Pack Factor Percentage* указывает процент конфигурируемых логических блоков кристалла, используемых в тар-процессе. Применяя этот параметр, можно повысить плотность упаковки проекта в кристалл, но это может неблагоприятно сказаться на результатах трассировки (вызвать появление неразведённых цепей). По умолчанию установлено значение 100%. Для его изменения следует активизировать соответствующее поле редактирования, после чего воспользоваться клавиатурой или кнопками в правой части этого поля. Следует обратить внимание на то, что данный параметр не может использоваться по отношению к проектам, предназначенным для реализации на основе ПЛИС семейства Virtex-5.

С помощью параметра *Tri-state Buffer Transformation Mode* задаётся способ отображения буферных элементов с тристабильными выходами при использовании ПЛИС семейств Virtex, Virtex-E, Virtex-II, Virtex-II PRO, Spartan-II и Spartan-III. В выпадающем списке возможных значений представлено четыре элемента: *Aggressive*, *Limit*, *On*, *Off*. При выборе значения *Aggressive* все тристабильные буферные элементы представляются с помощью ресурсов логики ускоренного переноса и каскадирования. Значение *Limit* устанавливает режим частичного преобразования, когда трансфор-

мируется только часть буферных элементов с тристабильными выходами, превышающая ограничения конфигурируемых логических блоков кристалла. При использовании значения *On* выполняется трансформация тристабильных буферных элементов в тех случаях, когда это необходимо. По умолчанию установлено значение *Off*, запрещающее преобразование тристабильных буферных элементов.

Параметр *Map Slice Logic into Unused Block RAMs* разрешает или запрещает привлекать ресурсы неиспользуемой блочной памяти для размещения элементов проектируемого устройства. По умолчанию установлено значение «выключено», запрещающее использовать блочную память для отображения иных элементов.

С помощью параметра *Other Map Command Line Options* предоставляется возможность выполнения дополнительных команд при осуществлении процедуры отображения логического описания проекта на физические ресурсы кристалла. Требуемые команды указываются в поле

редактирования этого параметра через пробел.

КРАТКОЕ ОПИСАНИЕ ПАРАМЕТРОВ, ПРЕДНАЗНАЧЕННЫХ ДЛЯ УПРАВЛЕНИЯ ПРОЦЕДУРАМИ РАЗМЕЩЕНИЯ И ТРАССИРОВКИ ПРОЕКТИРУЕМЫХ УСТРОЙСТВ В КРИСТАЛЛАХ FPGA

Значение параметра *Place and Route Mode* определяет режим выполнения процесса размещения и трассировки. Выпадающий список содержит пять допустимых значений этого параметра: *Normal Place and Route*, *Place Only*, *Route Only*, *Reentrant Route*, *Multi Pass Place and Route*. Значение *Normal Place and Route*, установленное по умолчанию, соответствует нормальному режиму размещения и трассировки, при котором выполняются все процедуры с учётом параметров, указанных разработчиком, или установленные по умолчанию. При выборе значения *Place Only* выполняется только процедура размещения проекта разрабатываемого устройства. Для блокировки процеду-

ры размещения, когда необходимо выполнить только трассировку проекта, следует использовать значение *Route Only*. При выборе значения *Reentrant Route* осуществляется многократное повторение процедур трассировки с целью оптимизации результатов. Последние два режима можно устанавливать, если хотя бы один раз полностью пройдена стадия размещения и трассировки. Вариант *Multi Pass Place and Route* соответствует итерационному режиму выполнения процедур размещения и трассировки, предназначенному для достижения наилучших результатов. Следует обратить внимание на то, что для проектов, реализуемых на базе ПЛИС семейства Virtex-5, доступны только последние три варианта параметра *Place and Route Mode*.

Значение параметра *Place and Route Effort Level (Overall)* устанавливает уровень эффективности процедур размещения и трассировки проектируемого устройства в кристалле. Этот параметр позволяет за счёт выбора более совершенных алгоритмов размещения и трассировки (соответ-

mt xcutivs

cos.ntrprnurs.invstors.nginrs.buyrs.managr.trndsttrs.visionaris.



Реклама

ственно, за счёт увеличения времени выполнения рассматриваемого этапа) достичь более высоких результатов. И наоборот, выбирая менее сложные алгоритмы, можно сократить время выполнения процесса размещения и трассировки, но получить результаты, далёкие от оптимальных. Для сложных проектов уменьшение времени, необходимого для выполнения размещения и трассировки, может привести к появлению неразведённых цепей и увеличению задержек распространения сигналов. В выпадающем списке возможных значений данного параметра представлено три варианта, расположенных в порядке возрастания уровня эффективности результатов размещения и трассировки: *Standard*, *Medium*, *High*. Значение *Standard*, установленное по умолчанию, позволяет минимизировать время размещения и трассировки за счёт низкого уровня оптимизации этих процессов. При выборе значения *High* достигаются наилучшие результаты, но существенно увеличивается время выполнения всех процедур.

Параметры *Placer Effort Level (Overrides Overall Level)* и *Router Effort Level (Overrides Overall Level)* предназначены для раздельной установки уровня эффективности результатов размещения и трассировки соответственно. Выпадающие списки допустимых значений этих параметров содержат четыре варианта, расположенных в порядке повышения уровня эффективности получаемых результатов: *None*, *Standard*, *Medium*, *High*. Значение *Standard* позволяет минимизировать время выполнения процедур, но при этом получить самый низкий уровень эффективности. Для достижения наилучших результатов следует выбрать значение *High*, которое предписывает использовать комплексные алгоритмы размещения и трассировки, требующие максимального времени исполнения. В большинстве случаев рекомендуется использовать значение *None*, установленное по умолчанию, которое не оказывает никакого влияния на процессы размещения и трассировки. При этом управление этими процессами осуществляется с помощью предыдущего параметра. Если для какого-либо из параметров – *Placer Effort Level (Overrides Overall Level)* и *Router Effort Level (Overrides Overall Level)* – задано

значение, отличное от *None*, то оно имеет более высокий приоритет по сравнению со значением параметра *Place and Route Effort Level (Overall)*. Следует учитывать, что при выполнении процедур размещения и трассировки проектов, реализуемых на базе кристаллов семейства Virtex-5, параметры *Place and Route Effort Level (Overall)* и *Placer Effort Level (Overrides Overall Level)* не используются.

Значение параметра *Extra Effort (Highest PAR level only)* определяет возможность выделения дополнительного времени для выполнения процедур размещения и трассировки, необходимого для удовлетворения наиболее сложным временным ограничениям проекта. Этот параметр используется только в том случае, когда *Place and Route Effort Level (Overall)* принимает значение *High*. Выпадающий список возможных значений параметра *Extra Effort (Highest PAR level only)* содержит три варианта: *None*, *Normal*, *Continue on Impossible*. По умолчанию установлено значение *None*, которое запрещает выделение дополнительного времени. При выборе значения *Normal* процесс размещения и трассировки осуществляется до тех пор, пока выполняются заданные разработчиком временные ограничения, и прекращается при невозможности удовлетворения указанным условиям. Значение *Continue on Impossible* устанавливает режим выполнения процедур размещения и трассировки до того момента, пока не прекратится повышение эффективности достигаемых результатов, без учёта возможности удовлетворения заданным временным ограничениям.

С помощью параметра *Starting Placer Cost Table (1–100)* можно указать начальное значение, соответствующее стартовому индексу таблицы весовых коэффициентов, который используется в первой итерации процесса размещения и трассировки. Установленное число (в диапазоне от 1 до 100) является базовым при вычислении этого значения в последующих итерациях. Для каждого фактора, влияющего на результаты реализации проекта, как, например, временные и топологические ограничения, длина соединений, задаётся весовой коэффициент, определяющий его приоритет. Каждой стратегии размещения и трассировки соответствует определённое сочетание

весовых коэффициентов, образующих таблицу весов. По умолчанию для этого параметра используется значение 1, которое может быть изменено с помощью клавиатуры после активизации соответствующего поля редактирования. При выполнении процесса размещения и трассировки проектируемых устройств, предназначенных для реализации на базе ПЛИС семейства Virtex-5, параметр *Starting Placer Cost Table (1–100)* не применяется.

Параметр *Use Timing Constraints* определяет, будут ли средствами размещения и трассировки приниматься во внимание временные ограничения проекта. При включенном значении этого параметра, установленном по умолчанию, оптимизация в процессе размещения и трассировки производится с учётом всех временных ограничений, указанных в модулях исходных описаний проекта и файлах ограничений UCF и NCF. Если для параметра *Use Timing Constraints* задано значение «выключено», то средства размещения и трассировки игнорируют всю информацию о временных ограничениях.

С помощью параметра *Use Bonded I/Os* разрешается или запрещается размещение внутренней интерфейсной логики в ячейки ввода-вывода, подключаемые к выводам кристалла, которые не используются при реализации проекта. По умолчанию для этого параметра установлено значение «выключено», при котором внутренняя интерфейсная логика распределяется в ячейки ввода-вывода, не подключенные к контактам ПЛИС. При переводе данного параметра в состояние «включено» необходимо убедиться в том, что соответствующие выводы кристалла не используются для подключения к внешним цепям, в том числе к цепям питания и земли. Следует учитывать, что неподключенные контакты кристалла являются источником помех, которые могут привести к сбоям в работе ПЛИС.

Значение параметра *Generate Asynchronous Delay Report* разрешает или запрещает генерацию отчёта об асинхронных задержках сигналов в процессе размещения и трассировки проектируемого устройства в кристалле. По умолчанию этот параметр принимает значение «выключено», которое блокирует формирование указанного отчёта.

Параметр *Generate Clock Region Report* предназначен для управления процессом генерации отчёта, содержащего сведения об используемых ресурсах для каждого локального тактового сигнала и возможных конфликтах между локальными и глобальными сигналами синхронизации. По умолчанию для данного параметра установлено значение «выключено», запрещающее формирование указанного отчёта.

Значение параметра *Generate Post-Place & Route Static Timing Report* определяет необходимость запуска процедуры анализа статических временных параметров после выполнения размещения и трассировки проекта в кристалле. При значении «включено», установленном по умолчанию, средства САПР серии Xilinx ISE автоматически формируют отчёт о результатах выполненного временного анализа.

С помощью параметра *Generate Post-Place & Route Simulation Model* осуществляется управление процессом автоматического формирования полной временной модели проектируемого устройства. По умолчанию используется значение «выключено»,

запрещающее автоматическое создание полной временной модели после выполнения процедур размещения и трассировки проектируемого устройства в кристалле.

Параметр *Number of PAR Iterations* (0–100) позволяет указать предельно допустимое число итераций при выполнении процесса размещения и трассировки проектируемого устройства в кристалле. По умолчанию для данного параметра предлагается значение, равное 3.

Параметр *Number of Results to Save* (0–100) применяется для определения количества сохраняемых файлов NCD, которые используются для последующего выбора наилучших результатов процесса размещения и трассировки проекта в кристалле. При выборе нулевого значения этого параметра сохраняются все файлы NCD, формируемые на различных итерациях данного процесса.

Значение параметра *Save Results in Directory (.dir will be appended)* задаёт название каталога, в который записываются отчёты о выполнении итераций процесса размещения и трассировки проектируемого устройства в

кристалле. По умолчанию используется каталог *mppr_result*. Параметры *Number of PAR Iterations* (0–100), *Number of Results to Save* (0–100) и *Save Results in Directory (.dir will be appended)* доступны только при выборе итерационного режима выполнения процедур размещения и трассировки (когда для параметра *Place and Route Mode* выбрано значение *Multi Pass Place and Route*) и не используются в процессе реализации разрабатываемых устройств на основе ПЛИС семейства Virtex-5.

Параметр *Power Reduction* предоставляет возможность проведения дополнительной оптимизации в процессе трассировки проектируемого устройства в кристалле с целью минимизации потребляемой мощности. По умолчанию для данного параметра установлено значение «выключено», которое запрещает выполнение указанной оптимизации.

С помощью параметра *Other Place & Route Command Line Options* можно указать дополнительные команды, предназначенные для выполнения в процессе размещения и трассировки разработанного проекта в кристалле. ©

Продолжение следует.



Регистрация online – Ваше преимущество: www.electronica.de/ticket

meet executives

ceos.entrepreneurs.investors.engineers.buyers.managers.trendsetters.visionaries.

get the whole picture

electronica – крупнейшее событие в сфере электроники. На выставке представлены: электронная аппаратура подвижных объектов, беспроводная связь, встраиваемые системы и микро/нано-технология. На этом международном форуме Вы можете вступить в прямой контакт с экспертами, руководителями и разработчиками этой отрасли. www.electronica.de

Посетите также сопутствующее мероприятие  hybridica www.hybridica.de

Контакт: 000 Messe München MAWY, тел. (495) 725 61 65, messe-muenchen@mawy.de



electronica 2008
components | systems | applications

23-я ведущая всемирная выставка

Новая мюнхенская ярмарка
11 – 14 ноября 2008 г.

Реклама



Оптика компании Fraen SRL

- Может использоваться для белых и цветных светодиодов
- Позволяет получать различные значения углов: от 20° до 60° для белых светодиодов и от 10° до 30° для цветных светодиодов
- Температурный диапазон эксплуатации: -40...+85°C



ROCKET-SS



ROCKET-M



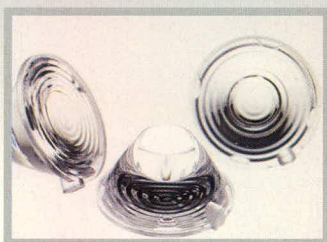
ROCKET-O

Оптика компании Ledil

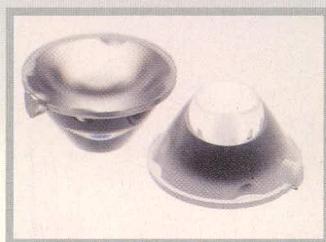
- Может использоваться для белых и цветных светодиодов
- Высокая стойкость к воздействию УФ и температуры (105°C)
- Позволяет получить значения углов от 4° до 30°
- Позволяет получить разные формы кривой силы света – симметричную и несимметричную

Оптика компании Carclo

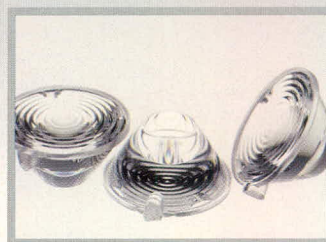
- Может также использоваться для белых и цветных светодиодов
- Высокая стойкость к воздействию УФ и температуры (105°C)
- Позволяет получить значения углов от 5° до 40°
- Позволяет получить разные формы кривой силы света – симметричную и несимметричную



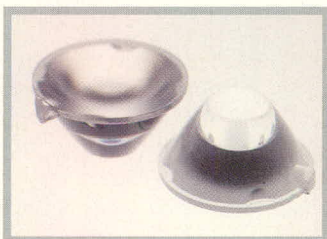
Ripple Medium



Frosted Medium



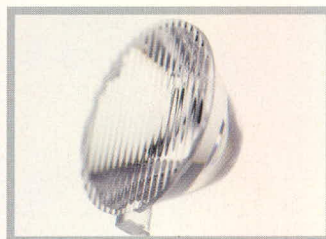
Ripple Wide



Frosted Wide



Elliptical



Elliptical Orthogonal

реклама

ЭКСКЛЮЗИВНЫЙ ПОСТАВЩИК ПРОДУКЦИИ XLIGHT В РОССИИ И СТРАНАХ СНГ

PROSOFT®

Телефон: (495) 232-16-52 • E-mail: info@xlight.ru • Web: www.xlight.ru

ФОРМУЛА УСПЕХА:

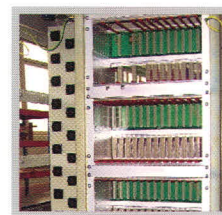
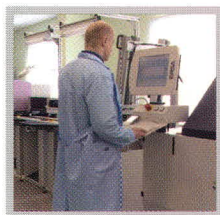
ИДЕИ ЗАКАЗЧИКА,

РЕАЛИЗАЦИЯ – ФАСТЕКО



КОНТРАКТНОЕ ПРОИЗВОДСТВО ЭЛЕКТРОНИКИ СРЕДНЕЙ И ВЫСШЕЙ КАТЕГОРИИ СЛОЖНОСТИ

- **Приоритеты** – проектам полного цикла производства
- **Комплексные проекты:** от разработки опытного образца до выпуска серийных изделий
- **Лицензии и сертификаты** на производство электронного оборудования
- **Планирование поставок** готовых изделий по графикам заказчика



- Автоматизированный монтаж печатных плат любой сложности, все типы плат и компонентов.
- Корпусная сборка электронных узлов, крейтов, шкафов и блоков; сборка, тестирование и программирование промышленных компьютеров и контроллеров без ограничений в технологиях.
- Поставка печатных плат любой сложности, соответствие стандартам IPC и ГОСТ. Консультации, доработка.
- 100% комплектование электронными компонентами производственных программ. Регистрация проектов, долгосрочные программы, склад.
- 100% контроль качества: оптический и рентген-контроль, паспортизация изделий на всех этапах производства, служба контроля качества, ОТК.
- Изготовление лицевых приборных панелей, шильдов, деталей корпусов, радиаторов.
- Изготовление кабелей, жгутов.
- Дизайн-центр по разработке электронного оборудования: от модулей до программно-аппаратных комплексов.

ЭЛЕКТРОНИКА
КОМПОНЕНТЫ • ОБОРУДОВАНИЕ • ТЕХНОЛОГИИ

ChipEXPO

ОКТАБРЬ 1-3
-2008

6-Я МЕЖДУНАРОДНАЯ ВЫСТАВКА
РОССИЯ • МОСКВА • ЭКСПОЦЕНТР

**ВЕДУЩАЯ РОССИЙСКАЯ
ВЫСТАВКА ПРИГЛАШАЕТ!**

СОВМЕСТНО С ВЫСТАВКОЙ

DISPLAY

ПРИ ПОДДЕРЖКЕ



Министерство промышленности
и энергетики Российской Федерации
Федеральное агентство по промышленности
Департамент науки и промышленной
политики города Москвы
Московская торгово-промышленная палата
Российская Инженерная Академия

ИНФОРМАЦИОННАЯ
ПОДДЕРЖКА



www.chipexpo.ru