



Использование технологии объединения ресурсов для создания безопасных отказоустойчивых военных систем

Керри Джонсон, Пол Леру

Сетевые военные технологии в значительной степени зависят от взаимосвязанных платформ, средств вооружения и связи, а также сенсорных систем, каждая из которых содержит в себе интеллектуальные возможности, что делает её уязвимой для программных ошибок, атак злоумышленников и просто неправильно написанного кода. Одним из способов гарантированной защиты глобальной информационной сети от воздействия неисправностей её отдельных систем является использование операционных систем с технологией объединения ресурсов. Использование запатентованной QNX технологии адаптивной декомпозиции позволяет обеспечить приложениям гарантированное реальное время, нейтрализовать угрозы и защитить систему.

Информационная система GIG предназначена для того, чтобы помогать участникам военных действий распознавать и уничтожать неприятельские угрозы с беспрецедентной эффективностью благодаря обеспечению доступа к точной и своевременной информации почти из любого местоположения. Тем не менее требование GIG о том, что все военные системы должны иметь сетевую архитектуру, неизбежно приводит к появлению в сети собственных угроз, в том числе вирусов, атак на отказ в обслуживании (DoS) и других форм компьютерных диверсий. Чтобы остановить распространение таких атак и обеспечить непрерывную готовность критически важных служб, технология объединения предоставляет гарантированную долю компьютерных ресурсов каждой программной подсистеме.

ОГРАНИЧЕННЫЕ РЕСУРСЫ

Обеспечение надёжности и безопасности сетевых военных систем является существенной проблемой, которую значительно усугубляет сложность современного программного обеспечения. Сложность системы способна подорвать её надёжность просто потому, что с ростом объёма кода системы повышается вероятность проявления ошибок кодирова-

ния и непредвиденных взаимодействий между программными компонентами системы в процессе её эксплуатации. Сложность программного обеспечения также способна причинить ущерб безопасности, поскольку хакеры, как правило, используют такие ошибки при желании повредить систему или проникнуть в неё. К сожалению, никакой объём тестирования не может полностью устранить

эти проблемы, так как ни один тестовый комплект не способен предусмотреть все ситуации, которые могут произойти в сложной программной системе.

Процесс разработки программного обеспечения для военных систем создаёт дополнительные сложности. Например, интегратору, который выполняет сборку наземного транспортного средства, может потребоваться скомпо-



Рис. 1. Подключение программных компонентов в микроядерной операционной системе



Рис. 2. Группировка программных процессов в виртуальные разделы и передача управляющих воздействий от ядра по шине передачи сообщений

новать прикладные программы одного поставщика, стеки протоколов — другого, операционную систему реального времени — третьего и встраиваемую базу данных — четвёртого. Затем интегратор должен объединить эти компоненты с многочисленными программными подсистемами внутренней разработки, которые написаны разными группами разработчиков. На рис. 1 показаны некоторые из многочисленных программных компонентов, которые может включать в себя такая система.

При использовании параллельных процессов проектирования неизбежно возникают проблемы с производительностью на стадии интеграции, когда различные подсистемы впервые начинают конкурировать друг с другом за процессорное время и другие системные ресурсы. Подсистемы, которые хорошо работали в отдельности, реагируют медленно или не реагируют вообще. К сожалению, многие из таких проблем проявляются только во время интеграции и проверочных испытаний, когда затраты на повторное проектирование и кодирование программного обеспечения максимальны.

Чтобы обеспечить безопасное функционирование системы и успешную интеграцию её программных подсистем, интегратор должен реализовать архитектуру, которая не позволяет компонентам и подсистемам повреждать и монополизировать компьютерные ресурсы (например, память и процессорное время), необходимые другим подсистемам. Теоретически интеграторы могли бы достичь этой цели с помощью технологии аппаратного объединения - подхода, в котором каждая программная подсистема или группа подсистем работает на отдельной плате или узле. Такой подход способен локализовать сбои и снизить конкуренцию за совместно используемые ресурсы. Тем не менее в военных системах существует тенденция к увеличению объёма функциональности, интегрируемой в устрой-

ство. Это не только снижает затраты («чем меньше устройств, тем дешевле»), но и сводит к минимуму вес и энергопотребление системы.

БЕЗОПАСНЫЕ РАЗДЕЛЫ

Для того чтобы решить проблемы безопасности и интеграции, некоторые архитектуры помещают группы программных процессов в виртуальные разделы, или *блоки*, каждому из которых выделяется заранее определённое множество ресурсов, в том числе процессорное время (рис. 2). Таким образом система не позволяет процессам, которые находятся в каком-либо блоке, непреднамеренно или злоумышленно монополизировать ресурсы, необходимые процессам в других блоках. Многие системы оборонно-космической промышленности, использующие технологию объединения, соответствуют спецификации ARINC 653, которая обеспечивает хорошо известный, хотя и несколько жёсткий и неэффективный подход к объединению ресурсов.

Среди других возможностей блоков приложений — защита памяти в операционных системах, которые управляют доступом ко всей памяти с помощью диспетчера памяти. Например, операционная система на основе микроядра может разделить приложения, драйверы устройств, стеки протоколов и файловые системы на отдельные процессы с защищённой памятью. Если какой-либо процесс, такой как драйвер устройства, попытается осуществить доступ к памяти, находящейся за пределами своего контейнера, диспетчер памяти уведомит об этом операционную систему, которая затем сможет завершить процесс и перезапустить его.

Этот подход обеспечивает прямое и значительное улучшение надёжности системы:

- не позволяет ошибкам в коде одного процесса повреждать другие процессы и ядро операционной системы;
- даёт разработчику возможность быстро обнаруживать, диагностировать и

исправлять нарушения, локализация которых другими методами может занимать несколько недель;

- значительно сокращает время послеаварийного восстановления: в случае нарушения памяти система может вместо перезагрузки просто перезапустить процесс, который вызвал сбой.

ГАРАНТИЯ ДОСТУПНОСТИ РЕСУРСОВ

Тем не менее для создания надёжной системы требуется не только распределить функциональность по отдельным областям памяти. Для многих систем критически важно гарантировать доступность ресурсов. Если лишить ключевую подсистему процессорных циклов, то службы, которые она предоставляет, окажутся недоступными пользователям. Например, при атаке на отказ в обслуживании внешняя система может бомбардировать устройство запросами, которые должны обрабатываться высокоприоритетным процессом. Затем этот процесс перегружает процессор и лишает другие процессы процессорных циклов, делая систему непригодной для использования.

Кроме того, во многих случаях добавление программной функциональности в систему способно «переполнить» её и отнять процессорное время у существующих приложений. Исторически единственным решением этой проблемы была модификация оборудования или перепроектирование программного обеспечения.

ПЛАНИРОВЩИКИ С ФИКСИРОВАННЫМ ОБЪЕДИНЕНИЕМ

Для разрешения описанных проблем в некоторых операционных системах используется планировщик с фиксированным объединением, который обычно основан на спецификации ARINC 653 и позволяет системному разработчику объединять процессы в блоки и выделять долю процессорного времени каждому блоку. При таком подходе ни один процесс не может израсходовать больше процессорного времени, чем статически выделено его блоку (например, 20 процентов).

Тем не менее планировщики с фиксированным объединением имеют свои недостатки. Поскольку алгоритм планирования является фиксированным, блоки, которые не выполняют работу, простаивают в течение выделенных им процессорных циклов. В это время другие блоки не могут получить доступ к

непроизводительным циклам, даже если заняты работой и могли бы воспользоваться дополнительным процессорным временем. Такой подход растрчивает ценные и доступные процессорные циклы и не позволяет системе справляться с пакетными запросами. Из-за правила «пользуйся или теряй» планировщики с фиксированным объединением способны использовать процессор лишь на 70 процентов.

Этот предел использования процессора ставит системного разработчика перед несколькими нежелательными альтернативами: воспользоваться более быстрым тепловыделяющим и дорогим процессором, ограничить объём функциональности программного обеспечения до уровня, с которым способна работать система или просто смириться со сниженной производительностью. Ограниченное использование процессора также является кошмаром для архитектур, в которых необходимо резервировать значительную долю процессорного времени для будущих приложений и расширений системы.

Кроме того, согласно стандарту ARINC приложениям необходимо использовать интерфейс APEX, для того чтобы запрашивать службы операционной системы и взаимодействовать с другими приложениями. Это ограничение не позволяет приложениям использовать преимущества безопасного объединения.

ОБЪЕДИНЕНИЕ РЕСУРСОВ НА МНОГояДЕРНЫХ ПРОЦЕССОРАХ

Как и системы в любой другой индустрии, военные компьютеры и подсистемы управления радаром, полётами и датчики становятся всё более сложными и требуют значительной вычислительной мощности. Многоядерные процессоры предоставляют идеальную возможность увеличить производительность таких систем, обеспечивая значительно более высокую производительность на единицу мощности, веса и площади, чем традиционные однопроцессорные микросхемы. Фактически у системных разработчиков почти нет альтернативы использованию многоядерной технологии, поскольку она лежит в основе большинства новых процессорных архитектур.

Таким образом, операционная система должна иметь возможность поддерживать объединение ресурсов на многоядерном оборудовании. К сожалению, большинство существующих операционных систем реального времени, в том

числе тех, которые включают в себя планировщики с поддержкой блоков, способны управлять лишь одним процессором или процессорным ядром в каждый момент времени. В результате разработчики вынуждены запускать отдельную копию ОС РВ на каждом ядре многоядерной микросхемы. Поскольку ни одна такая копия не управляет всей системой, решение сложной задачи управления общедоступными аппаратными ресурсами микросхемы, в том числе физической памятью и периферийными устройствами, а также обработкой прерываний, возлагается на разработчика приложений, а не на операционную систему. Чтобы избежать этой сложности, системным разработчикам следует выбрать операционную систему реального времени, которая способна одновременно управлять множественными ядрами, контролировать общие ресурсы и обеспечивать динамическое распределение загрузки между ядрами, при этом гарантируя выделение ресурсов.

АДАПТИВНАЯ ДЕКОМПОЗИЦИЯ

Запатентованная технология адаптивной декомпозиции компании QNX Software Systems позволяет выделять приложениям и процессам гарантированный ресурс процессорного времени при полной загрузке системы, а также динамически распределяет свободные циклы работы процессора в периоды его малой загрузки.

Технология адаптивной декомпозиции описана в статье Р. Кипрушенкова «Снижение стоимости разработки промышленных систем управления посредством использования адаптивной декомпозиции системных ресурсов», опубликованной в журнале «СТА» 1/2007.

Адаптивное объединение позволяет создавать защищённые системы, повысить эффективность использования процесса, быстро начать работу и обеспечивает ряд других преимуществ, в том числе:

- возможность использования приоритетного планирования в реальном времени при небольшой загрузке, позволяющего сохранять в системах существующие алгоритмы планирования;
- возможность вводить планировщик с объединением в существующие системы, не изменяя код, что позволяет пользователям запускать существующие POSIX-приложения в блоке;
- управляемое достижение 100% использования процессора, что позволяет интеграторам реализовать пре-

имущества временного объединения без применения более быстрых и дорогостоящих процессоров;

- гарантированное выделение процессорных циклов процессам обнаружения сбоев и восстановления в количестве, достаточном для устранения программных сбоев, что сокращает среднее время восстановления;
- предоставление операторам возможности удалённого мониторинга системы и обнаружения неисправностей в ней без нарушения работоспособности критически важных приложений;
- предотвращение захвата всего процессорного времени с помощью атак на отказ в обслуживании и атак с использованием вредоносных программ.

Несмотря на то что адаптивное объединение обеспечивает большую гибкость, в некоторых ситуациях желательно использовать фиксированное планирование. Чтобы выполнить это требование, реализация адаптивного объединения должна обеспечивать системному разработчику возможность задавать в системе фиксированные бюджеты блоков без «одалживания» процессорного времени. Этот подход позволяет системному разработчику выбирать алгоритм планирования, который наилучшим образом удовлетворяет потребности его приложений.

ПРОТИВОРЕЧИВЫЕ ТРЕБОВАНИЯ

Рынок встраиваемых систем становится столь сложным, что без какой-либо формы объединения системным разработчикам и разработчикам программного обеспечения трудно удовлетворять противоречивые требования надёжности, производительности, безопасности, вывода системы на рынок и новых возможностей.

Объединение ресурсов позволяет поставщикам с лёгкостью интегрировать подсистемы, которые созданы многочисленными программными командами, субподрядчиками и сторонними разработчиками, обеспечивает работу новых и усовершенствованных компонентов без ущерба для текущего функционирования системы и останавливает распространение атак на отказ в обслуживании и других сетевых воздействий. Если решение с технологией объединения также предоставляет гибкий, эффективный планировщик, который позволяет использовать процессор на 100%, поставщики могут реализовать эти преимущества без затрат на более быстрое и дорогое оборудование. ●

IMBA-X9654 — промышленная материнская плата с поддержкой процессора Intel Core 2 Quad

Компания IEI Technology — один из ведущих производителей комплектующих для промышленных компьютерных систем — объявляет о выпуске своей новой многофункциональной промышленной материнской платы.

IMBA-X9654 представляет собой промышленную материнскую плату, поддерживающую современные процессоры Intel® Core™2 Quadro и Intel® Core™2 Duo, сохраняя при этом возможность использования предыдущих линеек процессоров на базе разъема LGA775 (Pentium® D, Pentium® 4 и Celeron® D). Плата IMBA-X9654 обладает производительностью систем серверного класса.

Плата IMBA-X9654 построена на чипсете Intel Q965, поддерживающем до 8 Гбайт памяти DDR2 800.

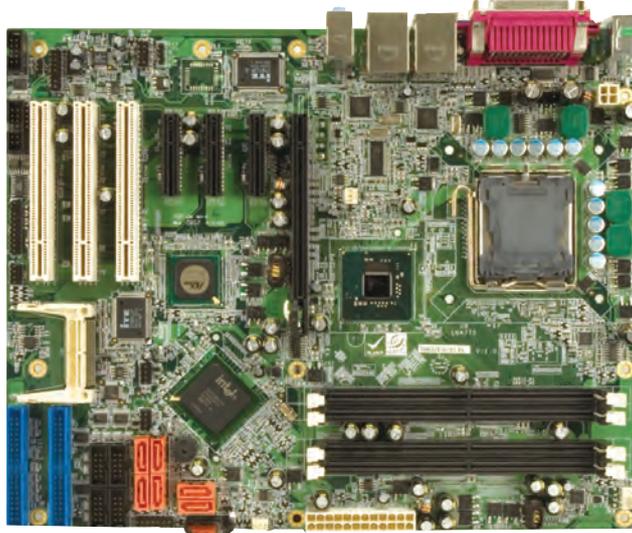
Встроенная в чипсет графическая подсистема Intel GMA 3000 обеспечивает высокую производительность графики и масштабируемость энергопотребления. Одними из основных ее характеристик являются

поддержка DirectX 9.0, Shader Model 2.0 и объема видеопамати до 256 Мбайт. Среди других особенностей IMBA-X9654 следует отметить ее широкие функциональные возможности. В частности, она имеет

Express x4. Использование возможностей высокоскоростной технологии PCI Express в сочетании с производительностью Intel Core 2 Duo позволяет создавать на платформе IMBA-X9654 мощные компьютерные решения.

В составе материнской платы имеется разъем для установки модуля TPM (Trusted Platform Module), который позволяет обеспечить контроль доступа к информации на физическом уровне. (Авторизация и доступ к данным осуществляется через идентификацию специфического носителя. Таким образом, программный взлом становится невозможным).

Промышленные материнские платы IEI формата ATX являются идеальным решением для заказчиков, использующих продукты коммерческого класса, но испытывающих потребность в обеспечении долговечности, надежности и управляемости, которые характерны для изделий промышленного назначения.



2×Gb LAN, 6×SATA II (с поддержкой RAID 0, 1, 5, 10), 6×COM, LPT, 8×USB 2.0, HD Audio, а также большие возможности расширения системы. Плата оснащена разъемами 3×PCI, 1×PCI Express x16, 3×PCI



На гребне волны



KINO-9654G4

Материнская плата формата Mini-ITX с ЦП Intel® Core™ Extreme, VGA, 4×PCIe GbE, USB 2.0 и SATA II



PCIЕ-9650

Промышленная плата стандарта PICMG 1.3 с ЦП Intel Core 2 Quad LGA775, VGA, 2×PCIe GbE, SATA II и USB 2.0



IMBA-X9654

Материнская плата формата ATX с ЦП Intel Core 2 Quad FSB 553/800/1066 МГц, VGA, двухканальной памятью DDR2, LPT, 6×SATA II, 8×USB 2.0 и 6×COM



Ниеншанц-Автоматика

www.iei.ru | ipc@niz.ru

Телефон: +7 (812) 326 5924 / +7 (495) 980 6406

Компания IPC2U

www.ieiworld.ru | sales@ipc2u.ru

Телефон: +7 (495) 232 0207 Факс: +7 (495) 232 0327

www.ieiworld.com