

# ПЛИС фирмы Gowin Semiconductor: номенклатура, характеристики, разработка приложений

Павел Редькин (ppr1@yandex.ru)

Предлагаемая статья содержит сведения справочно-информационного характера по программируемым логическим интегральным схемам (ПЛИС), производимым китайской фирмой GOWIN Semiconductor Corp. Помимо обзора всей номенклатуры ПЛИС GOWIN с указанием основных характеристик и особенностей каждого их семейства, в первой части статьи содержится информация о базовых характеристиках и параметрах каждой серии ПЛИС внутри этих семейств и каждой линейки ПЛИС внутри этих серий, представленная в табличной форме. Статья предназначена для разработчиков электронной аппаратуры на ПЛИС и студентов специальностей, связанных с цифровой электроникой.

## Часть 1. Номенклатура производимых устройств

### Введение

В настоящее время в мире насчитывается около десятка крупнейших производителей программируемых логических интегральных схем (ПЛИС), крупнейшие из которых: Xilinx, Intel (Altera), Lattice Semiconductor, Actel, Atmel. Наряду с перечисленными «китами» программируемой логики разработкой и производством ПЛИС успешно занимается сравнительно молодая китайская компания GOWIN.

Основанная в 2014 году корпорация GOWIN Semiconductor Corp [1] со штаб-квартирой в Китае, отделениями в Корее, США и Тайване осуществляет разработку и производство ПЛИС на своих производственных площадях. Номенклатура производимой компанией продукции включает широкий ассортимент, состоящий из нескольких семейств программируемых логических устройств, инструментального программного обеспечения для проектирования электронной аппаратуры на базе своих ПЛИС, ядер интеллектуальной собственности (IP-ядер), эталонных образцов и наборов для разработки. Корпорация GOWIN декларирует своё стремление обслуживать клиентов на потребительском, промышленном, коммуникационном, медицинском и автомобильном рынках по всему миру.

Важной особенностью продукции GOWIN является её низкая стоимость –

ПЛИС от GOWIN в разы дешевле аналогичных по параметрам устройств от других вышеперечисленных производителей.

В настоящее время вся продукция ПЛИС от GOWIN представлена тремя семействами: LittleBee, Arora и Arora V. Каждое из семейств включает несколько серий ПЛИС, как показано в табл. 1.

Каждая из серий ПЛИС в каждом семействе включает линейку из одного или более устройств. В рамках первой части предлагаемой статьи приведена краткая обобщённая характеристика ПЛИС каждого из семейств. Вся информация по всем доступным устройствам, включая руководства пользователя и рекомендации по применению каждой серии ПЛИС GOWIN, представлена для бесплатной загрузки на сайте [www.gowinsemi.com](http://www.gowinsemi.com). Для доступа к ней необходимо зарегистрироваться на указанном сайте.

### 1. Семейство ПЛИС LittleBee

Семейство продуктов GOWIN LittleBee предлагает энергонезависимые ПЛИС типа FPGA с логической матрицей на основе Flash-памяти, с малым количеством логических ресурсов (до 9К ячеек LUT4), с малым и средним количеством пользовательских линий ввода-вывода (I/O) (от 25 до 276), несколькими поддерживаемыми интерфейсами, реализованными в ПЛИС в виде аппаратных ядер (MIPI CSI-2, MIPI DSI, LVDS, USB 2.0, Ethernet, HDMI, MIPI I3C), встроенной

оперативной памятью, дополнительной пользовательской Flash-памятью, встроенными модулями аппаратных умножителей, цифровых сигнальных процессоров (DSP), модулями PLL, защитой логической матрицы от считывания.

В семействе также имеются устройства, оптимизированные для приложений с низким энергопотреблением.

Часть устройств из семейства LittleBee имеют встроенные аппаратные процессорные ядра ARM Cortex-M, Synopsys ARC, а также так называемые ядра защиты Security Core и аппаратные ядра Bluetooth LE, то есть являются не «чистыми» ПЛИС, а так называемыми системами на кристалле (SoC), объединяющими в своём составе программируемую логику и процессорное ядро, выполняющее пользовательскую программу из встроенной памяти. Процессорное ядро и программируемая логика могут взаимодействовать как друг с другом, так и с внешними устройствами через набор внутренних шин, внешних интерфейсов и через линии GPIO.

Доступная в настоящее время номенклатура серий семейства GOWIN LittleBee представлена в табл. 2–8. Данные взяты с сайта GOWIN Semiconductor Corp [1].

Типичные характеристики ПЛИС семейства LittleBee следующие:

- техпроцесс по нормам 55 нм;
- исполнение в широкой линейке малогабаритных корпусов (около сорока типоразмеров): от CS30 размерами 2,3×2,4 мм до LQ176 размерами 20×20 мм;
- встроенная Flash-память, используемая в устройстве в качестве памяти хранения конфигурации, а также в качестве пользовательской памяти;
- гибкая система программирования, позволяющая использовать для программирования (загрузки конфигурации) следующие режимы и интерфейсы: JTAG, MSPI, SSPI, I<sup>2</sup>C

Таблица 1. Номенклатура производимых ПЛИС GOWIN с разбивкой по семействам и сериям

Семейство	Серия	Плотность (количество LUT на кристалле)	Дополнительные особенности устройства
LittleBee (Матрица FPGA на основе Flash)	GW1N	1К, 2К, 4К, 9К	–
	GW1N-A	1К, 2К, 4К	Для автомобильных приложений
	GW1NZ	1К	Ультранизкое энергопотребление
	GW1NS	4К	Встроенное аппаратное процессорное ядро MCU Cortex-M3
	GW1NR	1К, 2К, 4К, 9К	Встроенная память PSRAM
	GW1NSR	4К	Встроенное аппаратное процессорное ядро MCU Cortex-M3 + встроенная память PSRAM
	GW1NSE	4К	Встроенное аппаратное процессорное ядро MCU Cortex-M3 + защита матрицы FPGA
	GW1NSER	4К	Встроенное аппаратное процессорное ядро MCU Cortex-M3 + защита матрицы FPGA + встроенная память PSRAM
Arora (Матрица FPGA на основе SRAM)	GW2A	20К, 55К	–
	GW2A-A	20К	Для автомобильных приложений
	GW2AN	10К, 20К, 55К	Встроенная память Flash
	GW2AR	20К	Встроенная память SDRAM
	GW2ANR	20К	Встроенная память Flash + встроенная память SDRAM
AroraV (Матрица FPGA на основе SRAM)	GW5A	23К, 138К	Поддержка DDR3 + встроенный АЦП
	GW5AT	23К, 138К	Встроенные высокоскоростные приёмопередатчики + поддержка PCI + поддержка DDR3 + встроенный АЦП

Таблица 2. ПЛИС GOWIN серии GW1N

Устройство	GW1N-1	GW1N-1P5	GW1N-2	GW1N-4	GW1N-9	GW1N-1S
Количество ячеек LUT4	1152	1584	2304	4608	8640	1152
Количество ячеек Flip-Flop (FF)	864	1584	2016	3456	6480	864
Теневая память SRAM, бит	0	12 672	18 432	0	17 280	0
Блочная память SRAM (BSRAM), бит	72К	72К	72К	180К	468К	72К
Количество блоков BSRAM	4	4	4	10	26	4
Пользовательская память Flash, бит	96К	96К	96К	256К	608К	96К
Количество умножителей 18×18	0	0	0	16	20	0
Количество PLL	1	1	1	2	2	1
Количество банков линий I/O	4	6	6	4	4	3
Максимальное количество линий I/O	120	125	125	218	276	44
Напряжение питания ядра у низковольтного устройства (LV), В	1,2	1,2	1,2	1,2	1,2	1,2
Напряжение питания ядра у обычного устройства (UV), В	1,8–3,3	1,8–3,3	1,8–3,3	2,5–3,3	2,5–3,3	–

(ведомый), CPU, SERIAL, AUTOBOT, DUALBOOT;  
 ● поддержка интерфейсов в виде аппаратных ядер MIPI CSI-2, MIPI DSI, LVDS, HDMI, USB 2.0, Ethernet, MIPI I<sup>3</sup>C;

● наличие встроенной защиты, позволяющей осуществить шифрование битового потока конфигурации и защиты конфигурации от чтения;  
 ● наличие интегрированной памяти PSRAM;

● наличие аппаратных процессорных ядер ARM Cortex-M3 или Synopsys ARC;  
 ● наличие аппаратного малопотребляющего приёмопередатчика Bluetooth;  
 ● поддержка защиты асинхронных приложений на основе PUF;

Таблица 3. ПЛИС GOWIN серии GW1NR

Устройство	GW1NR-1	GW1NR-2	GW1NR-4	GW1NR-9
Количество ячеек LUT4	1152	2304	4608	8640
Количество ячеек Flip-Flop (FF)	864	2304	3456	6480
Теневая память SRAM, бит	0	0	0	17 280
Блочная память SRAM (BSRAM), бит	72K	72K	180K	468K
Количество блоков BSRAM	4	4	10	26
Пользовательская память Flash, бит	96K	96K	256K	608K
Память SDR SDRAM, бит	–	–	64M	64M
Встроенная память PSRAM, бит	–	32–64M	32–64M	64–128M
Встроенная память NOR FLASH, бит	4M	4M	–	–
Количество умножителей 18×18	0	0	16	20
Количество PLL	1	1	2	2
Количество банков линий I/O	4	7	4	4
Максимальное количество линий I/O	120	126	218	276
Напряжение питания ядра у низковольтного устройства (LV), В	1,2	1,2	1,2	1,2
Напряжение питания ядра у обычного устройства (UV), В	–	1,8/2,5/3,3	2,5/3,3	–

Таблица 4. ПЛИС GOWIN серии GW1NS

Устройство	GW1NS-4	GW1NS-4C
Количество ячеек LUT4	4608	4608
Количество ячеек Flip-Flop (FF)	3456	3456
Память B-SRAM, бит	180K	180K
Количество блоков B-SRAM	10	10
Количество умножителей 18×18	16	16
Память S-SRAM, бит	–	–
Пользовательская память Flash, бит	256K	256K
Количество PLL	2	2
Количество OSC	1, точность +/-5%	1, точность +/-5%
Аппаратное процессорное ядро	–	Cortex-M3
Количество банков линий I/O	4	4
Максимальное количество линий I/O	106	106
Напряжение питания ядра, В	1,2	1,2

Таблица 5. ПЛИС GOWIN серии GW1NSE

Устройство	GW1NSE-4C
Количество ячеек LUT4	4608
Количество ячеек Flip-Flop (FF)	3456
Память B-SRAM, бит	180K
Количество блоков B-SRAM	10
Количество умножителей 18×18	16
Память S-SRAM, бит	–
Пользовательская память Flash, бит	256K
Количество PLL	2
Количество OSC	1, точность +/-5%
Аппаратное процессорное ядро	Cortex-M3
Количество банков линий I/O	3
Максимальное количество линий I/O	106
Напряжение питания ядра, В	1,2

- наличие встроенного генератора синхросигнала OSC;
- рабочий температурный диапазон от 0 до +85°C (коммерческое исполнение), от –40 до +100°C (промышленное исполнение);
- наличие сертификации AEC-100Q для автомобильных приложений. Типичные характеристики встроенной блочной памяти BSRAM ПЛИС GOWIN серии GW1N семейства LittleBee [2]:
- максимальное значение частоты синхросигнала 190 МГц;
- организация данных от 1 до 36 разрядов;
- поддерживаемые BSRAM операционные режимы: однопортовое ОЗУ (SinglePort), двухпортовое ОЗУ

Таблица 6. ПЛИС GOWIN серии GW1NRF

Устройство	GW1NRF-LV4B
Количество ячеек LUT4	4606
Количество ячеек Flip-Flop (FF)	3456
Теневая память SRAM SSRAM, бит	0
Блочная память SRAM BSRAM, бит	180K
Количество блоков BSRAM	10
Пользовательская память Flash, бит	256K
Количество умножителей 18×18	16
Количество PLL	2
Количество банков линий I/O	4
Максимальное количество линий I/O	25
Напряжение питания матрицы FPGA у низковольтного устройства (LV), В	1,2
Напряжение питания матрицы FPGA у обычного устройства (UV), В	1,8/2,5/3,3
Приёмопередатчик Bluetooth 5.0 LE RF	Есть
Аппаратное процессорное ядро 32-bit ARC Processor	Есть
Память процессора ROM, бит	136K
Память процессора OTP, бит	128K
Память процессора IRAM/DRAM, бит	48K/28K
Ядро защиты Security Core	Есть
Система управления электропитанием	Есть
Стабилизатор питающего напряжения DCDC StepUp / Down Regulator	Есть

Таблица 7. ПЛИС GOWIN серии GW1NZ

Устройство	GW1NZ-1
Количество ячеек LUT4	1152
Количество регистров	864
Теневая память SRAM, бит	4K
Блочная память SRAM, бит	72K
Количество PLL	1
Пользовательская память Flash, бит	64K
Максимальное количество линий I/O	48
Напряжение питания ядра у низковольтного устройства (LV), В	1,2
Напряжение питания ядра у ультранизковольтного устройства (ZV), В	0,9

Таблица 8. ПЛИС GOWIN серии GW1NSR

Устройство	GW1NSR-4	GW1NSR-4C
Количество ячеек LUT4	4608	4608
Количество ячеек Flip-Flop (FF)	3456	3456
Блочная память SRAM (B-SRAM), бит	180K	180K
Количество блоков BSRAM	10	10
Количество умножителей 18×18	16	16
Пользовательская память Flash, бит	256K	256K
Память HyperRAM, бит	–	64M
Память PSRAM, бит	64M	64M
Память NOR FLASH, бит	–	32M
Количество PLL	2	2
Количество OSC	1, точность +/-5%	1, точность +/-5%
Аппаратное процессорное ядро	–	Cortex-M3
Количество банков линий I/O	4	4
Максимальное количество линий I/O	106	106
Напряжение питания ядра, В	1,2	1,2

(DualPort), полудвухпортовое ОЗУ (SemiDualPort), ПЗУ (ROM);

- поддержка бита паритета;
- поддержка функции коррекции ошибок.

Типичные характеристики встроенной пользовательской Flash-памяти ПЛИС GOWIN серии GW1N семейства LittleBee [2]:

- 10 000 циклов записи-стирания;
- время хранения данных при температуре +85°C – 10 лет;
- 32-разрядная организация данных (слово);
- время записи слова данных ≤ 16 мкс;
- время стирания страницы данных (64 слова) ≤ 120 мс;
- максимальное значение частоты синхросигнала 40 МГц.

Типичные характеристики встроенного модуля DSP ПЛИС GOWIN серии GW1N семейства LittleBee [2]:

- поддержка аппаратного умножения в режимах 8×8, 18×18, 36×36;
- 54-разрядный аккумулятор;
- возможность каскадирования умножителей;
- встроенные конвейерные регистры и обходные регистры;
- адаптивная фильтрация с помощью обратной связи по сигналу;
- встроенный переключатель потока.

Все линии ввода-вывода общего назначения (GPIO) внутри ПЛИС серии GW1N семейства LittleBee жёстко относятся к банку ввода-вывода с одним из внутренних опорных напряжений: +3,3 В, +2,5 В, +1,8 В. Таким образом, возможно подключение к ПЛИС различных внешних устройств с рабочими логическими уровнями,

Таблица 9. Типичные значения внутренних задержек ПЛИС GOWIN серии GWIN семейства LittleBee

Имя параметра	Описание параметра	Исполнение ПЛИС С7/16		Исполнение ПЛИС С6/15		Исполнение ПЛИС С5/14		Единица измерения
		Мин. значение	Макс. значение	Мин. значение	Макс. значение	Мин. значение	Макс. значение	
t <sub>LUT4_CFU</sub>	Задержка ячейки LUT4	0,412	0,594	0,556	0,802	0,695	1,002	нс
t <sub>SR_CFU</sub>	Задержка со входа установки/ сброса регистра до выхода регистра	0,648	1,268	0,875	1,712	1,094	2,14	нс
t <sub>CO_CFU</sub>	Задержка со входа синхросигнала регистра до выхода регистра	0,247	0,34	0,333	0,458	0,417	0,573	нс

Таблица 10. Типичные значения задержек BSRAM ПЛИС GOWIN серии GWIN семейства LittleBee

Имя параметра	Описание параметра	Исполнение ПЛИС С7/16		Исполнение ПЛИС С6/15		Исполнение ПЛИС С5/14		Единица измерения
		Мин. значение	Макс. значение	Мин. значение	Макс. значение	Мин. значение	Макс. значение	
t <sub>COAD_BSRAM</sub>	Время чтения адреса/данных относительно синхросигнала	2,564	2,564	3,460	3,460	4,325	4,325	нс
t <sub>COOR_BSRAM</sub>	Время появления данных на выходе регистра относительно синхросигнала	0,613	0,613	0,827	0,827	1,034	1,034	нс

Таблица 11а. Типичные значения задержек синхросигналов и сигналов в линиях IO ПЛИС GOWIN серии GWIN семейства LittleBee

Описание параметра	Исполнение ПЛИС С7/16	Исполнение ПЛИС С6/15	Исполнение ПЛИС С5/14	Единица измерения
	Типичное значение	Типичное значение	Типичное значение	
Задержка сигнала HCLK в дереве сигналов	0,8	1	1,2	нс
Задержка сигнала PCLK в дереве сигналов (GCLK0~5)	2	2,2	2,5	нс
Задержка сигнала PCLK в дереве сигналов (GCLK6~7)	2,2	2,5	2,8	нс
Задержка «ножка ПЛИС-LUT-ножка ПЛИС» (Pin-LUT-Pin)	4	4,2	4,5	нс

Таблица 11б. Типичные значения задержек синхросигналов и сигналов в линиях IO ПЛИС Intel (Altera) семейства MAX10

Символ	Описание параметра	Исполнение ПЛИС –С7, –17	Исполнение ПЛИС –С8	Единица измерения
		Типичное значение	Типичное значение	
Tsu	Задержка установки глобального синхросигнала	0,750	0,808	нс
Th	Задержка удержания глобального синхросигнала	1,180	1,215	нс
Tco	Задержка прохождения глобального синхросигнала до выхода	5,131	5,575	нс
Trpd	Задержка «ножка ПЛИС-LUT-ножка ПЛИС» (Pin-LUT-Pin)	4,907	5,467	нс

Таблица 12. Типичные значения параметров PLL ПЛИС GOWIN серии GWIN семейства LittleBee

Имя параметра	Описание параметра	Исполнение ПЛИС С7/16		Исполнение ПЛИС С6/15		Исполнение ПЛИС С5/14		Единица измерения
		Мин. значение	Макс. значение	Мин. значение	Макс. значение	Мин. значение	Макс. значение	
CLKIN	Входная частота PLL	3	400	3	400	3	320	МГц
CLKOUT	Выходная частота PLL	3,125	500	3,125	500	2,5	400	МГц

Таблица 13. ПЛИС GOWIN серии GW2A

Устройство	GW2A-18	GW2A-55
Количество ячеек LUT4	20 736	54 720
Количество ячеек Flip-Flop (FF)	15 552	41 040
Теневая память SRAM SSRAM, бит	41 472	109 440
Блочная память SRAM (BSRAM), бит	828K	2520K
Количество блоков BSRAM	46	140
Количество умножителей 18×18	48	40
Количество PLL	4	6
Количество банков линий I/O	8	8
Максимальное количество линий I/O	384	608
Напряжение питания ядра, В	1,0	1,0

Таблица 14. ПЛИС GOWIN серии GW2AN

Устройство	GW2AN-9X	GW2AN-18X	GW2AN-55
Количество ячеек LUT4	10 368	20 736	54 720
Количество ячеек Flip-Flop (FF)	10 368	15 552	41 040
Теневая память SSRAM, бит	41 472	41 472	109 440
Блочная память BSRAM, бит	540K	540K	2520K
Количество блоков BSRAM	30	30	140
Память NOR Flash, бит	16M	16M	32M
Количество PLL	2	2	6
Количество входов глобального синхросигнала GlobalClock	8	8	–
Количество входов высокоскоростного синхросигнала HighSpeedClock	8	8	–
Скорость обмена через LVDS, Мбит/с	1250	1250	–
Скорость обмена через MIPI, Мбит/с	1200	1200	–
Количество банков линий I/O	9	9	8
Максимальное количество линий I/O	389	389	608
Напряжение питания ядра у ультранизковольтного устройства (LV), В	1,0	1,0	1,0
Напряжение питания ядра у низковольтного устройства (EV), В	1,2	1,2	–
Напряжение питания ядра у обычного устройства (UV), В	2,5/3,3	2,5/3,3	–

поддерживаемыми соответствующим банком IO ПЛИС. В качестве максимального тока нагрузки для каждого выхода GPIO ПЛИС может быть задано одно из значений: 4 мА, 8 мА, 16 мА, 24 мА. Линии GPIO ПЛИС поддерживают следующие стандарты ввода-вывода: LVCMOS33/25/18/15/12; LVTTTL33, SSTL33/25/18 I, SSTL33/25/18 II, SSTL15; HSTL18 I, HSTL18 II, HSTL15 I; PCI, LVDS25, RSDS, LVDS25E, BLVDSEMLVDSE, LVPECLE, RSDSE. Для каждой линии GPIO в ПЛИС могут быть включены внутренние резисторы подтяжки к питанию, к общему проводу и режим открытого коллектора.

Помимо входов синхросигнала PCLK, используемых в ПЛИС семейства LittleBee в качестве источников глобального синхросигнала (GCLK),

в ПЛИС также имеются входы высокоскоростного синхросигнала HCLK с меньшими по сравнению с PCLK внутренними задержками распространения, предназначенные для синхронизации критичных к задержкам узлов и интерфейсов ПЛИС.

Типичные значения внутренних задержек ПЛИС GOWIN серии GW1N приведены в табл. 9 [2].

Типичные значения задержек BSRAM ПЛИС GOWIN серии GW1N приведены в табл. 10 [2].

Типичные значения задержек синхросигналов и сигналов в линиях I/O ПЛИС GOWIN серии GW1N приведены в табл. 11а [2]. Для сравнения в табл. 11б приведены типичные значения задержек синхросигналов и сигналов в линиях I/O ПЛИС Intel (Altera) популярной серии MAX 10 [3].

Типичные значения параметров PLL ПЛИС GOWIN серии GW1N приведены в табл. 12 [2].

Как можно видеть из вышеприведенной информации, ПЛИС семейства LittleBee по своим ресурсам подходят для разработки приложений малой и средней сложности.

## 2. Семейство ПЛИС Arora

Семейство продуктов GOWIN Arora предлагает энергонезависимые ПЛИС типа FPGA с логической матрицей на основе SRAM, со средним количеством логических ресурсов (до 55К ячеек LUT4), со средним и большим количеством пользовательских линий I/O (от 66 до 608), несколькими поддерживаемыми интерфейсами, реализованными в виде аппаратных ядер (MIPI CSI-2, MIPI DSI, LVDS, HDMI, USB 2.0, PCI,

Таблица 15. ПЛИС GOWIN серии GW2AR

Устройство	GW2AR-18
Количество ячеек LUT4	20 736
Количество ячеек Flip-Flop (FF)	15 552
Теневая память SSRAM, бит	41 472
Блочная память BSRAM, бит	828K
Количество блоков BSRAM	46
Память PSRAM, бит	64M
Память SDR/DDR SDRAM, бит	64M / 128M
Количество умножителей 18×18	48
Количество PLL	4
Количество банков линий I/O	8
Максимальное количество линий I/O	384
Напряжение питания ядра, В	1,0

Таблица 16. ПЛИС GOWIN серии GW2ANR

Устройство	GW2ANR-18
Количество ячеек LUT4	20 736
Количество ячеек Flip-Flop (FF)	15 552
Теневая память SSRAM, бит	41 472
Блочная память BSRAM, бит	828K
Количество блоков BSRAM	46
Память NOR FLASH, бит	32M
Память SDR SDRAM, бит	64M
Количество умножителей 18×18	48
Количество PLL	4
Количество банков линий I/O	8
Максимальное количество линий I/O	384
Напряжение питания ядра, В	1,0

Таблица 17. ПЛИС GOWIN серии GW2A-A

Устройство	GW2A-LV18 A6	
Количество ячеек LUT4	20 736	
Количество ячеек Flip-Flop (FF)	15 552	
Блочная память SRAM, бит	828K	
Пользовательская память Flash, бит	-	
Количество умножителей 18×18	48	
Количество PLL	4	
Количество банков линий I/O	8	
Напряжение питания ядра, В	1,0	
Исполнение в корпусе	QFN88	BG256
Количество линий I/O	66	207

Ethernet, DDR3, HyperRAM, PSRAM), встроенной оперативной памятью, встроенными модулями аппаратных умножителей, встроенными DSP и PLL, встроенной дополнительной пользовательской Flash-памятью.

Доступная в настоящее время номенклатура серий семейства GOWIN Arora представлена в табл. 13–17. Данные взяты с сайта GOWIN Semiconductor Corp [1].

Типичные характеристики ПЛИС семейства Arora:

- техпроцесс по нормам 55 нм;
- исполнение в широкой линейке (около двадцати типоразмеров) корпусов: от QFN88 размерами 10×10 мм до PG1156 размерами 35×35 мм;
- встроенная Flash-память, используемая в устройстве в качестве пользовательской памяти;
- гибкая система программирования, позволяющая использовать для программирования (загрузки конфигурации) следующие режимы и интерфейсы: JTAG, MSPI, SSPI, SERIAL, CPU;
- поддержка программирования памяти SPI Flash, реализованной в виде IP-ядра, через интерфейсы JTAG и SSPI;
- поддержка включаемой специальным битом защиты шифрованием файла конфигурации;
- поддержка интерфейсов в виде аппаратных ядер MIPI CSI-2, MIPI DSI, LVDS, HDMI, USB 2.0, PCI, Ethernet, DDR3, HyperRAM, PSRAM;
- рабочий температурный диапазон от 0 до +85°C (коммерческое исполнение), от –40 до +100°C (промышленное исполнение).

В семействе GOWIN Arora одна и та же ПЛИС может иметь различные значения напряжения питания ядра, на что указывает суффикс в обозначении ПЛИС: ультранизковольтное устройство (LV), низковольтное устройство (EV), обычное устройство (UV).

Типичные характеристики встроенной блочной памяти BSRAM ПЛИС GOWIN серии GW2A семейства Arora [4]:

- максимальное значение частоты синхросигнала 380 МГц;
- организация данных от 1 до 36 разрядов;
- поддерживаемые операционные режимы: однопортовое ОЗУ (SinglePort), двухпортовое ОЗУ (DualPort), полудвухпортовое ОЗУ (SemiDualPort), ПЗУ (ROM);
- поддержка бита паритета;

Таблица 18. Типичные значения внутренних задержек ПЛИС GOWIN серии GW2A семейства Arora

Имя параметра	Описание параметра	Мин. значение	Макс. значение	Единица измерения
t <sub>LUT4_CFU_</sub>	Задержка ячейки LUT4	–	0,337	нс
t <sub>SR_CFU_</sub>	Задержка со входа установки/сброса регистра до выхода регистра	–	0,93	нс
t <sub>COCFU_</sub>	Задержка со входа синхросигнала регистра до выхода регистра	–	0,38	нс

Таблица 19. Типичные значения задержек BSRAM ПЛИС GOWIN серии GW2A семейства Arora

Имя параметра	Описание параметра	Мин. значение	Макс. значение	Единица измерения
t <sub>COAD_BSRAM</sub>	Время чтения адреса/данных относительно синхросигнала	–	2,55	нс
t <sub>COOR_BSRAM</sub>	Время появления данных на выходе регистра относительно синхросигнала	–	0,28	нс

Таблица 20. Типичные значения задержек синхросигналов и сигналов в линиях IO ПЛИС GOWIN серии GW2A семейства Arora

Описание параметра	Исполнение ПЛИС -8		Исполнение ПЛИС -7		Единица измерения
	Мин. значение	Макс. значение	Мин. значение	Макс. значение	
Задержка «ножка ПЛИС-LUT-ножка ПЛИС» (Pin-LUT-Pin)	–	3,83	–	4,59	нс
Задержка сигнала HCLK в дереве сигналов	–	0,82	–	0,98	нс
Задержка сигнала GCLK в дереве сигналов	–	1,77	–	2,12	нс

МИКРОВОЛНОВАЯ ЭЛЕКТРОНИКА

INWAVE.RU  
+7 (495) 137-5335



# MWA-400

## анализатор спектра и сигналов

Сделано в России



- Диапазон рабочих частот  
8 кГц - 40 ГГц
- • Минимальная полоса разрешения  
0.1 Гц
- • • Полоса анализа спектра реального времени и записи  
800 МГц
- • • • Чувствительность при 25 °С  
-155 дБм/Гц
- • • • • Интерфейс вывода данных  
100 Гбит/с Ethernet

Контрольно-измерительное оборудование



Реклама



Таблица 21. Типичные значения параметров PLL ПЛИС GOWIN серии GW2A семейства Arora

Имя параметра	Описание параметра	Исполнение ПЛИС -9/-8/-7		Исполнение ПЛИС -6		Единица измерения
		Мин. значение	Макс. значение	Мин. значение	Макс. значение	
CLKIN	Входная частота PLL	3	500	3	400	МГц
CLKOUT	Выходная частота PLL	3,90625	625	3,125	500	МГц

Таблица 22. ПЛИС GOWIN серии GW5A

Устройство	GW5A-25	GW5A-138
Количество ячеек LUT4	23 040	138 240
Количество регистров	23 040	138 240
Теневая память SSRAM, Кбит	180	1080
Блочная память BSRAM, Кбит	1008	6120
Количество блоков BSRAM	56	340
Количество DSP	28	298
Количество PLL	6	12
Количество глобальных входов синхросигнала	32	32
Количество HCLK	16	24
Поддержка PCIe 2.0	–	–
Скорость обмена через LVDS, Гбит/с	1,25	1,25
Скорость обмена с DDR3, Мбит/с	1066	1333
Аппаратное ядро MIPI DPHY	2,5G 4 полосы данных 1 полоса синхросигнала	2,5G 8 полос данных 2 полосы синхросигнала
Количество модулей АЦП	1	2
Количество банков линий I/O	9	6
Максимальное количество линий I/O	236	376
Напряжение питания ядра, В	0,9/1,0	0,9/1,0

- поддержка функции коррекции ошибок.

Все линии ввода-вывода общего назначения (GPIO) внутри ПЛИС серии GW2A семейства Arora жёстко относятся к банку ввода-вывода I/O с одним из внутренних опорных напряжений: +3,3 В, +2,5 В, +1,8 В, +1,5 В, +1,2 В. Таким образом, возможно подключение к ПЛИС различных внешних устройств с рабочими логическими уровнями, поддерживаемыми соответствующим банком GPIO ПЛИС. В качестве максимального тока нагрузки для выхода GPIO ПЛИС может быть задано одно из значений: 4 мА, 8 мА, 16 мА, 24 мА. Линии GPIO ПЛИС поддерживают следующие стандарты ввода-вывода: LVCMOS33/25/18/15/12; LVTTTL33, SSTL33/25/18 I, II, SSTL15HSTL18 I, II, HSTL15 I; PCI, LVDS25, RSDS, LVDS25E, BLVDSE, MLVDSE, LVPECLE, RSDSE. Для каждой линии GPIO в ПЛИС

могут быть включены внутренние резисторы подтяжки к питанию, к общему проводу и режим открытого коллектора.

Помимо входов синхросигнала PCLK, используемых в ПЛИС семейства Arora в качестве источников глобального синхросигнала (GCLK), в ПЛИС также имеются входы высокоскоростного синхросигнала HCLK с меньшими по сравнению с PCLK внутренними задержками распространения, предназначенные для синхронизации критичных к задержкам узлов и интерфейсов ПЛИС.

Типичные значения внутренних задержек ПЛИС GOWIN серии GW2A приведены в табл. 18 [4].

Типичные значения задержек BSRAM ПЛИС GOWIN серии GW2A приведены в табл. 19 [4].

Типичные значения задержек синхросигналов и сигналов в линиях I/O

ПЛИС GOWIN серии GW2A приведены в табл. 20 [4].

Типичные значения параметров PLL ПЛИС GOWIN серии GW2A приведены в табл. 21 [4].

Как можно видеть из вышеприведенной информации, ПЛИС семейства Arora по своим ресурсам подходят для разработки приложений средней сложности.

### 3. Семейство ПЛИС Arora V

Семейство продуктов GOWIN Arora V предлагает энергонезависимые ПЛИС типа FPGA с логической матрицей на основе SRAM, с большим количеством логических ресурсов (до 138К ячеек LUT4), с большим количеством пользовательских линий I/O (от 236 до 376), несколькими поддерживаемыми высокоскоростными интерфейсами, реализованными в виде аппаратных IP-ядер (MIPI CSI-2, MIPI DSI, LVDS, HDMI, USB 2.0, PCI, Ethernet, DDR3,

Таблица 23. ПЛИС GOWIN серии GW5AT

Устройство	GW5AT-60	GW5AT-138
Количество ячеек LUT4	57 600	138 240
Количество регистров	57 600	138 240
Теневая память SSRAM, Кбит	450	1080
Блочная память BSRAM, Кбит	2322	6120
Количество блоков BSRAM	129	340
Количество DSP	120	298
Количество PLL	10	12
Количество глобальных входов синхросигнала	32	32
Количество HCLK	20	24
Количество приёмопередатчиков	4	8
Скорость обмена приёмопередатчиков	270 Мбит/с ... 12,5 Гбит/с	270 Мбит/с ... 12,5 Гбит/с
Поддержка PCIe 2.1	1, x1, x2, x4	1, x1, x2, x4, x8
Скорость обмена через LVDS, Гбит/с	1,25	1,25
Скорость обмена с DDR3, Мбит/с	1333	1333
Аппаратное ядро MIPI DPHY	2,5G 8 полос данных 2 полосы синхросигнала	2,5G 8 полос данных 2 полосы синхросигнала
Количество модулей АЦП	1	2
Количество банков линий I/O	5	6
Максимальное количество линий I/O	250	376
Напряжение питания ядра, В	0,9/1,0	0,9/1,0

## До 30 кВт двунаправленной энергии в небольших приборах

Новые источники питания EA-PSB с наивысшей удельной мощностью на рынке



**Elektro-Automatik**

- 2 в 1: программируемый источник питания и электронная нагрузка в одном приборе
- Двунаправленная мощность с автодиапазонным выходом
- Полностью цифровой контроль и управление (U, I, P, R)
- КПД до 96%
- Опциональное герметичное водяное охлаждение
- Установленные интерфейсы (аналоговый, LAN, USB)
- Слот Anybus для установки дополнительных интерфейсов
- Моделирование (батареи, PV, FC), встроенный генератор функций
- Мощность 1,5; 3; 5; 10; 15 и 30 кВт, ширина 19", высота от 2U до 4U

**PROSOFT®**

ОФИЦИАЛЬНЫЙ ДИСТРИБЬЮТОР

(495) 234-0636  
INFO@PROSOFT.RU

[WWW.PROSOFT.RU](http://WWW.PROSOFT.RU)



HyperRAM, PSRAM), встроенной оперативной памятью, встроенными модулями аппаратных умножителей, встроенными DSP и PLL, встроенными модулями АЦП.

Доступная в настоящее время номенклатура серий семейства GOWIN AroraV представлена в табл. 22, 23. Данные взяты с сайта GOWIN Semiconductor Corp [1].

Типичные характеристики ПЛИС семейства Arora V:

- исполнение в корпусе FPG676A размерами 27×27 мм;
- гибкая система программирования, позволяющая использовать для программирования интерфейсы JTAG, MSPI, SSPI, CPU, SERIAL;
- поддержка одновременно нескольких источников загрузки конфигурации;
- поддержка высокоскоростных интерфейсов в виде аппаратных IP-ядер: MIPI CSI-2, MIPI DSI, LVDS, HDMI, USB 2.0, PCI, Ethernet, DDR3, HyperRAM, PSRAM;
- рабочий температурный диапазон от 0 до +85°C (коммерческое исполнение), -40 до +100°C (промышленное исполнение) до -40 до +105°C (автомобильное исполнение).

Типичные характеристики встроенной блочной памяти BSRAM ПЛИС GOWIN серии GW5A семейства Arora V [5]:

- максимальное значение частоты синхросигнала 380 МГц;
- организация данных до 76 разрядов;
- поддерживаемые операционные режимы: однопортовое ОЗУ (SinglePort), двухпортовое ОЗУ (DualPort), полудвухпортовое ОЗУ (SemiDualPort), ПЗУ (ROM);
- поддержка бита паритета;
- поддержка функции коррекции ошибок.

Все линии ввода-вывода общего назначения (GPIO) внутри ПЛИС серии GW5A семейства Arora V могут относиться к банку ввода-вывода I/O с одним из внутренних опорных напряжений: +3,3 В, +2,5 В, +1,8 В, +1,5 В, +1,35 В, +1,2 В, +1 В. Таким образом, возможно подключение к ПЛИС различных внешних устройств с рабочими логическими уровнями, поддерживаемыми соответствующим банком GPIO ПЛИС. В качестве максимального тока нагрузки для выхода GPIO ПЛИС может быть задано одно из значений: 4 мА, 8 мА, 12 мА, 16 мА, 24 мА.

Линии GPIO ПЛИС поддерживают следующие стандарты ввода-вывода: LVCMOS, PCI, LVTTTL, SSTL, HSTL, LVDS, Mini\_LVDS, RSDS, PPDS, BLVDS. Для каждой линии GPIO в ПЛИС могут быть включены внутренние резисторы подтяжки к питанию, к общему проводу и режим открытого коллектора. Логика линий GPIO ПЛИС может функционировать в базовом режиме, режиме SDR, режиме DDR.

Помимо многочисленных входов синхросигнала PCLK (32 входа), используемых в ПЛИС семейства Arora V в качестве источников глобального синхросигнала (GCLK), в ПЛИС также имеются многочисленные входы высокоскоростного синхросигнала HCLK (от 16 до 24 входов) с меньшими по сравнению с PCLK внутренними задержками распространения, предназначенные для синхронизации критичных к задержкам узлов и интерфейсов ПЛИС.

Типичные характеристики встроенного модуля DSP ПЛИС GOWIN серии GW5A семейства Arora V [5]:

- поддержка аппаратного умножения в режимах 12×12, 27×36, 27×18;
- 48-разрядный аккумулятор;
- возможность каскадирования DSP;
- встроенные конвейерные регистры и обходные регистры;
- предварительные операции сложения в функциях фильтрации;
- встроенная петля обратной связи и переключатель потока.

Типичные характеристики встроенного высокоскоростного интерфейса SERDES ПЛИС GOWIN GW5A (GW5AT-138) семейства Arora V [5]:

- операции со скоростями 270 Мбит/с ... 12,5 Гбит/с;
- извлечение синхросигнала из данных (CDR);
- выделенные каналы RX и TX;
- интегрированный 8/10-разрядный кодер/декодер;
- аппаратное ядро PCIe2.0 с количеством полос: x1, x2, x4, x8.

Типичные характеристики встроенного аппаратного ядра MIPI D-PHYRX ПЛИС GOWIN серии GW5A (GW5AT-138) семейства Arora V [5]:

- скорость до 20 Гбит/с D-PHYRX аппаратного PHY;
- 8 полос данных + 2 полосы синхросигнала;
- скорость до 2,5 Гбит/с на полосу;
- IP-ядра уровня связи MIPI DSI и MIPI CSI-2 RX.

Типичные характеристики встроенного аппаратного ядра MIPI D-PHY RX/TX ПЛИС GOWIN серии GW5A (GW5AT-25) семейства Arora V [5]:

- 4 полосы данных + 1 полоса синхросигнала;
- скорость до 2,5 Гбит/с на полосу (RX/TX);
- IP-ядра уровня связи MIPI DSI и MIPI CSI-2 RX.

Типичные характеристики интерфейса внешней памяти DRAM ПЛИС GOWIN серии GW5A семейства Arora V [5]:

- поддержка различных типов памяти: DDR2, DDR3, PSRAM, HyperRAM, RPC;
- скорость обмена 1333 Мбит/с (GW5A(T)-138) или 1066 Мбит/с (GW5A-25).

Типичные характеристики встроенного модуля АЦП ПЛИС GOWIN серии GW5A семейства Arora V [5]:

- отношение сигнал/шум 60 дБ;
- полоса пропускания сигналов 1 кГц;
- гибкая архитектура входов с X-канальной передискретизацией;
- не требуется внешний источник опорного напряжения.

Типичные значения внутренних задержек ПЛИС GOWIN серии GW5A на момент выхода этой статьи производитель не представил.

Типичные значения задержек BSRAM ПЛИС GOWIN серии GW5A на момент выхода этой статьи производитель не представил.

Типичные значения задержек синхросигналов и сигналов в линиях I/O ПЛИС GOWIN серии GW5A на момент выхода этой статьи производитель не представил.

Типичные значения параметров PLL ПЛИС GOWIN серии GW5A на момент выхода этой статьи производитель не представил.

Как можно видеть из вышеприведенной информации, ПЛИС семейства Arora V по своим ресурсам подходят для разработки приложений большой сложности.

## Литература

1. URL: <https://www.gowinsemi.com>.
2. GW1N series of FPGA Products Data Sheet. DS100-2.9E, 09/29/2022.
3. Intel MAX 10 FPGA Device Datasheet. M10-DATASHEET. 2017.06.16.
4. GW2A series of FPGA Products Data Sheet. DS102-2.4E, 09/15/2022.
5. Arora V series of FPGA Products Data Sheet. DS981-1.0E, 09/26/2022.



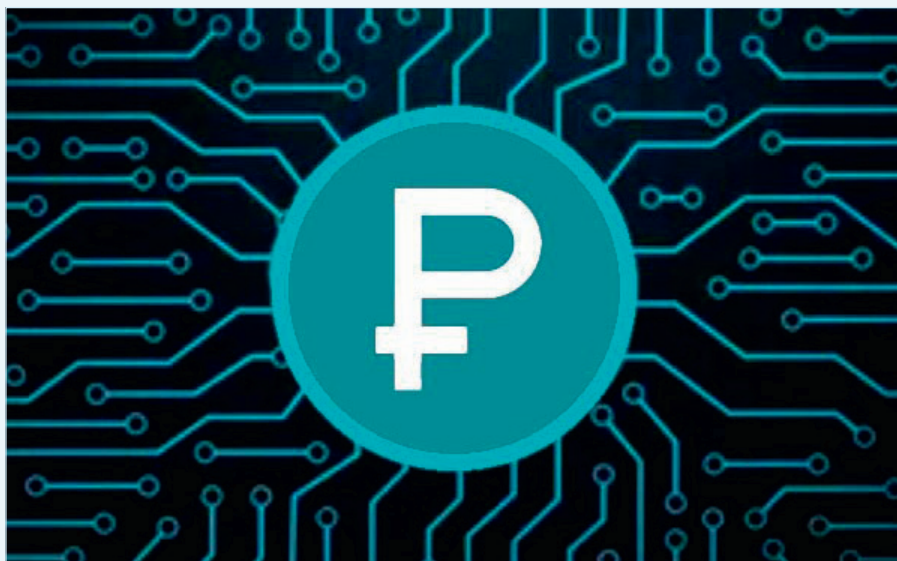
## НОВОСТИ МИРА

**Законопроекты о цифровом рубле приняты в первом чтении**

Госдума приняла в первом чтении поправки в законодательство, в том числе изменения в Гражданский кодекс РФ, в связи с внедрением цифрового рубля.

Напомним, в соответствии с поправками за Банком России закрепляется статус оператора платформы цифрового рубля, а также функции по организации и обеспечению её бесперебойного функционирования. Устанавливается ответственность Центробанка за сохранность цифровых рублей и правильность учёта информации об операциях с цифровыми рублями.

В свою очередь, поправки в Гражданский кодекс относят цифровые рубли к безналичным денежным средствам, регулируют вопросы, связанные с заключением и расторжением договора цифрового счёта и осуществлением операций по нему, включая особенности списания цифровых рублей с такого счёта. Кроме того, уточняется, что платежи на территории Российской Федерации осуществляются в том числе путём расчётов цифровыми рублями.



Главу 45 Гражданского кодекса Российской Федерации предлагается дополнить положениями о цифровом счёте (кошельке) и о новом виде договора – договоре цифрового счёта (кошелька), а также о порядке и особенностях его заключения, расторжения, совершения по нему операций, наследования и другими новеллами.

В феврале Центробанк сообщал, что с 1 апреля 13 банков начнут пилотный проект реальных операций с цифровым рублём для физических лиц, а именно: переводы и оплату товаров и услуг. «Пилот» будет идти на реальных операциях и реальных клиентах, но с ограниченным количеством операций.

[industry-hunter.com](http://industry-hunter.com)

**АКЦИОНЕРНОЕ ОБЩЕСТВО**  
**ЭЛЕКОНД**

**оксидно-электролитические алюминиевые конденсаторы**  
 K50-15, K50-17, K50-27, K50-29, K50-37, K50-68, K50-77, K50-80, K50-81, K50-83, K50-84, K50-85, K50-86, K50-87, K50-88, K50-89, K50-90, K50-91, K50-92, K50-93, K50-94, K50-95(чип), K50-96, K50-97(чип), K50-98, K50-99, K50-100, K50-101(чип), K50-102, K50-103, K50-104, K50-105, K50-106

**объемно-пористые танталовые конденсаторы**  
 K52-1, K52-1M, K52-1BM, K52-1Б, K52-9, K52-11, K52-17, K52-18, K52-19, K52-20, K52-21, K52-24, K52-26(чип), K52-27(чип), K52-28, K52-29, K52-30

**оксидно-полупроводниковые танталовые конденсаторы**  
 K53-1А, K53-7, K53-65(чип), K53-66, K53-68(чип), K53-69(чип), K53-71(чип), K53-72(чип), K53-74(чип), K53-77(чип), K53-78(чип), K53-79(чип), K53-80(чип), K53-82

**ионисторы (суперконденсаторы)**  
 K58-26, K58-27, K58-28, K58-29, K58-30, K58-31

**накопители электрической энергии на основе модульной сборки суперконденсаторов**  
 МИК, МИЧ, ИТИ, НЭЭ

**КОНДЕНСАТОРЫ**  
**разработка и производство**

Россия, 427968, Удмуртская Республика, г. Сарапул, ул. Калинина, 3  
 Тел.: (34147) 2-99-53, 2-99-89, 2-99-77, факс: (34147) 4-32-48, 4-27-53  
 e-mail: [elecond-market@elcudm.ru](mailto:elecond-market@elcudm.ru), [www.elecond.ru](http://www.elecond.ru)

Реклама