

# Путеводитель по современным АЦП компании Analog Devices

## Часть 1

Юрий Петропавловский (г. Таганрог)

В первой части статьи рассмотрены особенности и основные технические характеристики быстродействующих преобразователей данных компании Analog Devices, разработанных после 2007 г.

В настоящее время компания Analog Devices Inc. (ADI) выпускает обширную номенклатуру преобразователей данных самого различного назначения. Кроме АЦП и ЦАП в каталогах компании представлены и другие виды преобразователей: понижающие (DDC) и повышающие (DUC) преобразователи частоты, цифровые счётчики электроэнергии, цифровые модуляторы, интегрированные датчики температуры, контроллеры резистивных сенсорных экранов, преобразователи данных сельсинов и др.

Многие современные преобразователи данных, разработанные компанией после 2007 г., интегрированы в сложные многофункциональные микросхемы, ориентированные на применение в специализированных приложениях. Например, различные АЦП могут быть встроены в микросхемы и модули на основе МЭМС-датчиков. Номенклатура собственно самих преобразователей данных ADI насчитывает сотни типов ИС. В каталоге компании 2016 г.

преобразователи данных представлены в следующих категориях продуктов: АЦП, ЦАП, аудио/видео-ИС, специализированные ИС (ASIC).

Для удобства выбора продукты в каталоге разделены на группы и подгруппы. В категорию АЦП включены 555 типов микросхем (данные на сентябрь 2016 г.), разделённые на три группы.

- быстродействующие АЦП (скорость преобразования более 10 Мвыборок/с);
- прецизионные АЦП (менее 10 Мвыборок/с);
- специального назначения (в эту группу фактически включены все продукты категории АЦП, а их разделение на подгруппы сделано по назначению микросхем [1]).

### Быстродействующие АЦП

В группу быстродействующих АЦП включено 239 типов ИС. Быстродействующие АЦП представлены и в других категориях продуктов компании. В частности, преобразователи данных

аэрокосмического и военного назначения следует искать в категории специализированных ИС [2].

Значительное число быстродействующих АЦП нацелено на работу с низкой полосой частот и обеспечивает скорость преобразования от 10 до 125 Мвыборок/с. Эти микросхемы обеспечивают наилучшее среди устройств своего класса отношение сигнал/шум и динамический диапазон, свободный от побочных составляющих (SFDR). Число каналов в них может варьироваться от одного до восьми, а разрешение – от 8 до 16 разрядов. Такие ИС покрывают широкий спектр потребностей при проектировании приёмников различного назначения и обеспечивают широкий выбор при реализации самых различных задач. Рассмотрим особенности ряда микросхем этой функциональной группы более подробно.

AD9265/AD9255 (редакции спецификаций Rev. C, 2009 г.) – 16/14-разрядные АЦП, обеспечивающие скорость преобразования 80 Мвыборок/с (AD9265BCPZ-80/AD9255BCPZ-80), 105 Мвыборок/с (AD9265BCPZ-105/AD9255BCPZ-105) и 125 Мвыборок/с (AD9265BCPZ-125/AD9255BCPZ-125) при напряжении питания 1,8 В. Структура этих ИС одинакова (см. рис. 1). Для получения полного качества преобразования на микросхемы достаточно подать лишь напряжение питания (1,8 В) и тактовый сигнал выборки, совместимый с КМОП или LVDS. Во многих задачах не требуется применение внешних драйверов и источников опорного напряжения.

Для более низких скоростей преобразования (20/40/65/80 Мвыборок/с) предназначены 14-разрядные АЦП AD9649 (Rev. A, 2009 г.). Они пришли на смену аналогичным приборам разработки 2005–2006 гг. (AD9446/AD9460/AD9461) и отличаются от них большей функциональностью и улучшенными характеристиками. Основные области применения микросхем: многорежимные цифровые приёмники различных стандартов (GSM, EDGE,

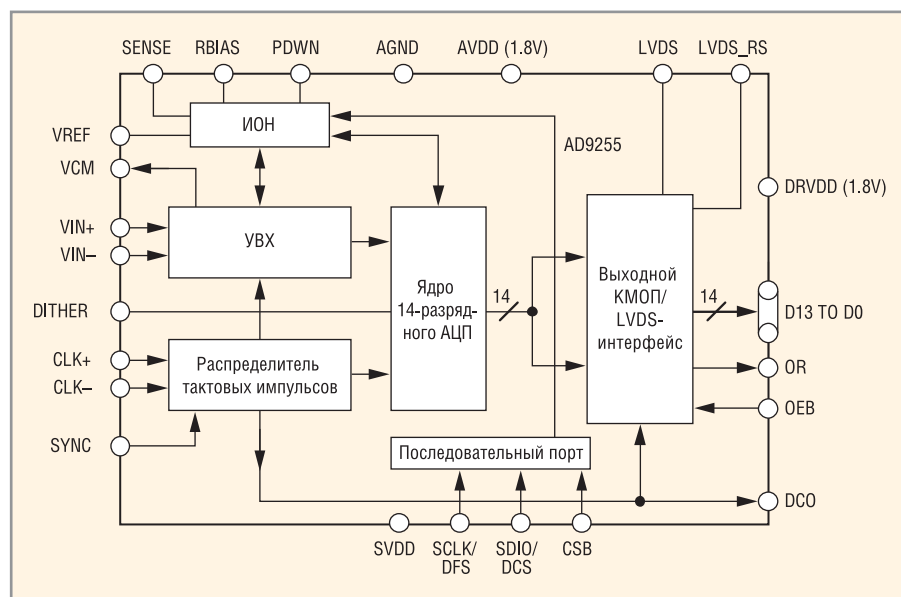


Рис. 1. Структура микросхем AD9255/AD9265

W-CDMA, LTE, WiMAX и др.), интеллектуальные антенные системы, измерительные приборы с батарейным питанием, портативные медицинские приборы визуальной диагностики, ультразвуковое оборудование, радары/лидары, широкополосные преобразователи данных. В качестве примера на рисунке 2 приведена блок-схема анализатора спектра ВЧ-сигналов, в тракте которого могут быть применены данные АЦП.

В 2015 г. компания выпустила двухканальный 16-разрядный АЦП AD9655 с напряжением питания 1,8 В и скоростью преобразования 125 Мвыборок/с (см. рис. 3). ИС характеризуется малыми габаритами и простотой применения. АЦП микросхемы выполняют автоматическое умножение тактовой частоты выборки для получения желаемой частоты последовательного интерфейса LVDS. Типовое потребление этой ИС в экономичном режиме не превышает 2 мВт. Микросхема поддерживает работу с цифровыми тестовыми шаблонами, включая детерминированные и псевдослучайные шаблоны, а также пользовательские шаблоны, загружаемые через интерфейс SPI. Чип упакован в корпус LFCSP-32 размерами 5 × 5 × 0,75 мм, меньший, чем рассмотренные одноканальные АЦП AD9265/55 (корпус LFCSP-48 (7 × 7 × 0,85 мм)). Основные особенности и параметры микросхемы таковы (в скобках даны отличающиеся параметры AD9265BCPZ-125):

- отношение сигнал/шум SNR = = 77,5 дБFS (79 дБFS) на частоте  $f_{\text{вх}} = 70$  МГц и полном размахе входного сигнала  $U_{\text{FS}} = 2$  В;
- динамический диапазон, свободный от искажений SFDR = 88 дБн (89 дБн) на частоте 70 МГц;
- линейность DNL = ±0,7 LSB (±0,6 LSB), INL = ±3,4 LSB (±1,5 LSB) при размахе входного сигнала 2,8 В;
- полоса пропускания аналогового тракта 500 МГц (650 МГц);
- диапазон рабочих температур -40...+85°C.

Ряд быстродействующих АЦП ADI обеспечивает скорость преобразования от 125 Мвыборок/с до 1 Гвыборок/с. Они оптимизированы для поддержания высокого отношения сигнал/шум и широкого динамического диапазона, свободного от побочных составляющих. Микросхемы этой функциональной группы также содержат дополнительные блоки обработки сигнала для

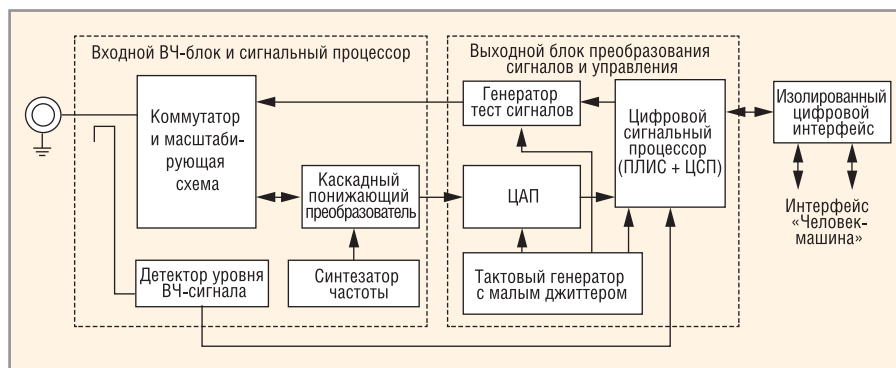


Рис. 2. Блок-схема анализатора спектра

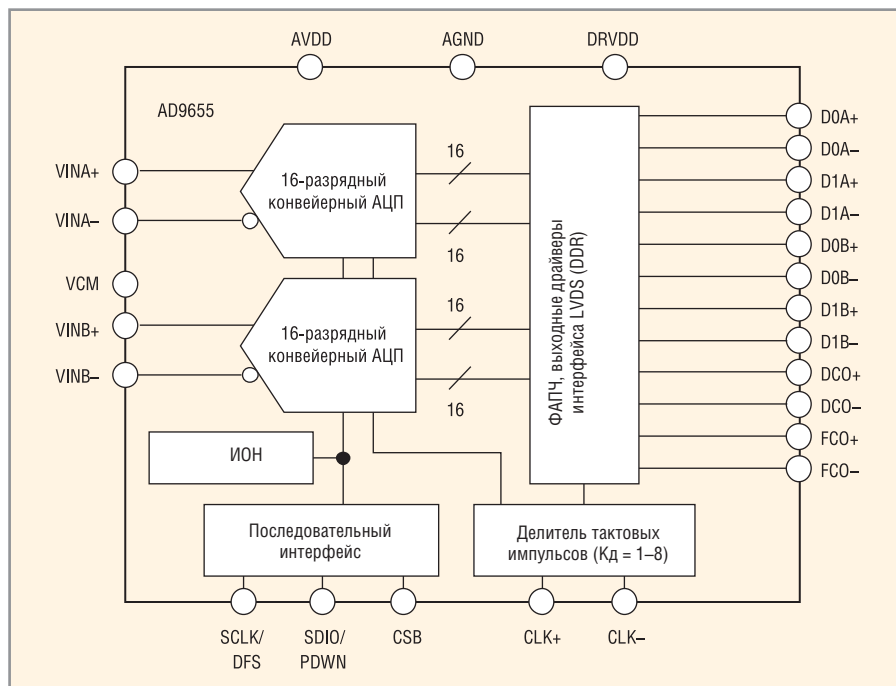


Рис. 3. Структура микросхемы AD9655

обеспечения наилучшего динамического диапазона в полосе Найквиста. Рассмотрим их особенности.

AD9234 (Rev. A, 2014 г.) – двоянные 12-разрядные АЦП, обеспечивающие скорость преобразования 500 Мвыборок/с (AD9234-500), 1 Гвыборок/с (AD9234-1000) и поддержку новой версии стандарта JESD204B (подкласс 1). Эта версия стандарта, разработанная комитетом JEDEC в 2011 г., описывает высокоскоростной последовательный интерфейс для связи ПЛИС и микропроцессоров с современными микросхемами АЦП и ЦАП. Этот интерфейс применяется во многих системах, использующих высокоскоростные преобразователи данных, в том числе, в РЛС, в сотовой связи, программно-определяемых радиосистемах, в медицинском диагностическом оборудовании и др. Применение стандарта JESD204B позволяет существенно упростить процесс проектирова-

ния печатных плат для перечисленных систем [3].

Микросхемы AD9234 (см. рис. 4) отличаются высокой линейностью, малым энергопотреблением, компактностью (корпус LFCSP-64 (9 × 9 × 0,75 мм)) и оптимизированы для работы в широкой полосе частот с высокими частотами дискретизации. Ядра АЦП имеют многоступенчатую дифференциальную конвейерную архитектуру с коррекцией ошибок интегрированной выходной логики. Каждый АЦП имеет широкополосный входной буфер и выбираемый пользователем диапазон входных сигналов. Ряд устанавливаемых пользователем функций ИС упрощают работу систем АРУ приёмников связи. Программируемые пороговые детекторы позволяют контролировать передаваемую мощность сигнала, избегая перегрузок. Интегрированный блок мониторинга обеспечивает дополнительную информацию об оцифро-

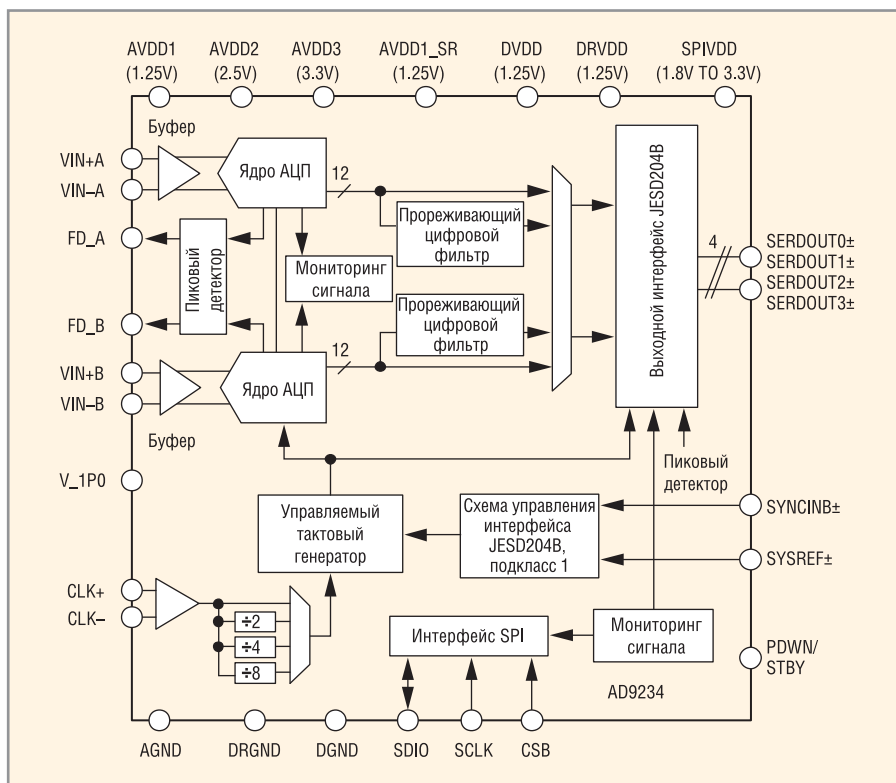


Рис. 4. Структура микросхемы AD9234

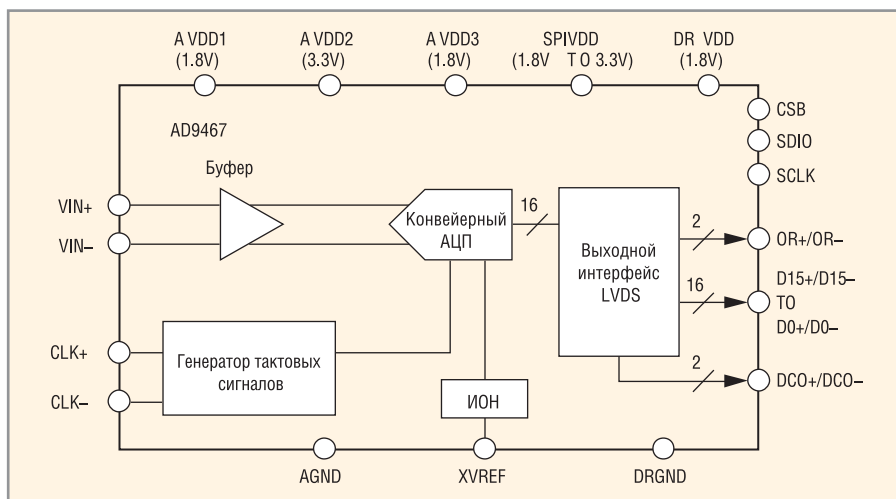


Рис. 5. Структура микросхемы AD9467

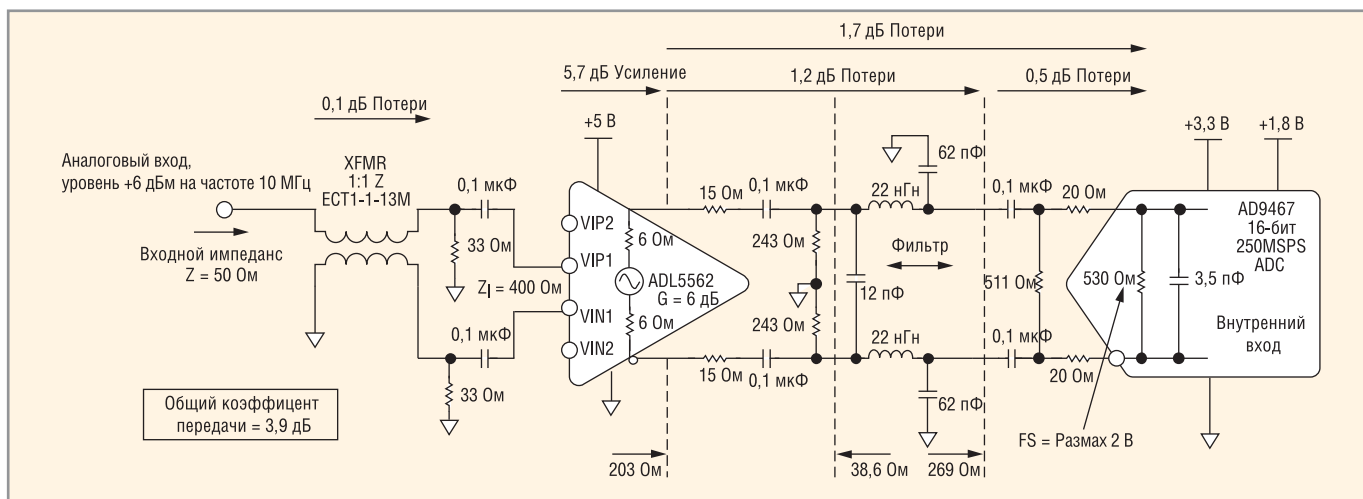


Рис. 6. Схема входного блока приёмника

ванном сигнале. Управление режимами питания микросхем задаётся пользователем через интерфейс SPI. Основные области применения этих ИС:

- цифровые приёмники 3G/4G, TD-SCDMA, W-CDMA, GSM, LTE;
- радиосистемы точка-точка;
- сверхширокополосные спутниковые ресиверы;
- широкополосные измерительные приборы;
- цифровые осциллографы;
- высокоскоростные системы сбора данных и др.

Основные параметры микросхем:

- отношение сигнал/шум SNR = 63,4 дБFS на частоте 340 МГц (при уровне -1 дБFS / 1 Гвыборок/с), 65,6 дБFS (-1 дБFS / 500 Мвыборок/с);
- SFDR = 79 дБFS (340 МГц / 1 Гвыборок/с), 86 дБFS (340 МГц / 500 Мвыборок/с);
- линейность DNL = ±0,16 LSB, INL = ±0,35 LSB;
- полоса пропускания аналогового тракта 2 ГГц;
- диапазон рабочих температур -40...+85°C.

В 2015 г. компания представила одиарные 14-разрядные АЦП AD9690, обеспечивающие скорость преобразования 500 Мвыборок/с (AD9690-500) и 1 Гвыборок/с (AD9690-1000). Их структура аналогична AD9234, но они имеют один дифференциальный вход. Микросхемы также поддерживают интерфейс JESD204B. Отличающиеся параметры: SNR = 65,3 дБFS, SFDR = 85 дБFS, DNL = ±0,5 LSB, INL = ±2,5 LSB. Микросхемы выполнены в таком же корпусе (LFCSP-64).

В многочисленной группе быстродействующих АЦП, кроме упомянутых, представлены микросхемы само-

го различного назначения разработки (1998–2015 г.). Рассмотрим особенности некоторых инновационных ИС, разработанных после 2007 г.

AD9467 (Rev. D, 2010 г.) – 16-разрядные АЦП, обеспечивающие скорость преобразования 200 Мвыборок/с (AD9467BCPZ-200) или 250 Мвыборок/с (AD9467BCPZ-250) и выполненные в корпусах LFCSP-72 размерами  $10 \times 10 \times 0,85$  мм. Микросхемы отличаются высокими динамическим диапазоном (SFDR = 92 дБFS) и линейностью (DNL =  $\pm 0,5$  LSB). Напряжение питания составляет 1,8 В и 3,3 В, размах выходных LVDS-сигналов – от 2 В до 2,5 В. Структура микросхемы приведена на рисунке 5.

Микросхемы могут быть использованы в традиционных для быстродействующих АЦП приложениях. В качестве примера рассмотрим их применение в высокопроизводительных широкополосных приёмниках. Один из вариантов электрической принципиальной схемы входного блока (Front End) приёмника приведён на рисунке 6. В состав блока входят: сверхмаломощный широкополосный усилитель ADL5562 (ADI), АЦП AD9467BCPZ-250 и фильтр защиты от наложения спектров (Antialiasing Filter), представляющий собой фильтр Баттерворта третьего порядка с частотой среза 152 МГц. Основные параметры блока: неравномерность в полосе пропускания 6–125 МГц не более 1 дБ, SFDR = 82,2 дБн (на частоте 120 МГц), отношение сигнал/шум SNR = 72,2 дБFS, уровень второй/третьей гармоник  $H2/H3 = 86,6$  дБн / 82,2 дБн, общий коэффициент усиления составляет 3,9 дБ на частоте 10 МГц, допустимый входной уровень сигнала равен 6 дБм.

AD9484 (Rev. A, 2011 г.), AD9434 (Rev. B, 2011 г.) – 8- и 12-разрядные АЦП с производительностью 500 Мвыборок/с, схемой выборки-хранения, выходным интерфейсом LVDS и напряжением питания 1,8 В (см. рис. 7). Микросхемы выполнены в корпусах LFCSP-56 размерами  $8 \times 8 \times 0,85$  мм, совместимы по выводам между собой и с 12-разрядным АЦП AD9230. Основные параметры AD9484/AD9434: SNR = 47/65 дБFS ( $f_{\text{вх}} = 250$  МГц), SFDR = 79/78 дБн (500 Мвыборок/с), DNL =  $\pm 0,1/0,5$  LSB, INL =  $\pm 0,1/0,6$  LSB, полоса пропускания аналоговых трактов – 1 ГГц.

AD9250 (Rev. B, 2012 г.) – двухканальные 14-разрядные АЦП со скоростью преобразования 170 Мвыборок/с (AD9250-170) или 250 Мвыборок/с

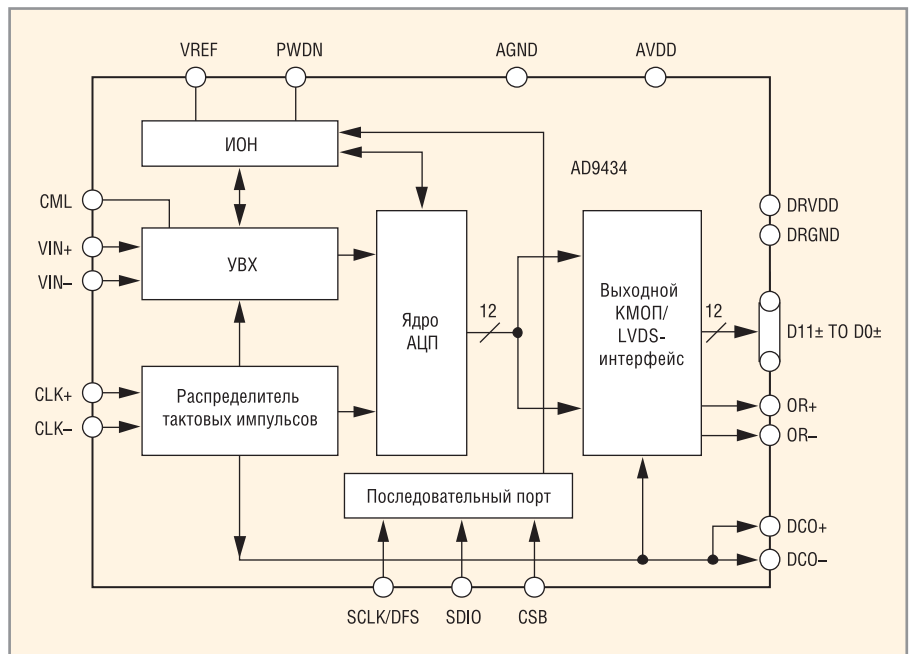


Рис. 7. Структура микросхемы AD9434

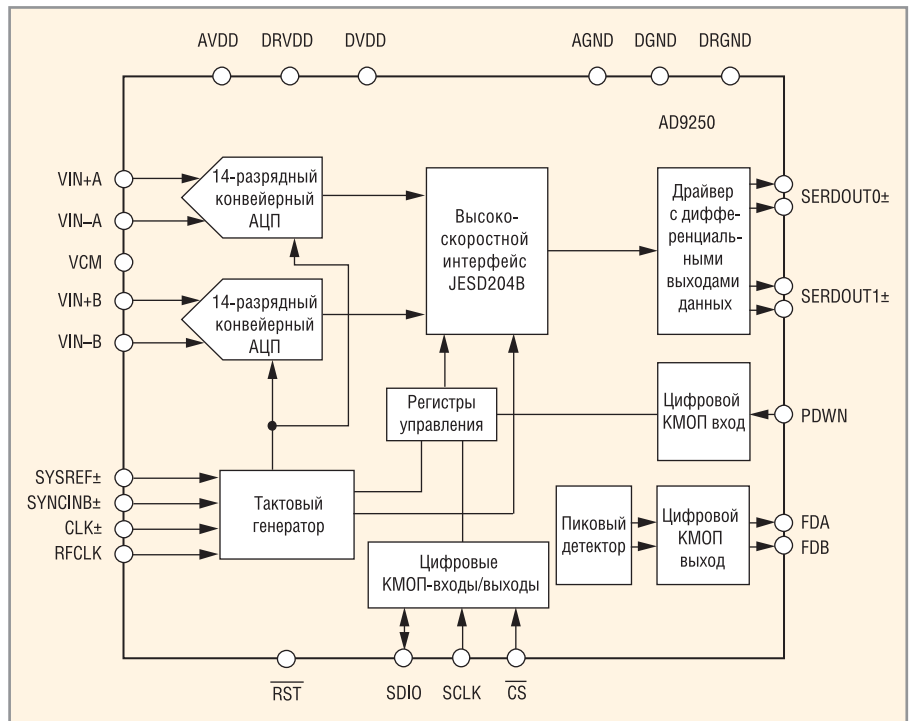


Рис. 8. Структура микросхемы AD9250

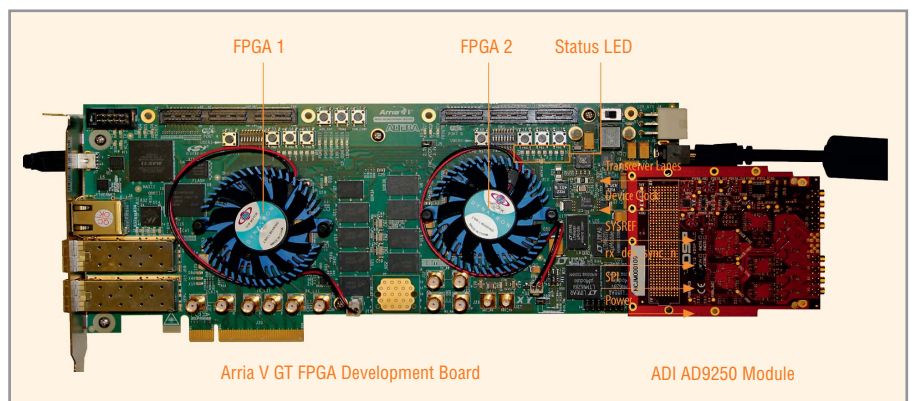


Рис. 9. Плата Arria V GT FPGA

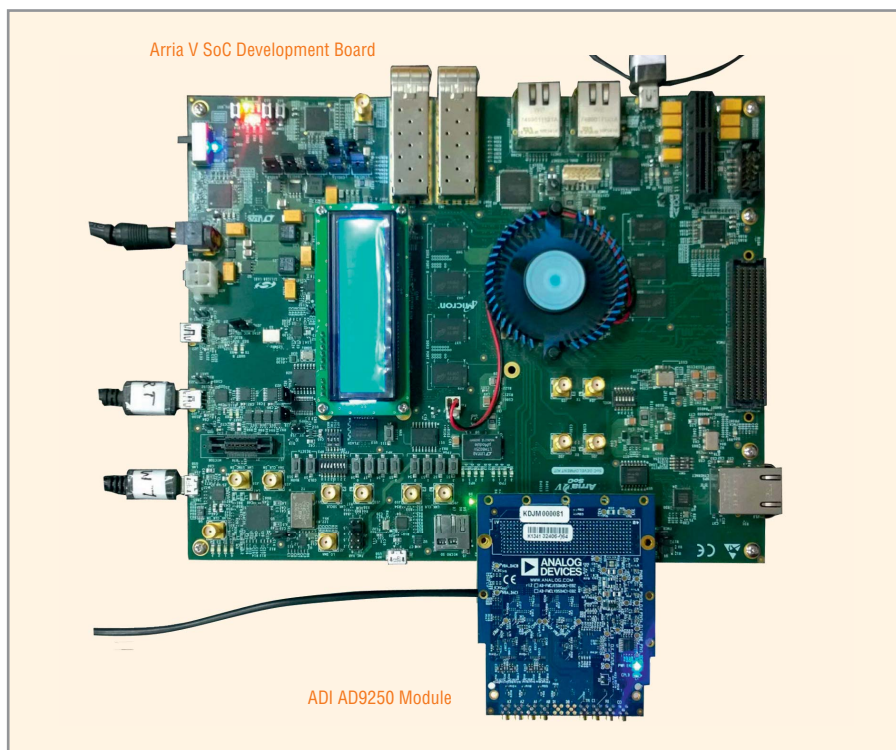


Рис. 10. Плата Arria V SoC

(AD9250-250) и выходным интерфейсом JESD204B (см. рис. 8). Эти АЦП стали одними из первых успешных приборов с интерфейсом JESD204B для связи с высокопроизводительными ПЛИС, за что были награждены дипломом победителя Best Electronic Design Award 2012 медиаресурса Electronic Design в категории приборов смешанных и аналоговых сигналов [4].

В 2015 г. компания Altera представила набор средств поддержки интер-

фейса JESD204B на основе своих ПЛИС и АЦП AD9250. Набор предназначен для разработок, применяющих стандарт JESD204B обеспечения совместности с высокопроизводительными АЦП и позволяет значительно сократить время проектирования систем. В состав комплекта входят плата Arria V GT FPGA Development Kit с двумя ПЛИС (FPGA1, FPGA2 (см. рис. 9)) и плата Arria V SoC Development Kit с оценочным модулем AD9250-FMC-250EBZ

(см. рис. 10). Структурная схема реализации интерфейса JESD204B на основе платы Arria и АЦП AD9250 приведена на рисунке 11 [5].

AD9625 (Rev. B, 2014 г.) – 12-рядные АЦП с внутренней выборкой, работающие со скоростями преобразования до 2,6 Гвыборок/с и предназначенные для оцифровки широкополосных аналоговых сигналов в полосе частот вплоть до второй зоны Найквиста. Микросхемы могут использоваться в анализаторах спектра, системах сбора данных, радиолокационных системах, системах радиоэлектронной борьбы и разведки, а также во многих других ответственных приложениях. Входы аналогового сигнала и опорного напряжения (SYSREF ±) являются дифференциальными, а высокоскоростной интерфейс вывода данных JESD204B может работать в различных конфигурациях с 1/2/4/6/8 линиями данных (см. рис. 12). Основные особенности и параметры микросхемы:

- высокое качество преобразования с большим динамическим диапазоном в проектах с высокой частотой дискретизации и непосредственной дискретизацией радиосигналов;
- скорость преобразования 2 млрд выборок/с (AD9625-2.0), 2,5 Гвыборок/с (AD9625-2.5), 2,6 Гвыборок/с (AD9625-2.6);
- точный интегрированный источник опорного напряжения;
- конфигурируемый интерфейс вывода данных формата JESD204B;

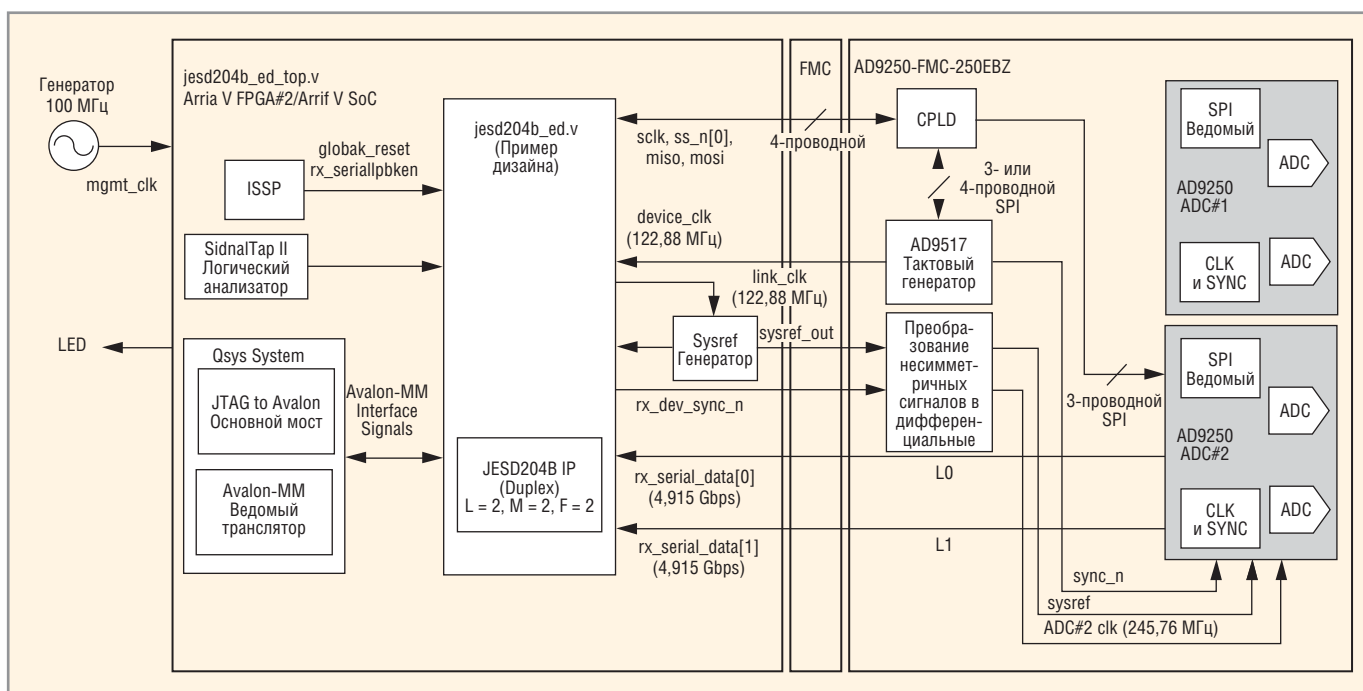


Рис. 11. Структура реализации интерфейса JESD204B

- порт SPI для управления различными функциями и параметрами микросхем, включая формат данных, данные калибровки коэффициента усиления и смещения;
- динамический диапазон SFDR от 77 дБн на частоте 1800 МГц до 80 дБн на частоте 100 МГц;
- отношение сигнал/шум и уровень искажений (SINAD) порядка 56–58 дБн в диапазоне 100–1800 МГц;
- полоса пропускания аналогового тракта 3,2 ГГц;
- диапазон рабочих температур –40...+85°C;
- корпус BGA BP-196-2 размерами 12 × 12 × 1,59 мм.

Для этих АЦП компания Altera также разработала набор средств поддержки интерфейса JESD204B (см. рис. 13).

**ЛИТЕРАТУРА**

1. [www.analog.com/ru/products/analog-to-digital-converters/ad-converters.html](http://www.analog.com/ru/products/analog-to-digital-converters/ad-converters.html).
2. [www.analog.com/ru/products/application-specific/militaryaerospace/aerospace.html](http://www.analog.com/ru/products/application-specific/militaryaerospace/aerospace.html).
3. [www.analog.com/en/applications/landing-pages/001/jesd204-serial-interface-jedec-standard-data-converters.html](http://www.analog.com/en/applications/landing-pages/001/jesd204-serial-interface-jedec-standard-data-converters.html).
4. [www.electronicdesign.com/content/electronic-design-announces-2012-best-electronic-design-award-winners](http://www.electronicdesign.com/content/electronic-design-announces-2012-best-electronic-design-award-winners).
5. [www.altera.com/en\\_US/pdfs/literature/an/altera\\_jesd204b\\_ad9250\\_hw\\_checkout\\_report.pdf](http://www.altera.com/en_US/pdfs/literature/an/altera_jesd204b_ad9250_hw_checkout_report.pdf).

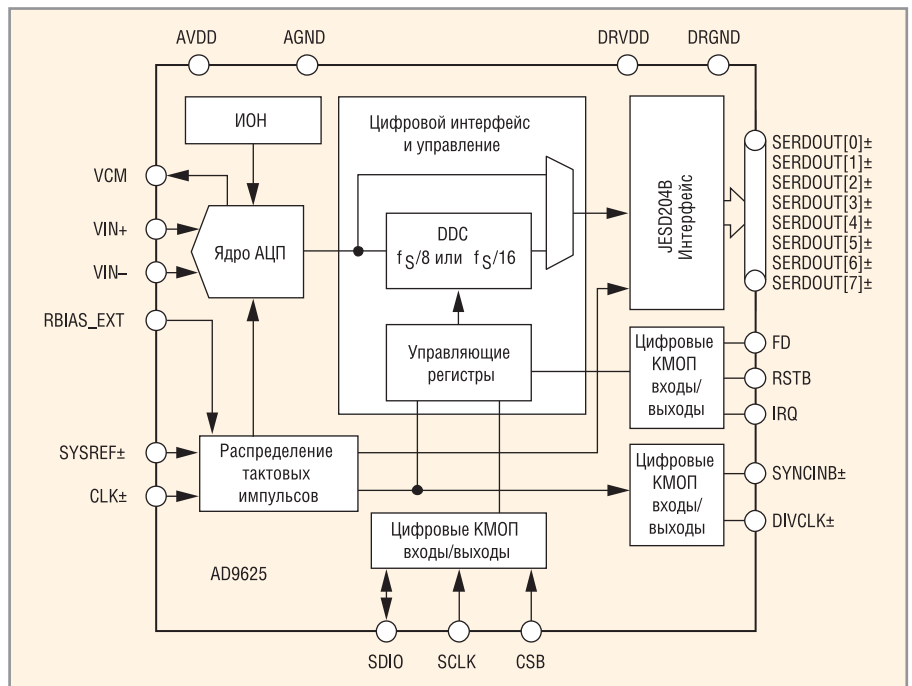


Рис. 12. Структура микросхемы AD9625

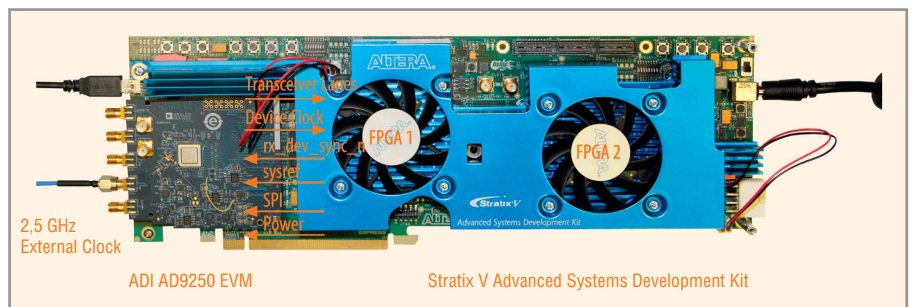


Рис. 13. Плата интерфейса JESD204B

**Новости мира News of the World Новости мира**

**Китайская SMIC приступила к поставкам образцов памяти ReRAM**

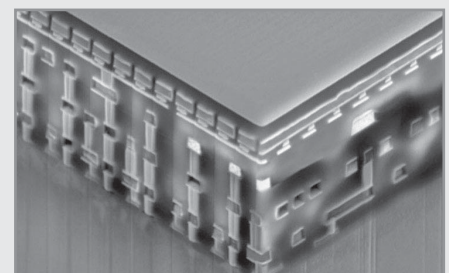
Молодая американская компания Crossbar (г. Санта-Клара, штат Калифорния, США) сообщила о доступности первых серийных образцов энергонезависимой памяти нового типа. Это так называемая резистивная RAM или ReRAM, один из вариантов которой разработала компания Crossbar. Сама она не будет выпускать ReRAM, хотя в партнёрстве с кем-либо из крупных брендов готова этим заниматься. Например, если бы такое предложение поступило от компании Western Digital.

Лицензия на производство памяти ReRAM была предоставлена китайской компании SMIC в марте прошлого года. К этому дню SMIC приступила к поставкам рабочих образцов кристаллов ReRAM. Резистивная память выпускается с использованием 40-нм техпроцесса, а в течение первой

половины текущего года планируется выйти на 28-нм техпроцесс. Полученные образцы помогут компании Crossbar разработать технологию встраиваемой в микроконтроллеры и SoC памяти ReRAM. Резистивная память устойчива к перезаписи и может выдерживать до 100 000 циклов записи.

Благодаря своим характеристикам, память ReRAM потенциально способна заменить память NOR-флеш, оптимизированную для запуска кода, и память NAND-флеш, которая сегодня используется для хранения данных. Если задержки при обращении к памяти NAND-типа достигают миллисекунд, то задержки при чтении из ячейки ReRAM равны 20 нс, а задержки на запись в ReRAM не превышают 12 нс. При этом память ReRAM перед записью не надо очищать, что упрощает структуру сигнала и сокращает время на операции.

Память ReRAM компании Crossbar основана на принципе управляемого формирования нитей из ионов серебра в рабочем слое



из аморфного кремния. Рабочее напряжение одной полярности заставляет ионы серебра мигрировать в рабочий слой из серебряных электродов снаружи ячеек, а рабочее напряжение обратной полярности возвращает ионы серебра обратно в электроды. Напряжение с невысоким значением считывает состояние ячеек. Таких состояний, кстати, может быть несколько, и, соответственно, в каждой ячейке может храниться несколько бит данных. Такую память можно выпускать в виде многослойного стека.

[www.3dnews.ru](http://www.3dnews.ru)