

СОВРЕМЕННАЯ ЭЛЕКТРОНИКА

7
2006

www.soel.ru

Микропроцессоры
и микроконтроллеры
для встраиваемых систем



Компакт-диск компании
Tyco Electronics

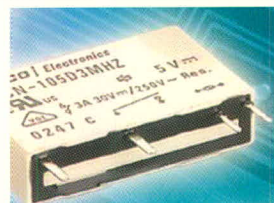
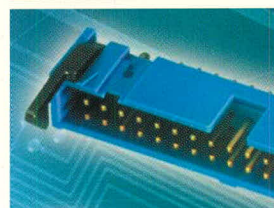
Разъемы и компоненты коммутации Tyco Electronics / AMP

tyco / Electronics

AMP



- Соединители для авиакосмических приложений
- Соединители для компьютерных и телекоммуникационных приложений
- Соединители для промышленных приложений
- Ручной инструмент и аксессуары



PROSOFT®

ПРОСОФТ — АКТИВНЫЙ КОМПОНЕНТ ВАШЕГО БИЗНЕСА

Телефон: (495) 232-2522 • E-mail: info@prochip.ru • Web: www.prochip.ru

Главный редактор

Александр Майстренко

Зам. главного редактора

Татьяна Крюк

Научные редакторы

Роберт Алексанян, Александр Масякин

Дизайн и верстка

Татьяна Крюк, Александр Либков,
Дмитрий Юсим

Web-мастер

Дмитрий Романчук

Служба распространения

Ирина Самохина (circul@soel.ru)

Служба рекламы

Татьяна Кравченко (advert@soel.ru)

Издательство «СТА-ПРЕСС»

Директор Константин Седов

Почтовый адрес: 119313, Москва, а/я 26

Телефон: (495) 232-0087

Факс: (495) 232-1653

Сайт: www.soel.ru

E-mail: info@soel.ru

Тираж 15 000 экземпляров

Журнал зарегистрирован в Федеральной службе по надзору за соблюдением законодательства в сфере массовых коммуникаций и охране культурного наследия (свидетельство ПИ № ФС77-18792 от 28 октября 2004 года)

Свидетельство № 00271-000 о внесении в Реестр надёжных партнеров Торгово-промышленной палаты Российской Федерации
Цена договорная

Отпечатано:

Полиграфический комплекс

«Пушкинская площадь»

www.pkpp.ru

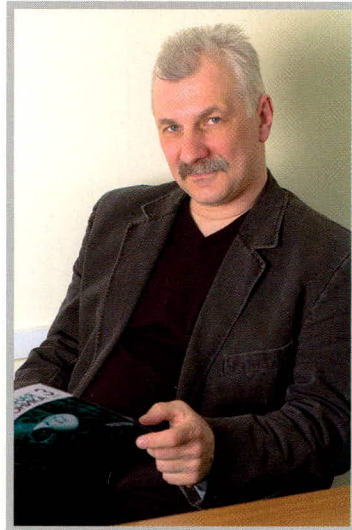
Перепечатка материалов допускается только с письменного разрешения редакции.

Ответственность за содержание рекламы несут рекламодатели.

Ответственность за содержание статей несут авторы.

Материалы, переданные редакции, не рецензируются и не возвращаются.

© СТА-ПРЕСС, 2006



Уважаемые читатели!

Этот номер журнала посвящён микропроцессорам и микроконтроллерам для встраиваемых систем.

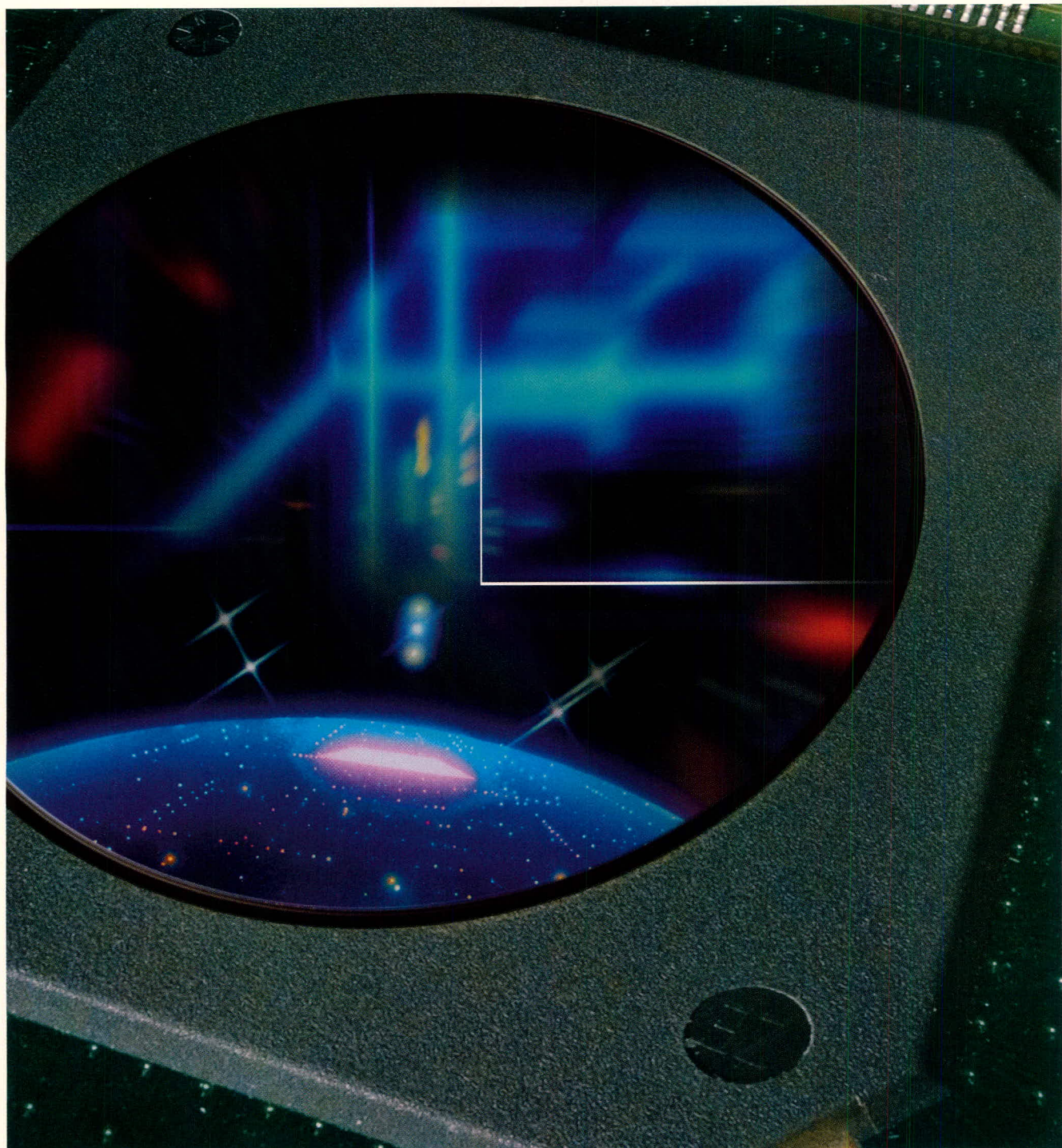
Встраиваемые системы окружают нас повсюду, они работают в сотовых телефонах и игровых приставках, банковских автоматах и информационных киосках, на современном производстве и в транспортных средствах, и, конечно же, в вооружении. Центральными компонентами встраиваемых систем являются микропроцессоры и микроконтроллеры, их производством заняты такие ведущие производители микроэлектронных компонентов, как Analog Devices, Philips, Texas Instruments и другие. Несмотря на то что разработка нового микропроцессора или микроконтроллера требует немалых интеллектуальных и материальных ресурсов, их номенклатура стремительно растёт. Кроме того, появляются новые классы этих компонентов, например микроконверторы. Этот термин ввели фирмы Analog Devices и Texas Instruments для микроконтроллеров, оснащённых развитой аналоговой периферией. Микроконверторы легко интегрируются в системы, использующие как цифровые, так и аналоговые сигналы. Как всякая компьютерная система, встраиваемая система не может работать без матобеспечения. По этой причине в журнале приведён обзор современных операционных систем.

В целом же подбор материалов этого номера журнала представляется очень интересным широкому кругу разработчиков электронной техники.

*С наилучшими пожеланиями,
Александр Майстренко*

Содержание

7
2006



РЫНОК

- 4 Новости российского рынка

Компоненты

- 10 Микроконтроллеры семейства LPC2000 (ARM7TDMI-S) от Philips – ещё один шаг к идеальной платформе для встраиваемых приложений (часть 1)
Павел Редькин
- 18 Микроконтроллеры ColdFire от Freescale Semiconductor – новый импульс развития (часть 1)
Татьяна Ремизевич
- 26 ARM Cirrus Logic: твоя система на кристалле
Андрей Архипов
- 32 Микроконтроллеры серии ADuC7000
Виктор Охрименко
- 38 Датчики давления – перспективы развития
Илья Чепурин

Узлы и модули

- 40 Особенности применения модулей вторичного электропитания с расширенным диапазоном входного напряжения
Александр Гончаров, Олег Негреба

Проекты

- 44 Система сбора информации
Юрий Мартышевский

Проектирование и моделирование

- 46 Схемы, методики и сценарии тестирования SPICE-совместимых макромоделей операционных усилителей (часть 6)
Сергей Лозицкий

Программирование

- 52 Операционные системы реального времени для 32-разрядных микропроцессоров
Сергей Золотарёв
- 60 Средства проектирования встраиваемых микропроцессорных систем, реализуемых на основе ПЛИС фирмы Xilinx (часть 1)
Валерий Зотов
- 68 Практикум программиста USB-устройств.
Часть 4. Разработка программатора МК P89LPC9xx (продолжение)
Дмитрий Чекунов

События

- 74 Знакомьтесь – TopElectronics
- 76 Фотонные технологии – технологический прорыв XXI века
- 77 Четвёртый российский форум «Встраиваемые компьютерные технологии»
- 77 «Быстрый» курс обучения проектированию встраиваемых микроконтроллерных систем
- 78 ЭкспоЭлектронике – 10 лет!
- 78 ЭлектроТехноЭкспо – 5 лет успеха

Новости российского рынка

Компоненты

Компания STMicroelectronics начала производство двух новых семейств МК

Семейство ST7UltraLite недорогих малогабаритных 8-разрядных 8-выводных МК имеет следующие особенности:

- питание 2,4...5,5 В;
- 8-МГц RC-генератор, внешнее тактирование;
- 32-кГц микропотребляющий генератор автозапуска;
- 1 Кб Flash для программ и данных;
- 128 байт RAM;
- 12-бит таймер с автозагрузкой и ШИМ;
- 8-бит таймер с входным захватом, база реального времени;
- 5-кан. 10-бит АЦП с временем преобразования 3,5 мкс;
- 6 из 8 выводов могут функционировать как цифровые I/O;
- пять режимов энергосбережения;
- детекторы снижения напряжения питания со сбросом или выработкой запроса на прерывание;
- температурные диапазоны $-40...+85^{\circ}\text{C}$ и $-40...+125^{\circ}\text{C}$;
- корпуса SO8, DFN8, DIP8, DIP16.

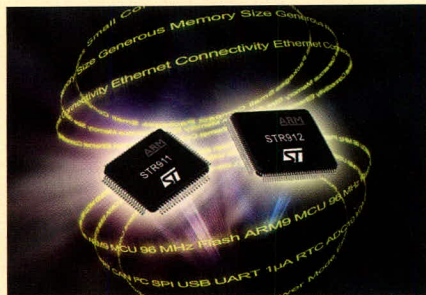


Корпус DIP16 позволяет проводить полноценную отладку без эмулятора. Версия в корпусе DFN – наименьший по размеру 8-выводный МК на рынке благодаря толщине корпуса 0,9 мм с общей занимаемой площадью всего 15,75 мм².

Допускается эмуляция EEPROM во Flash. По цоколевке ST7FLITEUSx совместимы с Microchip PIC12, что позволяет модернизировать существующие системы без переделки печатной платы. ПО для разработки, включая C-компилятор, бесплатно: www.st.com/mcu.

STMicroelectronics стала первой компанией, объединившей преимущества Ethernet, ядра ARM9E и большого объема встроенной памяти в семействе МК общего назначения STR9.

Семейство STR9 32-разрядных 96-МГц МК на ядре ARM966E-S обладает следующими особенностями:



- пиковая производительность 96 MIPS при тактовой частоте 96 МГц;
- выполнение одноканальных DSP инструкций;
- питание 1,8...3,3 В;
- 64К/96К SRAM с батарейным хранением и автоматическим стиранием при несанкционированном доступе;
- 256К+32К/512К+32Кб FLASH;
- Ethernet MAC-контроллер;
- 9 кан. DMA;
- USB;
- CAN;
- 3 × UART/IrDA;
- 2 × SPI;
- 2 × I²C;
- 8-канальный 10-бит АЦП;
- 4 × 16-бит таймера;
- модуль управления 3-фазным двигателем;
- богатый набор супервизорных функций;
- полнофункциональный RTC (не более 0,9 мкА от батареи);
- динамическая настройка энергосбережения (sleep – 55 мкА);
- до 80 цифровых 5В совместимых I/O;
- температурный диапазон: $-40^{\circ}\text{C}...+85^{\circ}\text{C}$;
- корпуса LQFP80 и LQFP128.

Операционные системы реального времени (RTOS) и поддержка TCP/IP доступны от компаний CMX, Micrium, Segger, Keil, NexGen и других, список постоянно пополняется.

www.st.com/mcu
Тел. (495) 730-2974

Разъёмы LEMO и Harting

Среди силовых разъёмов иностранного производства, присутствующих на российском рынке, ведущие позиции занимают разъёмы фирмы LEMO, Швейцария, и Harting, Германия.

Разъёмы фирмы LEMO имеют цилиндрическое исполнение и самозащёлкивающийся крепёж (Push-Pull self-latching system), а также характеризуются всеклиматическим применением (класс защиты IP66-68).

Разъёмы фирмы LEMO представлены сериями Y, 05 и 5G. Серия Y – это семей-

ство одноконтактных соединителей высокого напряжения, разработанных для операционного напряжения в пределах от 5...70 кВ. Они обеспечивают высокую безопасность. Серия 05 представляет собой аналогичную серию соединителей, но только миниатюрного размера с операционным напряжением до 12 кВ. Серия 5G представляет семейство многоконтактных силовых соединителей, имеющих дополнительную внутреннюю изоляцию, с операционным напряжением до 12кВ.

Отличительными чертами являются компактность и лёгкость, а также наличие дополнительного запирающего ключа. Область применения данных разъёмов – это атомная промышленность, энергокомплекс, нефте- и газодобывающая отрасль, транспорт.

Фирма Harting первая в мире запатентовала технологию прямоугольных соединителей Easy-Lock. Все разъёмы силового типа отвечают стандартам IP65-68. Кроме того, в ближайшем будущем будет анонсирован разъём, отвечающий требованиям самого современного класса защиты IP69K.

Прямоугольные разъёмы Harting имеют операционное напряжение до 4 кВ при силе тока до 650 А и сечении контакта 240 мм².

Данные разъёмы применяются в энергокомплексе, на всех видах транспорта, в машиностроении и других отраслях промышленности.

www.INDUSTRY.su
Тел. (495) 540-4530

Новый рекорд яркости светодиодов CREE

Компания Cree – мировой лидер в области производства мощных светодиодов на основе карбида кремния и нитрида галлия – установила новый рекорд в LED-индустрии.

Эффективность светового потока светодиодов с белым цветом свечения достигла 131 Лм/Вт. Этот результат подтвердил в конце июня Национальный институт стандартов и технологий в Гезербурге, штат Мэрилэнд (США). В ходе испытаний были использованы белые светодиоды на базе кристаллов семейства Cree EZBright™ при токе 20 мА и соответствующей цветовой температуре 6027 К.

Физическая величина Лм/Вт (люмен на ватт) используется в светотехнике для оценки полезной электрической энергии, преобразованной в свет. Для сравнения, традиционные лампы накаливания имеют

Новости российского рынка



эффективность около 10...20 Лм/Вт, а компактные лампы дневного света – от 50...60 Лм/Вт.

Столь высокое значение яркости белых светодиодов является рекордным, ранее публично не подтверждавшимся. «В этом ярком светодиоде применены кристаллы нового перспективного семейства EZ. Впервые в мире компании Cree удалось создать кристалл прямоугольной формы, кардинально решив проблему с плотностью тока на поверхности кристалла, – отметил Александр Полищук, руководитель направления электронных компонентов компании ПРОСОФТ, официального дистрибьютора Cree в России и странах СНГ. – Более того, это первый шаг на пути к массовым технологиям производства бездефектных кристаллов. Отсутствие необходимости отбраковки существенно снизит стоимость готовых изделий, что в сочетании с высокими светотехническими параметрами будет означать начало новой эры энергосберегающего света. Это изменит представление людей об искусственном освещении».

О начале поставок в Россию белых светодиодов Cree новой серии первыми узнают заказчики компании ПРОСОФТ, представляющей продукцию Cree на российском рынке и рынке стран СНГ.

www.prochip.ru

www.cree.ru

Тел. (495) 232-2522

Танталовые конденсаторы для температуры до 150°C

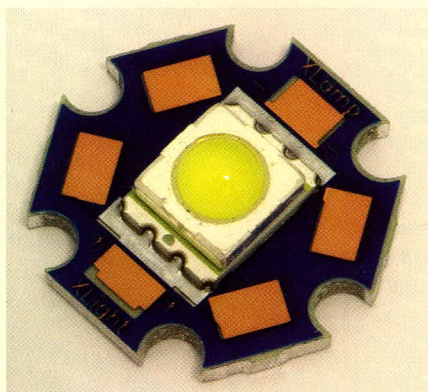
Фирма Vishay представляет серию заливных танталовых конденсаторов с твердым электролитом, которые при 50-% снижении напряжения устойчивы к температуре до 150°C. Конденсаторы TH3 предназначены, по мнению производителя, для автомобильных приложений самых различных типов, работающих в условиях высокой температуры. Конденсаторы имеют заливный корпус и предлагаются пяти размеров от А до Е (согласно EIA-535ВААС). TH3 покрывают диапазон емкостей 0,33...100 мкФ и диапазон номинальных напряжений 10...50 В.

www.prochip.ru

Тел. (495) 232-2522

Новая серия источников света производства XLight™

Компания ПРОСОФТ представляет новую серию полупроводниковых источников света XLD-AL-003 из линейки светотехнической продукции XLight™. Изделие представляет собой полупроводниковую лампу Cree® XLamp™ из серий XL7090 и XR7090, установленную на печатной плате с алюминиевым основанием диаметром 21 мм, выполненной в форме STAR с шестью отверстиями для крепления винтами М3. Стандартные габариты позволяют без изменения конструкции изделия заменить светодиоды предыдущих поколений на более эффективные полупроводниковые лампы Cree® XLamp™. Конструкция позволяет как использовать одиночные изделия, так и собирать кластеры на их основе.



Серия XLD-AL-003 рассчитана на работу в промышленном диапазоне температур -40...+85°C и доступна в производственных количествах со склада эксклюзивного поставщика продукции XLight™ компании ПРОСОФТ. Номенклатура изделий включает как белые, так и цветные источники света.

www.prochip.ru

Тел. (495) 232-2522

Кожух с резьбой кабельного ввода M50 для промышленного применения

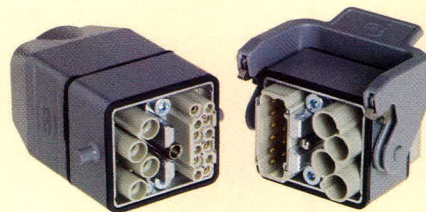
Для подключения кабелей большого диаметра фирма Harting предлагает кожух M50. Его высота составляет 110 мм, что позволяет разместить на 30% больше проводов, а угол кабельного ввода оптимален для установки кожуха непосредственно над полом, где очень важен минимальный радиус изгиба кабеля.

www.prochip.ru

Тел. (495) 232-2522

Han-Modular® Twin – два разъёма в одном

Компактность, быстрота и лёгкость в использовании отличают разъём Han-Modular® Twin. Он объединяет два разъёма в одном кожухе, обеспечивая тем самым огром-



ные преимущества в использовании. Han-Modular® Twin отличает гибкая система соединения, т.к. к нему подходят различные комбинации вставок серии Han-Modular®.

www.prochip.ru

Тел. (495) 232-2522

microFX

Фирма Harting расширила спектр выпускаемой продукции сериями компонентов microFX, состоящей из активных приёмопередатчиков с функцией диагностики для оптической передачи данных до 125 Мбит/с,



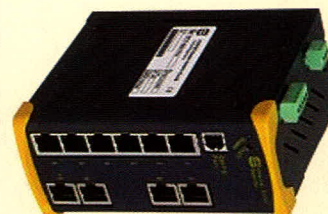
например, для промышленного Ethernet, а также из соответствующих соединителей для одно- и многомодового оптоволоконка.

www.prochip.ru

Тел. (495) 232-2522

SmartCon – расширенные возможности конфигурации через USB

Новая инновационная разработка компании Harting позволяет конфигурировать свичи Ethernet более удобными передо-



выми методами. Впервые предлагается более 100 возможностей соединения. Все свичи SmartCon Ethernet конфигурируются через порт USB.

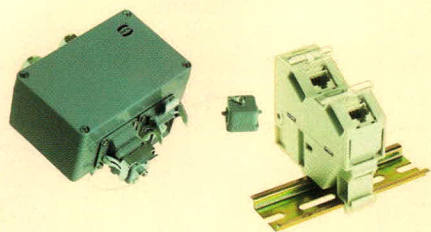
www.prochip.ru

Тел. (495) 232-2522

Новости российского рынка

Промышленная розетка Cat 6

Компания Harting предлагает два варианта промышленных розеток категории 6,

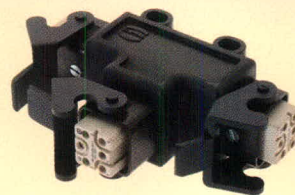


обеспечивающих степень защиты IP 20 и IP 67.

www.prochip.ru
Тел. (495) 232-2522

Han-Power® T

Использование соединителя Han-Power® T облегчает подключение к силовой шине. Т-образная форма позволяет успешно соединять шину питания с несколькими приборами (например, двигатели и т.д.). Дизайн соединителя позволяет использовать



предварительно собранный и проверенный кабель, гарантируя безупречное соединение проводов и оптимальность монтажа.

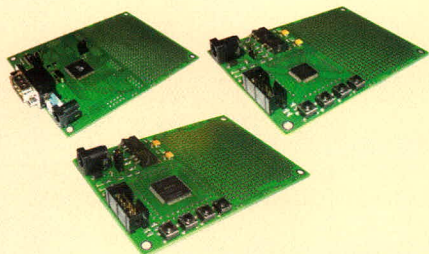
www.prochip.ru
Тел. (495) 232-2522

Узлы и модули

Новые отладочные средства для микроконтроллеров и ПЛИС

Компания LDM-Systems, работающая в области контрактного производства электроники, выпустила новые отладочные средства для микроконтроллеров и ПЛИС:

LDM-MP 3.01 – конструктор-контроллер представляет собой печатную плату размером 114 × 81 × 15 мм с макетным полем 81 × 53 мм, на которой установлен микроконтроллер ATmega128 – 16 МГц, Flash 128К, RAM 4К, EEPROM 4К, 8 г 10-бит АЦП, 53 I/O, RS 232. Программирование через COM-порт;



LDM-PP 1.xxxx – конструктор-ПЛИС представляет собой печатную плату размером 100 × 71 × 12 мм с макетным полем 71 × 50 мм, на которой установлена одна из микросхем ПЛИС фирмы Altera: EPM3032A, EPM3064A, EPM7032, EPM7064 в корпусе TQFP-44;

LDM-PP 2.xxxx – конструктор-ПЛИС представляет собой печатную плату размером 100 × 71 × 12 мм с макетным полем 71 × 50 мм, на которой установлена одна из микросхем ПЛИС фирмы Altera: EPM3128A, EPM7064S, EPM7128S в корпусе TQFP-100.

Программирование конструкторов-ПЛИС осуществляется через загрузочный кабель ByteBlaster LDM-PB 2.01 LPT-порт.

Все отладочные средства комплектуются компакт-диск с полным набором программ и документацией.

www.LDM-Systems.ru
тел. (903) 283-8318

Sharp предлагает ЖК-дисплеи 4,3 дюйма формата 16 : 9

В новом ряду 4,3-дюймовых ЖК-дисплеев Sharp выпускает три малоформатных TFT-дисплея, обеспечивающих индикацию в формате 16 : 9. Такие разработки Sharp, как технология ASV, гарантируют хорошую считываемость при любых углах обзора. Кроме того, высокое качество изображения обеспечивается контрастностью 400 : 1, разрешением 480 × 272 пикселей и 16,7 млн. цветов. Эти характеристики определяют успешное применение новых TFT-дисплеев в мультимедийных и промышленных приложениях.

Использование технологии ASV позволяет увеличить угол обзора до 160° и обеспечивает чёткую картину при отклонении от фронтального направления наблюдения. TFT предназначены для современных переносных устройств с аудиовизуальными функциями, такими как игровые консоли, переносные медиа- и DVD-плееры. Мультимедийные функции этих устройств предъявляют особенно высокие требования к качеству изображения дисплеев. Сюда же добавляется современный тренд производства видео и фильмов в формате 16 : 9 – ещё одно преимущество широкого формата.

Наряду с изделиями широкого потребления модули очень интересны для применения в промышленности и медицинской технике. Здесь широкий формат необходим для представления важной графической информации, например, осциллограмм и электрокардиограмм. Модуль



LQ043T3DX04 обеспечивает хорошую считываемость, бесперебойную работу в жёстких окружающих условиях в диапазоне температур –20...+60°C и яркость до 230 кд/м². Следующая модель планирует с сенсорным экраном.

Для управления дисплеями предлагает ARM-процессор серии BlueStreak, как, например 32-разрядный MCU LH7A404 с 266 МГц на базе ARM9, особенно пригодный для мультимедийных приложений.

Образцы модуля LQ043T3DX04 будут предлагаться с сентября всеми партнёрами-дистрибьюторами. Начало серийного производства запланировано на IV кв. Дисплей LQ043T3DX02 находится в серийном производстве.

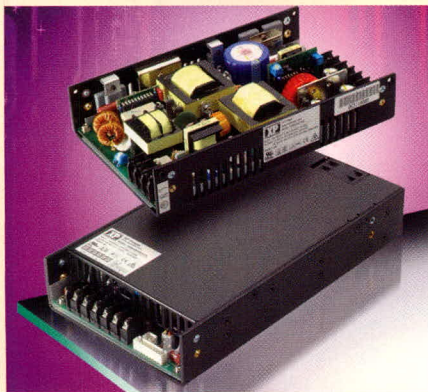
www.prosoft.ru
(495) 234-0636

Низкопрофильные 400-ваттные источники электропитания AC/DC для установки в аппаратуру высотой 1U

Компания XP Power начала поставки 400-Вт источников вторичного электропитания серии SMM400 на основе высококачественного регулируемого преобразователя, который обеспечивает в стандартном корпусе высотой 1U удельную мощность до 380 Вт/дм³. Низкопрофильные модули включают 24 стандартные модели: 19 одноканальных и 5 двухканальных. Изделия предназначены для связанного, промышленного и медицинского оборудования, а также информационной техники.

ИВЭП серии SMM400 имеют универсальный вход 90...264 В (частота 47...62 Гц) и ряд выходных напряжений от 3 до 48 В. Значение выходного напряжения основного канала регулируется в пределах ±5% от номинального. Блоки питания обладают следующими функциями: выносная обратная связь, дистанционное включение/выключение, сигнал состояния вы-

Новости российского рынка



ходного напряжения, функция равномерного распределения тока нагрузки и сигнал статуса сетевого напряжения, защиты от перегрузки по току, перенапряжения и перегрева. Блоки доступны в П-образном шасси или корпусированном исполнении со встроенным вентилятором.

Выходные клеммы выполняются в виде винтовых зажимов и IEC-розеток или соединителей Molex. Встроенный вентилятор обеспечивает принудительный обдув для работы при полной нагрузке, при конвекционном отводе тепла в нагрузку отдаётся 250 Вт. Блоки серии SMM400 функционируют при температуре 0...+50°C при полной мощности в нагрузке и до +70°C с понижением мощности.

Блоки отвечают требованиям стандартов безопасности UL60950, UN60950, ГОСТ Р 50377-92 для промышленных и ИТ-применений, а также UL60601-1, EN60601-1 для медицинской техники. Изделия соответствуют требованиям к ЭМИ основных международных стандартов.

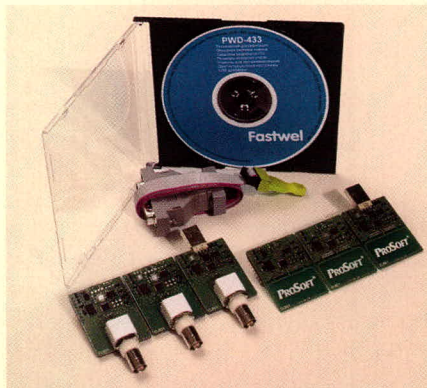
Размеры SMM400 без учёта входных клеммных соединителей составляют 228,9 × 127 × 40,6 мм в исполнении со встроенным вентилятором и крышкой. В

случае исполнения в П-образном шасси длина блока составляет 203,3 мм.

www.prosoft.ru
(495) 234-0636

Модули ФАСТВЕЛ для диапазона 433 МГц

Поступила в продажу партия модулей PWD-433 производства компании ФАСТВЕЛ. Модули служат для передачи данных по радиоканалу в диапазоне 433 МГц. Программатор можно приобрести в комплекте с ПО, позволяющим разработать управляющую программу для встроенного микроконтроллера. Доступна универсальная прошивка (с которой поставляются модули); с помощью программатора можно обновлять её на более высокие версии.



Всего доступно шесть вариантов модуля: исполнение с печатной антенной и разъёмом BNC для внешней антенны и три варианта последовательных интерфейсов: UART, RS-232 и USB. Из встроенной периферии модули оснащены четырёхканальным 12-битным АЦП, аппаратным ШИМ-контроллером и цифровыми выводами общего назначения. Питание модулей может

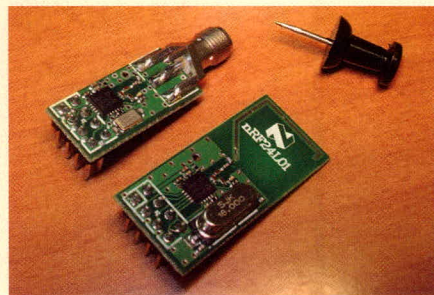
быть в диапазоне 1,8...3,6 В. Типичное применение этих модулей: беспроводные датчики и дистанционное управление.

При серийных объёмах поставок модули в OEM-комплектации доступны по цене \$20...30 в зависимости от конфигурации. Официальным поставщиком продукции ФАСТВЕЛ является компания ПРОСОФТ.

www.prochip.ru
Тел. (495) 232-2522

Модули Nordic для диапазона 2,4 МГц

В продажу поступили модули на основе трансиверов nRF24L01 производства Nordic Semiconductor, ранее доступные только в составе отладочных плат. Каждый модуль содержит трансивер с необходимой обвязкой, печатную антенну или разъём SMA для внешней антенны и интерфейсный разъём для управления трансивером по шине SPI. Трансиверы имеют встроенный аппаратный протокол низкого уровня и способны передавать поток данных до 2 Мбит/с по радиоканалу в диапазоне 2,4 ГГц.



Розничная стоимость модулей с печатной антенной составляет \$23, с антенным разъёмом SMA \$46,5.

www.prochip.ru
Тел. (495) 232-2522

Приборы

Серия генераторов сигналов произвольной формы (СПФ) компании Tabor

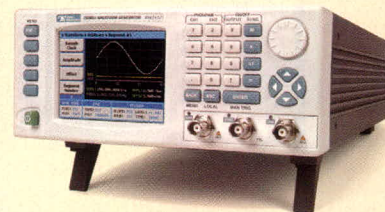
Представлены генераторы сигналов произвольной формы WW5061/5062, WW1071/1072, WW2571/2572, WW1281, сочетающие широкие возможности модуляции и изменения частоты дискретизации.

Функциональность: генератор сигналов произвольной формы, источник модулированных сигналов, импульсный генератор, генератор стандартных сигналов.

Технические характеристики:

- диапазон частот (синус, меандр): 0,1 мГц...25 МГц/50 МГц/100 МГц; 50 Гц...400 МГц (WW1281);
- разрядность ЦАП 12, 14 или 16 бит;

- 2- или 1-выходной канал (WW1281/WW5061/WW1071/WW2571);
- амплитуда: 8; 10; 16 В_{пик} на нагрузке 50 Ом;
- частота дискретизации: 50; 100; 250 МГц; 1,2 ГГц;
- память: 0,5...8 М точек (опция – 16 М);
- стандартные формы – 10 видов, виды модуляции: AM, ЧМ, ФМн, ЧМн; ИМ, ГКЧ; 3Д;
- параллельный 16-битный выход (WW257х) и два выхода последовательных цифровых потоков (WW1281);
- поддержка синхронной работы нескольких генераторов;
- интерфейсы: USB, LAN, GPIB;
- цветной ЖК-дисплей (диагональ 9 см).



Основная особенность серии – сегментирование памяти и последовательный режим. Для сложных задач прибор позволяет создавать до 100 различных последовательностей, каждая из которых может содержать до 16 000 сегментов, при этом каждый может быть последовательно повторен в цикле до 1 млн. раз.

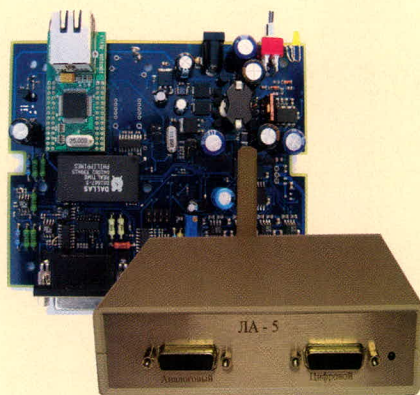
www.prist.ru
Тел. (495) 777-5591

Новости российского рынка

Новый автономный прибор с сетевым интерфейсом Ethernet

ЗАО «Руднев-Шиялев» приступило к серийному производству автономного регистратора ЛА-5 Ethernet. Передача данных на физическом уровне может осуществляться с помощью одного из трёх интерфейсов, в зависимости от модификации устройства: 10/100Base-TX («витая пара»), 100Base-FX (оптоволоконно) или IEEE 802.11b (радиоинтерфейс Wi-Fi).

Информация может автономно (без участия оператора) собираться по 16 аналоговым и 16 цифровым каналам в энергонезависимую память (32 Мб) и передаваться в сеть по запросу центрального сервера. Отличительной осо-



бенностью прибора ЛА-5 является то, что он может работать и в автономном режиме, и под управлением оператора. Гибкие возможности по выбору условия начала записи и выбору приоритета сохраняемых данных позволяют регистри-

ровать отклонения от нормальной работы исследуемого объекта в течение длительного времени. Наличие в ЛА-5 модификации с радиоинтерфейсом Wi-Fi значительно облегчает процесс обслуживания мобильного объекта. Как только объект появляется в зоне радиовидимости центрального сервера, данные могут быть считаны из энергонезависимой памяти и заархивированы без участия оператора. Прибор может найти широкое применение в промышленности, на упомянутых мобильных объектах и в труднодоступных местах в качестве диагностической измерительной системы.

www.rudshel.ru
тел. (495) 787-6368

Программное обеспечение

Оценочные версии операционных систем Wind River VxWorks и Linux доступны для загрузки через Интернет

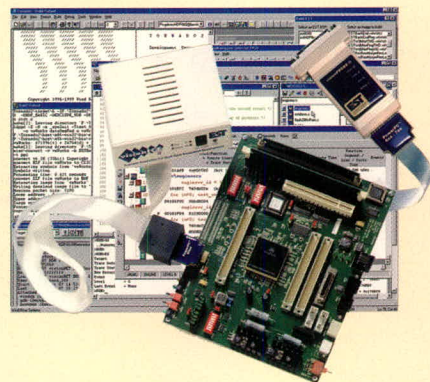
Компания Wind River, производитель средств разработки программного обеспечения встраиваемых микропроцессорных устройств, разместила на своём сайте оценочные версии интегрированного пакета General Purpose Platform. Для загрузки доступны оба варианта пакета General Purpose Platform: GPP VxWorks Edition на базе OCPB VxWorks и среды разработки Workbench for VxWorks и GPP Linux Edition на базе ОС Linux и среды разработки Workbench for Linux. Поддерживаемые мик-

ропроцессорные архитектуры: x86/Pentium, PowerPC, ARM, MIPS, XScale и SuperH.

Также для загрузки доступна среда разработки Workbench for OCD (On-Chip Debugging), предназначенная для использования с JTAG-адаптерами Wind River Probe (USB-JTAG) и Wind River ICE (Ethernet-JTAG), и оптимизирующий компилятор Wind River Compiler.

Другие платформы Wind River на базе VxWorks и Linux:

- для промышленных контроллеров Platform for Industrial Devices;
- для сетевого оборудования Platform for Network Equipment;
- для бортовой авионики Platform for Safety Critical DO-178B/ARINC 653;



- для автомобильной телематики Platform for Automotive Devices;
- для бытовой электроники Platform for Consumer Devices.

www.vxworks.ru
тел. (495) 148-9677

События

Премия «Лидер экономического развития»

Во время торжественной церемонии награждения 30 июня 2006 г. обладателем Международной премии «Лидер экономического развития» стала компания ИТС-Electronics, показавшая высокие результаты экономического роста на рынке электронных компонентов. Почетная премия учреждена Международной организацией предпринимателей при



участии Международного фонда развития, инвестиционной компании US Priority Enterprise и Российской ассоциации Героев. Лауреатов премии «Лидер экономического развития» определяют экспертные комиссии, в состав

которых входят ведущие российские специалисты в области экономики, аудита, а также представители государственных структур и общественных организаций. Поздравляем партнёров, клиентов и коллектив компании ИТС со столь высоким достижением и общественным признанием!

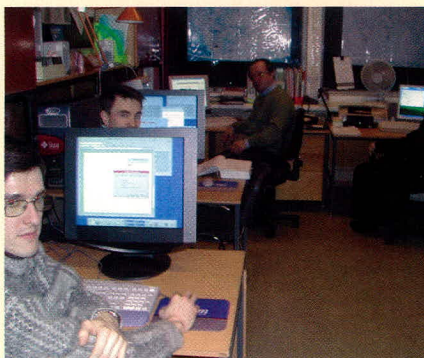
<http://www.itc-electronics.com>
Тел.: (383) 22-77-888

Новости российского рынка

Открытие центра Mentor Graphics в МИФИ

В 2004 г. на базе двух ведущих физических университетов России – МИФИ и МФТИ – создан научно-образовательный центр CRDF «Фундаментальные исследования материи в экстремальных состояниях». Партнёром МИФИ в области внедрения современных средств проектирования стала компания Mentor Graphics. Было подписано долгосрочное соглашение о предоставлении в образовательный центр университетских лицензий на программные пакеты САПР как интегральных микросхем (в том числе ПЛИС (FPGA)), так и печатных плат.

В июне 2006 г. с помощью компании Mentor Graphics и на базе её программных продуктов в МИФИ началось создание первого учебного класса Mentor Graphics с использованием смешанной аппаратной платформы – SUN Workstations и Linux/Windows PCs. Лицензионный САПР Mentor Graphics установлен на трёх серверах, объединённых быстрой



(1 Гбит) локальной сетью типа Intranet, и имеет десять рабочих мест на двух электронных кафедрах МИФИ: Электроники и Микроэлектроники. На первом этапе основная задача нового центра Mentor Graphics – подготовка молодых кадров, аспирантов и студентов старших курсов, создание учебно-методических материалов и пособий, привлечение других кафедр и подразделений, а также увеличение количества клиентских рабочих станций.

Уже в настоящее время студенты и молодые сотрудники центра Mentor Graphics

начинают решать учебно-исследовательские задачи проектирования СБИС, блоков и узлов электронной аппаратуры для конкретных физических экспериментов, например, эксперимента СВМ (Compressed Baryonic Matter) в немецком исследовательском центре GSI (www.gsi.de). В ближайших планах центра Mentor Graphics создание новых учебных классов на трёх кафедрах МИФИ, увеличение общего количества рабочих мест до 30. Важность поставленной задачи подтверждается большим спросом на специалистов в области микроэлектронных САПР как в России, так и за рубежом. В то же время их недостаточность ограничивает возможности России в области создания уникальной контрольно-измерительной аппаратуры для физических экспериментов. Интерес к развитию центра Mentor Graphics, к трудоустройству его выпускников уже проявили многие российские компании.

www.megratec.ru
Тел. (495) 323-9191

19-21 сентября 2006



Новосибирск

Генеральный
информационный
спонсор:

ИЗДАТЕЛЬСКИЙ ДОМ
connect

СИБИРСКИЙ ФОРУМ ИНФОРМАЦИОННЫХ ТЕХНОЛОГИЙ И ТЕЛЕКОММУНИКАЦИЙ:

СИБСВЯЗЬ. СИБКОМПЬЮТЕР. СИБИНТЕРНЕТ

XIV международная специализированная выставка средств связи и телекоммуникаций, коммуникационного оборудования, информационных технологий и компьютерной техники, сервисов Интернет

ЭЛЕКТРОНСИБ

Специализированная выставка электронных компонентов и технологического оборудования

СИБИРЬ-ТЕЛЕРАДИОВЕЩАНИЕ

Специализированная выставка кабельного и спутникового телевидения, радиовещания и широкополосных телекоммуникаций

Выставочное Общество СИБИРСКАЯ ЯРМАРКА

Россия, 630049, Новосибирск, Красный пр-т, 220/10. Тел: (383) 210-62-90

Факс: (383) 225-98-45. E-mail: ponkrat@sibfair.ru; <http://www.sibfair.ru>

Микроконтроллеры семейства LPC2000 (ARM7TDMI-S) от Philips – ещё один шаг к идеальной платформе для встраиваемых приложений

(часть 1)

Павел Редькин (г. Ульяновск)

Статья посвящена описанию и применению 16/32-разрядных встраиваемых микроконтроллеров семейства LPC2000 фирмы Philips Semiconductors. Обсуждены вопросы конкурентоспособности семейства микроконтроллеров по сравнению с аналогами. Изложенные в статье сведения рассчитаны на специалистов в области микропроцессорной техники и её программирования на языке Си. В первой части дано общее описание семейства LPC2000 и его процессорного ядра.

ВВЕДЕНИЕ

Предлагаемая вниманию читателей статья посвящена описанию и применению 16/32-разрядных встраиваемых микроконтроллеров (МК) семейства LPC2000 фирмы Philips Semiconductors. Эти приборы имеют ядро ARM7TDMI-S, разработанное британской фирмой Advanced RISC Machines (ARM), которая специализируется на разработке микропроцессоров и периферии к ним. В связи с высокой производительностью и выгодным соотношением цена/качество МК с ядрами ARM в настоящее время приобрели у разработчиков электронной техники весьма широкую популярность. Ядра ARM используются в микроконтроллерах и микропроцессорах, выпускаемых такими производителями, как Alcatel, Analog Devices, Atmel, Asahi Kasei Microsystems, Cirrus Logic, Digital, GEC Plessey, Hyundai, Lucent, Lucky GoldStar, NEC, OKI, Philips, Rockwell, Rohm, Samsung, Sharp, Sony, Symbios, Texas Instruments, Yamaha. Корпорация Philips Semiconductors, являясь одним из формальных основателей фирмы ARM, выпускает широкую номенклатуру 16/32-разрядных МК с ядром ARM7TDMI-S – семейство LPC2000.

Семейство ARM7 Thumb, к которому относится ARM7TDMI-S, представляет

собой ядра с 32-разрядной целочисленной RISC-архитектурой, обеспечивающей максимальную производительность до 130 MIPS. Все ядра семейства ARM7 Thumb имеют традиционную архитектуру фон-Неймана с общей памятью команд и данных.

В настоящее время на российском рынке наиболее полно представлены и востребованы 16/32-разрядные МК с ядрами ARM7 следующих семейств: ADuC70xx (Analog Devices), AT91SAM7xxx (Atmel), TMS470R1xxx (Texas Instruments) и LPC2000 (Philips Semiconductors).

Приборы ADuC70xx являются бесспорными лидерами в области аналоговой периферии, имея на кристалле 12-битные АЦП и ЦАП. Однако они имеют сравнительно невысокую производительность (тактовая частота до 45 МГц), модельный ряд этих МК небольшой, цены умеренные. Для приборов TMS470R1xxx при средней производительности (тактовая частота до 60 МГц) характерна некоторая функциональная избыточность, следствием которой, очевидно, является их сравнительно высокая цена. Кроме того, у этих приборов отсутствует модуль ЦАП. МК AT91SAM7xxx обладают средней производительностью (тактовая частота до 60 МГц), высокой экономичностью, весьма

низкой стоимостью и представлены широким модельным рядом.

Устройства LPC2000 можно назвать золотой серединой по рассматриваемым критериям. Их отличают сравнительно низкая цена и средняя производительность (тактовая частота до 75 МГц), а также самый широкий модельный ряд. Они нашли широкое применение в автомобилестроении, медицине, сетевых и коммуникационных устройствах (модемах, концентраторах, мобильных телефонах и т.п.), а также в промышленной и бытовой электронике, в том числе с батарейным питанием.

В настоящей статье приведены только необходимые сведения о семействе LPC2000, достаточные для написания управляющих программ. Более подробно о семействе LPC2000 см. [1, 2].

ОБЩЕЕ ОПИСАНИЕ LPC2000

Большая часть выпускаемых в настоящее время приборов работает на тактовой частоте до 60 МГц, обеспечивая производительность до 54 MIPS. Отметим характерные особенности МК семейства LPC2000:

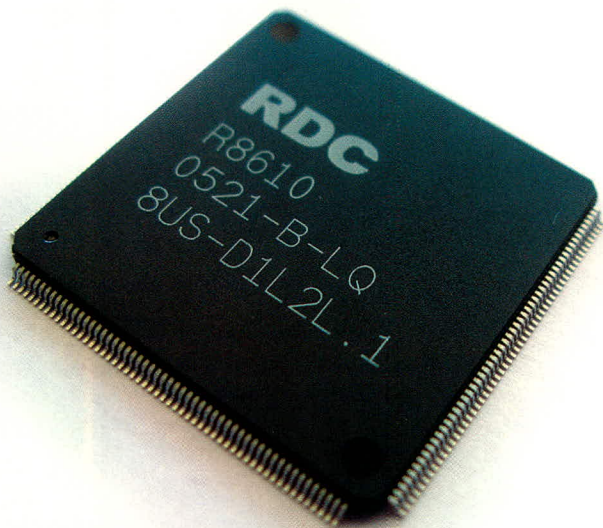
- высокопроизводительное 32/16-разрядное ядро ARM7TDMI-S со встроенным трассировщиком (Real-Time Trace) и монитором реального времени (Real-Time Monitor);
- встроенный тактовый генератор с внешним кварцевым резонатором на частоту 1...30 МГц и схема ФАПЧ;
- память типа SRAM (статическое ОЗУ) до 64К;
- память типа Flash с 128-разрядной шиной и обращением без цикла ожидания (ресурс не менее

Таблица 1. Сводная таблица МК семейства LPC2000

Устройство	ОЗУ, Кб	Flash-память, Кб	Защита	Таймеры общего назначения, разрядов	Каналы SAR/СOM	WDT	Питание модуля RTC		Интерфейсы				Каналы ШИМ	Разряды/канал АЦП	Разряды/канал ЦАП	Внешняя шина		Число выводов I/O	FCPU, МГц	Напряжение питания, В		Диапазон рабочих температур, °С	Корпус	
							внутреннее, ФАПЧ	внешнее, 32 КГц	UART	CAN	FC	SPI				SSP	USB			адреса	данные			CS
LPC2101FBD48	2	8	+	2 × 32 2 × 16	7	+	+	2	-	2	2	+	-	10/8	-	-	32	1...70	1,8	3,3	-40...+85	LQFP48		
LPC2102FBD48	4	16	+	2 × 32 2 × 16	7	+	+	2	-	2	2	+	-	10/8	-	-	32	1...70	1,8	3,3	-40...+85	LQFP48		
LPC2103FBD48	8	32	+	2 × 32 2 × 16	7	+	+	2	-	2	2	+	-	10/8	-	-	32	1...70	1,8	3,3	-40...+85	LQFP48		
LPC2104BBD48	16	128	-	2 × 32	7	+	+	2	-	1	1	-	6	-	-	32	1...60	1,8	3,3	0...+70	LQFP48			
LPC2105BBD48	32	128	-	2 × 32	7	+	+	2	-	1	1	-	6	-	-	32	1...60	1,8	3,3	0...+70	LQFP48			
LPC2106BBD48	64	128	-	2 × 32	7	+	+	2	-	1	1	-	6	-	-	32	1...60	1,8	3,3	0...+70	LQFP48			
LPC2106FBD48	64	128	-	2 × 32	7	+	+	2	-	1	1	-	6	-	-	32	1...60	1,8	3,3	-40...+85	LQFP48			
LPC2106FHM48	64	128	-	2 × 32	7	+	+	2	-	1	1	-	6	-	-	32	1...60	1,8	3,3	-40...+85	HVQFN48			
LPC2114FBD64	16	128	+	2 × 32	8	+	+	2	-	1	2	-	6	10/4	-	46	1...60	1,8	3,3	-40...+85	LQFP64			
LPC2114FHM64	16	128	+	2 × 32	8	+	+	2	-	1	2	-	6	10/4	-	46	1...60	1,8	3,3	-40...+85	HVQFN64			
LPC2119FBD64	16	128	+	2 × 32	8	+	+	2	2	1	2	-	6	10/4	-	46	1...60	1,8	3,3	-40...+85	LQFP64			
LPC2119FHM64	16	128	+	2 × 32	8	+	+	2	2	1	2	-	6	10/4	-	46	1...60	1,8	3,3	-40...+85	HVQFN64			
LPC2124FBD64	16	256	+	2 × 32	8	+	+	2	-	1	2	-	6	10/4	-	46	1...60	1,8	3,3	-40...+85	LQFP64			
LPC2124FHM64	16	256	+	2 × 32	8	+	+	2	-	1	2	-	6	10/4	-	46	1...60	1,8	3,3	-40...+85	HVQFN64			
LPC2129FBD64	16	256	+	2 × 32	8	+	+	2	2	1	2	-	6	10/4	-	46	1...60	1,8	3,3	-40...+85	LQFP64			
LPC2129FHM64	16	256	+	2 × 32	8	+	+	2	2	1	2	-	6	10/4	-	46	1...60	1,8	3,3	-40...+85	HVQFN64			
LPC2129FBD64	16	256	+	2 × 32	8	+	+	2	2	1	2	-	6	10/4	-	46	1...60	1,8	3,3	-40...+85	LQFP64			
LPC2129FHM64	16	256	+	2 × 32	8	+	+	2	2	1	2	-	6	10/4	-	46	1...60	1,8	3,3	-40...+85	HVQFN64			
LPC2131FBD64	8	64	+	2 × 32	8	+	+	2	-	1	2	-	6	10/4	10/1	47	1...60	3,3	3,3	-40...+85	LQFP64			
LPC2131FHM64	8	64	+	2 × 32	8	+	+	2	-	1	2	-	6	10/4	10/1	47	1...60	3,3	3,3	-40...+85	HVQFN64			
LPC2132FBD64	16	64	+	2 × 32	8	+	+	2	-	1	2	-	6	10/4	10/1	47	1...60	3,3	3,3	-40...+85	LQFP64			
LPC2132FHM64	16	64	+	2 × 32	8	+	+	2	-	1	2	-	6	10/4	10/1	47	1...60	3,3	3,3	-40...+85	HVQFN64			
LPC2134FBD64	16	128	+	2 × 32	8	+	+	2	-	1	2	-	6	10/4	10/1	47	1...60	3,3	3,3	-40...+85	LQFP64			
LPC2134FHM64	16	128	+	2 × 32	8	+	+	2	-	1	2	-	6	10/4	10/1	47	1...60	3,3	3,3	-40...+85	HVQFN64			
LPC2136FBD64	32	256	+	2 × 32	8	+	+	2	-	1	2	-	6	10/8 × 2	10/1	47	1...60	3,3	3,3	-40...+85	LQFP64			
LPC2136FHM64	32	256	+	2 × 32	8	+	+	2	-	1	2	-	6	10/8 × 2	10/1	47	1...60	3,3	3,3	-40...+85	HVQFN64			
LPC2138FBD64	32	512	+	2 × 32	8	+	+	2	-	2	1	+	6	10/8	10/1	47	1...60	3,3	3,3	-40...+85	LQFP64			
LPC2138FHM64	32	512	+	2 × 32	8	+	+	2	-	2	1	+	6	10/8	10/1	47	1...60	3,3	3,3	-40...+85	HVQFN64			
LPC2141FBD64	8	32	+	2 × 32	8	+	+	2	-	1	2	-	6	10/8	-	47	1...60	3,3	3,3	-40...+85	LQFP64			
LPC2141FHM64	8	32	+	2 × 32	8	+	+	2	-	1	2	-	6	10/8	-	47	1...60	3,3	3,3	-40...+85	HVQFN64			
LPC2142FBD64	16	64	+	2 × 32	8	+	+	2	-	1	2	-	6	10/8	10/1	47	1...60	3,3	3,3	-40...+85	LQFP64			
LPC2142FHM64	16	64	+	2 × 32	8	+	+	2	-	1	2	-	6	10/8	10/1	47	1...60	3,3	3,3	-40...+85	HVQFN64			
LPC2144FBD64	16	128	+	2 × 32	8	+	+	2	-	1	2	-	6	10/8	10/1	47	1...60	3,3	3,3	-40...+85	LQFP64			
LPC2144FHM64	16	128	+	2 × 32	8	+	+	2	-	1	2	-	6	10/8	10/1	47	1...60	3,3	3,3	-40...+85	HVQFN64			
LPC2146FBD64	32	256	+	2 × 32	8	+	+	2	-	1	2	-	6	10/8 × 2	10/1	47	1...60	3,3	3,3	-40...+85	LQFP64			
LPC2146FHM64	32	256	+	2 × 32	8	+	+	2	-	1	2	-	6	10/8 × 2	10/1	47	1...60	3,3	3,3	-40...+85	HVQFN64			
LPC2148FBD64	32	512	+	2 × 32	8	+	+	2	-	2	1	+	6	10/8 × 2	10/1	47	1...60	3,3	3,3	-40...+85	LQFP64			
LPC2148FHM64	32	512	+	2 × 32	8	+	+	2	-	2	1	+	6	10/8 × 2	10/1	47	1...60	3,3	3,3	-40...+85	HVQFN64			
LPC2194JBD64	16	256	+	2 × 32	8	+	+	2	4	1	2	-	6	10/4	-	46	1...60	1,8	3,3	-40...+105	LQFP64			
LPC2210FBD144	16	-	-	2 × 32	8	+	+	2	-	1	2	-	6	10/8	-	24	32	4	76	1...60	1,8	3,3	-40...+85	LQFP144
LPC2212FBD144	16	128	+	2 × 32	8	+	+	2	-	1	2	-	6	10/8	-	24	32	4	112	1...60	1,8	3,3	-40...+85	LQFP144
LPC2214FBD144	16	256	+	2 × 32	8	+	+	2	-	1	2	-	6	10/8	-	24	32	4	112	1...60	1,8	3,3	-40...+85	LQFP144
LPC2220FBD144	64	-	-	2 × 32	8	+	+	2	-	1	3	-	6	10/8	-	24	32	4	112	1...60	1,8	3,3	-40...+85	LQFP144
LPC2290FBD144	16	-	-	2 × 32	8	+	+	2	2	1	2	-	6	10/8	-	24	32	4	76	1...60	1,8	3,3	-40...+85	LQFP144
LPC2292FBD144	16	256	+	2 × 32	8	+	+	2	2	1	2	-	6	10/8	-	24	32	4	112	1...60	1,8	3,3	-40...+125	LQFP144
LPC2294JBD144	16	256	+	2 × 32	8	+	+	2	4	1	2	-	6	10/8	-	24	32	4	112	1...60	1,8	3,3	-40...+125	LQFP144

Новый x86 микроконтроллер RDC R8610

RDC®



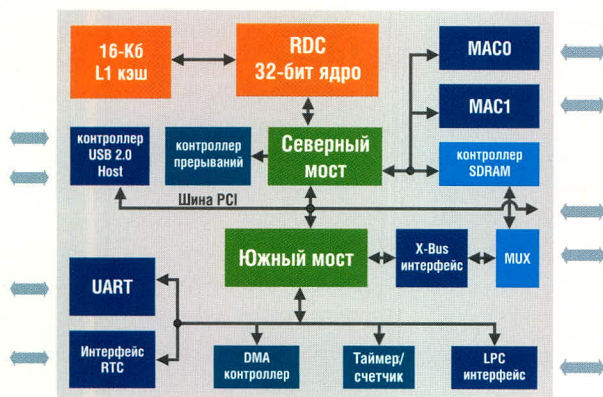
Микроконтроллер R8610

Основные достоинства

- Совместимость с популярной x86 архитектурой
- Обширные периферийные возможности
- Низкие затраты на разработку ПО
- Невысокая стоимость

Области применения

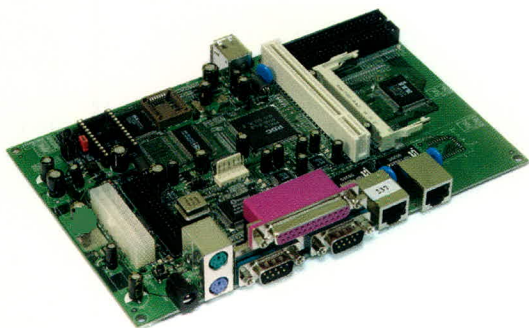
- промышленные компьютеры
- системы сбора данных
- оборудование для коммуникаций: коммутаторы пакетов, точки доступа, локальные маршрутизаторы и т.д.



Структурная схема микроконтроллера R8610

Технические характеристики

- 133 МГц 32-бит RISC ядро
- Совместимость с архитектурой 80486SX
- 16Кб кэш первого уровня
- Двухпортовый хост-контроллер USB 2.0
- Контроллер PCI rev. 2.1
- 2 контроллера Fast Ethernet MAC
- Интегрированная периферия
 - контроллер прерываний
 - контроллер DMA
 - таймеры
- Внешние интерфейсы и память
 - Flash, ROM, SDRAM
 - порт UART
 - LPC интерфейс
- 56 портов ввода-вывода общего назначения
- Поддержка WinCE, Linux и других ОС
- Питание ядра 1.8В, подсистемы ввода/вывода 3.3В



Оценочная плата: полнофункциональный промышленный компьютер



Доступен набор для разработчиков и полный комплект технической документации

PROSOFT®

ПРОСОФТ — АКТИВНЫЙ КОМПОНЕНТ ВАШЕГО БИЗНЕСА

Телефон: (495) 232-2522 • E-mail: info@prochip.ru • Web: www.prochip.ru

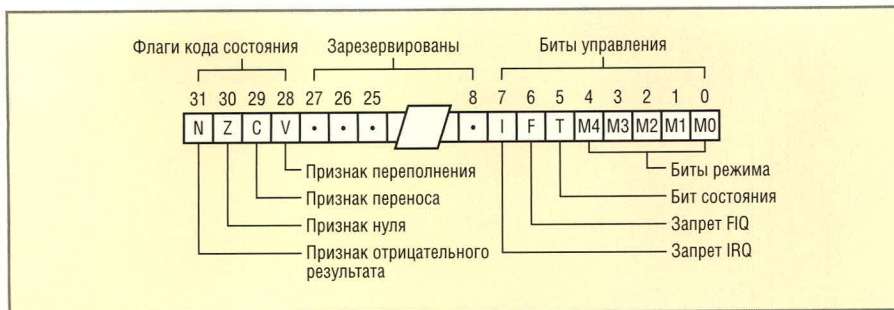


Рис. 2. Битовая структура регистра состояния CPSR

ций кода ARM. Последнее возможно, потому что код Thumb оперирует тем же самым набором 32-разрядных регистров, что и код ARM. По некоторым оценкам, размер кода Thumb составляет до 65% размера функционально эквивалентного ему кода ARM.

Для получения более подробной информации об архитектуре и особенностях построения ARM7TDMI-S рекомендуется обратиться к [3, 4].

Таблица 3. Задание режимов процессора с помощью битов режима

Биты M4...M0	Режим
10000	User
10001	FIQ
10010	IRQ
10011	Supervisor
10111	Abort
11011	Undefined
11111	System

Таблица 4. Регистровые модели процессорного ядра ARM7TDMI-S в различных режимах состояния Thumb

User, System	FIQ	Supervisor	Abort	IRQ	Undefined
R0	R0	R0	R0	R0	R0
R1	R1	R1	R1	R1	R1
R2	R2	R2	R2	R2	R2
R3	R3	R3	R3	R3	R3
R4	R4	R4	R4	R4	R4
R5	R5	R5	R5	R5	R5
R6	R6	R6	R6	R6	R6
R7	R7	R7	R7	R7	R7
SP	SP_fiq	SP_svc	SP_abt	SP_irq	SP_und
LR	LR_fiq	LR_svc	LR_abt	LR_irq	LR_und
PC	PC	PC	PC	PC	PC
CPSR	CPSR	CPSR	CPSR	CPSR	CPSR
	SPSR_fiq	SPSR_svc	SPSR_abt	SPSR_irq	SPSR_und

щения к памяти. Эти ошибки фиксируются контроллером прерываний, который выдаёт процессорному ядру запрос на переход в режим Abort;

- Undefined – режим, в который процессор переходит при выборке неправильного кода команды.

Все режимы функционирования процессора, кроме режима User, называются привилегированными. Каждому режиму соответствует определённая регистровая модель, содержащая набор 32-разрядных регистров, доступных процессору в этом режиме. Все возможные регистровые модели для состояния ARM показаны в табл. 2. Регистры, имена которых выделены в таблице жирным шрифтом, являются банкованными. Это значит, что они используются только в том режиме, на который указывают их суффиксы (_fiq, _svc, _abt, _irq, _und) вместо соответствующих им регистров без суффиксов. При переходе в этот режим из других режимов текущее содержимое регистров без суффиксов автоматически переписывается в соответствующие банкованные регистры, которые затем используются в программе. Регистр R15 выполняет функции программного счётчика (PC). Регистр R14 (LR) используется при вызовах подпрограмм как регистр связи, в котором сохраняется текущее содержимое PC для возврата в основную программу. Для организации стека в качестве указателя его вершины производителем рекомендуется использовать регистр R13 (SP).

Битовая структура регистра CPSR показана на рис. 2. Регистр CPSR содержит следующие биты:

- M4...M0 – определяют режим работы процессора в соответствии с табл. 3;
- T – задаёт состояние процессора: ARM (T = 0) или Thumb (T = 1);
- I, F – маскируют (запрещают) обработку прерываний IRQ и FIQ соответственно;
- N, Z, C, V – являются признаками отрицательного результата (N), нуля (Z), переноса (C) и переполнения (V), значения которых могут устанавливаться в соответствии с результатом выполнения очередной команды.

Регистр CPSR доступен для записи во всех режимах, кроме режима User.

Режимы работы и регистровые модели процессора

В состоянии ARM процессор может функционировать в одном из следующих режимов:

- User – выполнение программ пользователя;
- Supervisor – работа под управлением операционной системы (ОС), которая оперирует данными, недоступными программам пользователя;
- System – режим выполнения системных программ, при котором ОС работает с данными пользователя;
- IRQ – режим обработки прерываний, в который попадает процессор при поступлении запроса прерывания низшего уровня на вход IRQ;
- FIQ (Fast IRQ) – режим быстрой реакции на прерывания, в который попадает процессор при поступлении запроса высшего уровня на вход FIQ;
- Abort – режим, в который переходит процессор при ошибке обра-

При запуске процессор начинает работу в режиме Supervisor. Переход в базовый режим User реализуется путём записи в CPSR содержимого, в котором биты M4...M0 = 10000. Обратное переключение из режима User в режим Supervisor может быть произведено только при поступлении команды программного прерывания, имеющей мнемонику SWI. Программа режима Supervisor получает доступ ко всем регистрам режима User, если выполнит переход в режим System, записав в CPSR значение битов M4...M0 = 11111. Переход в режимы IRQ, FIQ, Abort, Undefined происходит автоматически при поступлении соответствующих запросов прерывания или при наступлении соответствующих событий.

При переходе в другой режим текущее содержимое регистра CPSR (слово состояния) автоматически переписывается в регистр SPSR_xxx, соответствующий новому режиму, и автоматически сохраняется в теновом регистре. При возврате в исходный режим содержимое CPSR автоматически восстанавливается

Таблица 5. Вектора исключений ARM7TDMI-S

Адрес вектора в памяти	Исключение	Режим	Состояние бита I	Состояние бита F
0x00000000	Reset	Supervisor	Замаскирован	Замаскирован
0x00000004	Undefined instruction	Undefined	I	F
0x00000008	Software interrupt	Supervisor	Замаскирован	F
0x0000000C	Abort (Prefetch)	Abort	I	F
0x00000010	Abort (Data)	Abort	I	F
0x00000014	Зарезервировано	Зарезервировано	–	–
0x00000018	IRQ	IRQ	Замаскирован	F
0x0000001C	FIQ	FIQ	Замаскирован	Замаскирован

из сохранённой копии. Помимо этого, для каждого режима имеются отдельные банкированные регистры R13_xxx (SP) и R14_xxx (LR), поэтому при переключении режимов сохраняются текущие значения указателя стека и регистра связи. При переходе в режим FIQ помимо вышеперечисленных регистров сохраняется текущее содержимое регистров R8...R12, вместо которых в этом режиме используются банкированные регистры R8_fiq – R12_fiq.

Переход процессора из состояния ARM в состояние Thumb и обратно производится с помощью команды с мнемоникой BX. При выполнении программы встроенный декодер преобразует команды, записанные в системе Thumb, в команды ARM. Система команд Thumb имеет ряд особенностей и ограничений по сравнению с системой ARM. Набор регистров в состоянии Thumb сокращён по сравнению с набором регистров, доступным в состоянии

automotiv.tlmatics.sensors.infotainment.safty.

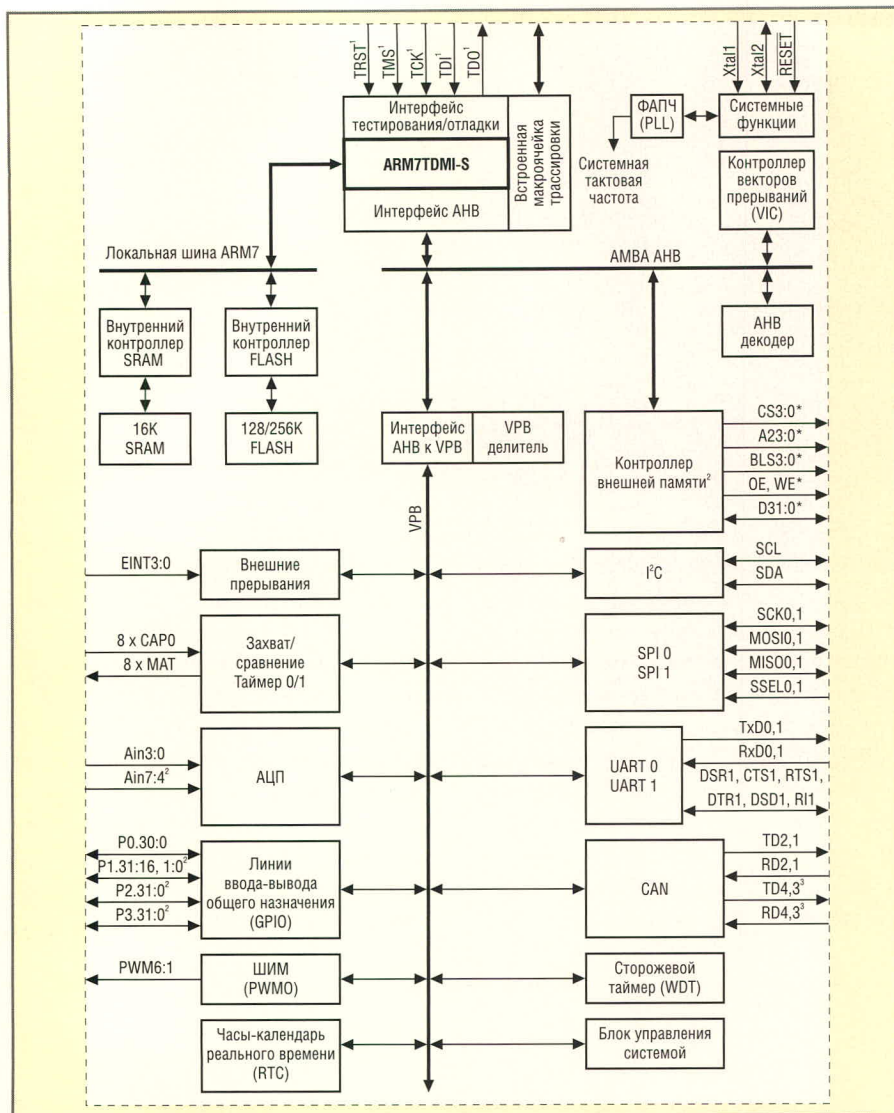


Рис. 3. Блок-схема моделей LPC2119/2129/2194/2292/2294

*Разделены с GPIO; 1 – когда используется интерфейс тестирования/отладки, функции GPIO и другие функции, совместно использующие эти выходы, недоступны; 2 – только у LPC2292/2294; 3 – только у LPC2194/2294)

ARM. Все возможные регистровые модели для состояния Thumb показаны в табл. 4.

В состоянии Thumb прямое обращение возможно только к восьми

регистрам: R0...R7. Регистры SP и LR выполняют фиксированные функции указателя вершины стека и регистра связи соответственно. Обрабатываемые данные сохраняют

Таблица 6. Местоположения векторов исключений МК семейства LPC2000

Адрес	Исключение
0x0000 0000	Сброс (запуск)
0x0000 0004	Неопределённая (неправильная) команда
0x0000 0008	Программное прерывание
0x0000 000C	Аварийное прекращение работы выбора с упреждением (ошибка выборки команды из памяти)
0x0000 0010	Аварийное прекращение выборки данных (ошибка доступа к данным в памяти)
0x0000 0014	Зарезервировано*
0x0000 0018	IRQ
0x0000 001C	FIQ

* В документации ARM этот адрес идентифицируется как зарезервированный. В устройствах семейства LPC2000 этот адрес используется встроенным загрузчиком как ключ (сигнатура) «правильной» пользовательской программы.

32-разрядный формат, как и в состоянии ARM.

Полные списки команд ядра ARM7 для состояний ARM и Thumb доступны соответственно в [5, 6].

Обработка исключений

При поступлении внешнего запроса прерывания или обнаружении ошибки процессор начинает работу в соответствующем данному исключению режиме: IRQ, FIQ, Abort или Undefined. При этом соблюдается следующая очередность действий:

1. Адрес следующей команды автоматически сохраняется в соответствующем регистре LR (R14_xxx);
2. Содержимое CPSR автоматически копируется в соответствующий регистр SPSR_xxx;
3. Значения битов M4...M0 в CPSR автоматически устанавливаются в соответствии с новым режимом работы процессора: IRQ, FIQ, Abort или Undefined;
4. Из размещённой в памяти таблицы векторов прерываний в PC загружается адрес первой команды обработчика прерывания (табл. 5).

Исключение всегда обрабатывается в состоянии ARM. Если исключение генерируется, когда процессор находится в состоянии Thumb, то переключение в состояние ARM производится автоматически.

Для выполнения возврата из обработчика исключения программа должна произвести следующие действия:

1. Восстановить содержимое CPSR из SPSR_xxx;
2. Разрешить прерывания, запрещённые при входе в текущий обработчик;
3. Загрузить в PC адрес возврата из регистра LR с вычитанием смещения с помощью команды выхода из соответствующего прерывания.

Ядро ARM7TDMI обеспечивает генерацию семи видов исключений, которые перечислены ниже в порядке убывания их приоритета:

1. Reset – генерируется при снятии активного уровня сигнала сброса с вывода процессора nRESET. Процессор переходит в режим Supervisor и начинает выполнение программы с адреса памяти 0x00000000;
2. Data Abort – ошибка при обращении к данным. Процессор переходит в режим Abort;

3. FIQ – генерируется при подаче сигнала прерывания на один из выводов nFIQ процессора. Процессор переходит в режим FIQ;
 4. IRQ – возникает при подаче сигнала прерывания на один из выводов nIRQ процессора. Процессор переходит в режим IRQ. Прерывания IRQ имеют более низкий приоритет по отношению к прерываниям FIQ;
 5. Prefetch Abort – ошибка при выборке команды. При генерации исключения Prefetch Abort процессор переходит в режим Abort;
 6. Undefined Instruction – выборка неправильного кода команды. Когда процессор сталкивается с командой, которую не может обработать, ядро переходит в режим Undefined;
 7. Software Interrupt – программное прерывание по команде SWI. Процессор переходит в режим Supervisor. Программные прерывания используются, как правило, для вызова функций ОС.
- Вектора исключений (прерываний) располагаются в памяти после-

довательно, начиная с адреса 0x00000000 (вектор Reset), как показано в таблице 6.

АРХИТЕКТУРА LPC2000

Описание семейства LPC2000 в этой статье будет производиться на примере моделей LPC2119/2129/2194/2292/2294, подробная информация о которых представлена в [2].


Блок-схема МК LPC2000 на примере моделей LPC2119/2129/2194/2292/2294 приведена на рисунке 3. Для программного управления ресурсами микроконтроллера служат специальные регистры. Они могут быть доступны для чтения и записи, только для чтения или только для записи. В графе «Доступ» приводимых далее таблиц с описаниями специальных регистров имеются соответствующие обозначения R/W, RO, WO. Регистры в LPC2000 могут быть размером 8, 16 или 32 разряда.

Все МК семейства LPC2000 имеют процессорное ядро ARM7TDMI-S с поддержкой эмуляции, шину ARM7

контроллера встроенной памяти, шину AMBA Advanced High-performance Bus (AHB) контроллера прерываний и шину VLSI Peripheral Bus (VPB) встроенных периферийных устройств.

Продолжение следует

ЛИТЕРАТУРА

1. Редькин П.П. Микроконтроллеры ARM7. Семейство LPC2000 компании Philips: полное руководство пользователя. М.: Додэка/XXI. 2006 (готовится к выпуску).
2. LPC2119/2129/2194/2292/2294 User Manual. Feb. 2004. Philips Semiconductors (www.LPC2000.com).
3. ARM 7TDMI Data Sheet. Document Number: ARM DDI 0029E. Issued: August 1995. Copyright Advanced RISC Machines Ltd. (ARM) 1995 (www.arm.com).
4. ARM7TDMI-S Technical Reference Manual (Rev 4) Copyright © ARM Limited. ARM DDI 0234A (www.arm.com).
5. ARM Instruction Set. Quick Reference Card (www.arm.com).
6. Thumb Instruction Set. Quick Reference Card (www.arm.com). 

MESSE MÜNCHEN
INTERNATIONAL



НОВИНКА! **electronica automotive Conference** –
топ-событие активного общения для
международного автобизнеса.
13 – 15.11.2006 в Мюнхенском
конгресс-центре «ICM».

automotive.telematics.sensors.infotainment.safety.



www.global-electronics.net

Центр информации
немецкой экономики
119017 Москва
тел. (495) 234 49 50
факс (495) 234 49 51
kovalenko@izdw.ru

Get the whole picture.

Отправьтесь в динамичный мир автомобильной электроники во всем его многообразии! На выставке представлены: инновативные компоненты, программы и системы, а также прикладные решения для будущего прогресса. Посетите крупнейший форум электронной промышленности и установите прямые контакты с рыночными лидерами!
Инфо: www.electronica.de/2006/automotive



electronica
automotive

22-я международная выставка
по комплектующим и монтажу
в электронике
Нойе Мессе Мюнхен, 14 – 17.11.2006 г.

Микроконтроллеры ColdFire от Freescale Semiconductor – НОВЫЙ ИМПУЛЬС РАЗВИТИЯ

(часть 1)

Татьяна Ремизевич (Москва)

В конце июня 2006 г. компания Freescale Semiconductor провела ряд технических семинаров, в ходе которых информировала российских разработчиков не только о своих новых продуктах, но и о направлениях технической политики компании на пять предстоящих лет. Ключевым направлением развития всей линейки микроконтроллеров и интегрированных процессоров этой компании является создание и внедрение встраиваемых систем 32-разрядных микроконтроллеров на основе процессорного ядра ColdFire. Данная статья посвящена общему описанию этого семейства, его существующему и перспективному модельному ряду.

Тенденция объединения интеллектуальных устройств управления в некоторую локальную информационную сеть для целей мониторинга, диагностики, дистанционного управления присутствует на рынке встраиваемых приложений уже несколько лет. Однако если ранее во многих относительно несложных приложениях на 8-разрядных микроконтроллерах (МК) предпочтение отдавалось простым нестандартным протоколам (обычно на основе RS-485), то в настоящее время всё большее внимание уделяется комплексным решениям. Последние требуют использования универсальных сетевых протоколов с применением как проводных, так и беспроводных технологий. Поэтому современные встраиваемые устройства, реализующие даже очень простые функции управления, должны уметь связываться по USB, Ethernet или ZigBee. Однако обслуживание устройств, использующих эти коммуникационные технологии, требует значительных объемов памяти и увеличения быстродействия обработки данных.

Отличительным признаком современных встраиваемых систем является повышение качества отображения состояния даже очень простого объекта. Необходимость обслуживания цветных графических ЖК-дисплеев также сопряжена с возрастанием памяти. Вследствие этого раз-

работчики вынуждены обратить внимание на 8-разрядные МК верхнего ряда с объемом памяти программ 50...60 Кб или перейти к МК с большей разрядностью, которые обладают более высокой производительностью и необходимым объемом памяти.

В качестве одного из путей решения этой задачи компания Freescale Semiconductor предлагает мощное развитие МК и интегрированных процессоров на основе 32-разрядного процессорного ядра ColdFire. Причём Freescale Semiconductor стремится так «одомашнить» это ядро, чтобы огромная армия разработчиков на 8-разрядных МК могла с лёгкостью перейти на новое ядро. Тем самым будет устранён некоторый психологический барьер между 8- и 32-разрядными МК. Этому способствуют как аппаратные решения, так и ценовая политика. Впрочем, смею утверждать, что по меньшей мере каждый второй читатель ежедневно использует МК семейства ColdFire, поскольку именно эти МК управляют принтерами HP.

КРАТКАЯ ИСТОРИЯ РАЗВИТИЯ

Архитектура 68К/ColdFire начала свой жизненный цикл с выпуска микропроцессора MC68000 в 1979 г. Этот процессор имел 32-разрядные регистры данных и адреса, поддерживал команды работы с 32-битными операндами, имел внешнюю

16-разрядную шину данных и 24-разрядную шину адреса. Регистровая модель этого процессора, базовая система команд, принципы обращения к памяти послужили затем основой для развития 32-разрядных микропроцессоров последующего поколения. Появилось процессорное ядро CPU32/CPU32+, которое функционирует до настоящего времени в составе высокоинтегрированных МК семейства MC683xx. Эти МК работают на частотах до 33 МГц и отличаются оригинальной архитектурой периферийных узлов, способных значительно разгрузить процессорное ядро.

В 1994 г. компания Motorola анонсировала первый вариант 32-разрядного RISC-ядра ColdFire, который явился развитием архитектуры 68К. Новая архитектура была разработана не как прямая замена существовавших ранее 68К, CPU32, CPU32+, а как качественно новая архитектура, нацеленная на удовлетворение требований нового класса встраиваемых приложений, таких как сложное офисное оборудование, энергонезависимые запоминающие устройства большой ёмкости, устройства идентификации на основе обработки изображений и других. Новая RISC-архитектура ColdFire по сравнению со своей предшественницей CISC-архитектурой 68К обладала меньшим количеством команд и режимов адресации, но позволяла процессору выполнять большинство команд за один такт. Особенностью архитектуры ColdFire стало использование команд переменной длины (16, 32 и 48 бит), что позволило обеспечить превосходные характеристики по компактности программного кода. Новая архитектура получила название Variable-Length RISC (VL RISC – RISC машина с переменной длиной команд). Она позволила значительно уменьшить пло-

щадь кристалла и снизить мощность потребления, что открыло перспективы для интеграции процессорного ядра ColdFire в продукты для встраиваемых приложений. Таким образом, новое ядро ColdFire имело эффективное соотношение производительности, потребления и стоимости при высоких потенциальных возможностях построения на его основе высокоинтегрированных кристаллов.

МИГРАЦИЯ ПРОЦЕССОРНОГО ЯДРА

Преемник компании Motorola – компания Freescale Semiconductor – активно совершенствует ядро ColdFire. В настоящее время в семействе ColdFire имеется уже пять типов процессорных ядер: V1, V2, V3, V4 и V5 (табл. 1). Порядковый номер ядра отображает его сложность, а не хронологию появления в составе семейства. Так ядро версии V1 анонсировано всего месяц назад, МК на его основе пока находятся на стадии экспериментальных образцов.

Несмотря на существенные различия в архитектуре и производительности перечисленных версий процессорного ядра, компания Freescale Semiconductor сохранила за ними общее название. Под названием ColdFire следует, прежде всего, понимать программно-логическую модель центрального процессора, его систему адресации и систему команд, поскольку аппаратная реализация устройства выборки и исполнения команд, модуль внутрисхемной отладки в составе процессорного ядра и режимы энергосбережения постоянно совершенствуются.

Процессорное ядро ColdFire продолжает развиваться как в направлении совершенствования технологического процесса, сопровождающегося уменьшением площади кристалла с одновременным повышением частоты тактирования, так и в направлении совершенствования архитектуры.

Родоначальник семейства ColdFire – версия V2 и его современная модификация V2M. Это процессорное ядро имеют в своём составе большинство современных моделей интегрированных процессоров семейства ColdFire (табл. 2). Основные характеристики процессорного ядра версии V2:

- 32-разрядная RISC-архитектура с переменной длиной команды;
- шестнадцать 32-разрядных регистров для хранения данных и адресов;
- специальный регистр для хранения адреса начала таблицы векторов исключений (сброса и прерываний);
- система команд оптимизирована для Си-компиляторов;
- 32-разрядная магистраль адреса, которая позволяет адресовать до 4 Гб внутренней или внешней памяти;
- 32-разрядная магистраль данных;
- программируемые сигналы CS для подключения внешней памяти;
- защищённый и пользовательский режимы работы;
- внутренняя системная шина предусматривает возможность подключения блоков кэш-памяти инструкций и данных, а также внутреннего ОЗУ и ПЗУ программ;
- встроенный модуль отладки в реальном времени.

Собственно ядро V2 не присутствует в современных моделях МК семейства ColdFire. Его сменила новая улучшенная версия V2M, которая дополнена модулем умножителя с накоплением (MAC) и аппаратным делителем.

Следующая модификация ядра – версия V3. Это процессорное ядро отличается от V2M более совершенным конвейером команд и новым блоком формирования адреса в командах ветвления. Эти новшества позволили увеличить производительность более чем в три раза при повышении частоты в 1,5 раза.

Процессорное ядро V4 характеризуется двумя принципиальными новшествами по сравнению с предыдущими архитектурами семейства ColdFire. Первое – в процессоре V4 использована нетрадиционная для Motorola гарвардская архитектура с отдельными 32-разрядными

магистралями адреса и данных, и, как следствие, появились два блока кэш-памяти: блок I-Cash для хранения очереди кодов команд и D-Cash – для кодов данных. Второе новшество – суперскалярная архитектура с ограниченными возможностями. Эта архитектура позволяет одновременное выполнение некоторых команд. Одной из таких команд должна быть команда, в которой используются преобразования и пересылки типа «регистр–регистр», а другой – команда с передачей данных в память. Параллельное исполнение других типов команд данное ядро не обеспечивает. Архитектура V4 предусматривает наличие блока MAC и аппаратного делителя.

На базе архитектуры V4 разработана более совершенная версия V4e, которая отличается наличием более производительного блока умножителя с накоплением eMAC, блока вычислений с плавающей точкой FPU и блоком управления виртуальной памятью MMU.

Процессорное ядро версии V5 обладает полностью суперскалярной архитектурой, которая предоставляет возможность параллельного выполнения двух любых команд программы и, кроме того, обладает большим объёмом кэш-памяти адресов ветвления и более эффективным механизмом вычисления адреса передачи управления в командах условного перехода. Эти решения с одновременным переходом на технологический процесс 0,13 мкм позволили повысить производительность процессорного ядра версии V5 до 610 MIPS при частоте тактирования 366 МГц.

Новая философия для низкостоимостных решений

Рассмотренные выше процессорные ядра развивались в направлении

Таблица 1. Производительность процессорного ядра ColdFire

Версия процессорного ядра	Максимальная производительность (Dhrystone 2.1), MIPS	Максимальная частота тактирования, МГц
V1	Нет данных	Нет данных
V2	159	166
V3	211	240
V4	410	266
V5	670	366

Таблица 2. Технические характеристики МК и интегрированных процессоров семейства ColdFire

Модель	Версия процессорного ядра	Частота тактирования, МГц	Резидентное ПЗУ - FLASH, Кб	Резидентное ОЗУ, байт	Контроллер внешней памяти	КЗШ-память, Кб	Число линий ввода/вывода	Контроллеры последовательных интерфейсов	Число каналов/разрядность таймера	Число каналов/разрядность АЦП	Число каналов/разрядность модуля ШИМ	Специальные модули	Тип корпуса
Семейство MCF520x (интегрированные процессоры)													
MCF5208	V2M	166	Нет	16	DDR/SDR SDRAM	8	50	3 UART QSPI I ² C 10/100 Ethernet	4/32	Нет	Нет	DMA (16 каналов)	196 MAPBGA 160 QFP
MCF5207	V2M	166	Нет	16	DDR/SDR SDRAM	8	50	3 UART QSPI I ² C	4/32	Нет	Нет	DMA (16 каналов)	144 MAPBGA 144 QFP
MCF5206E	V2M	54 40	Нет	8	EDO/FPM DRAM	4	50	2 UART I ² C	2/16	Нет	Нет	DMA (2 канала)	160 QFP
Семейство MCF521x (микроконтроллеры)													
MCF5211	V2M	66 80	128	16	Нет	Нет	55	3 UART QSPI I ² C	4/32 4/16 IC/OC/PWM PIT	8/12	4/16 или 8/8	PLL	81 MAPBGA 64 LQFP
MCF5212	V2M	66 80	256	32	Нет	Нет	55	3 UART QSPI I ² C	4/32 4/16 IC/OC/PWM PIT	8/12	4/16 или 8/8	PLL	81 MAPBGA 64 LQFP
MCF5213	V2M	66 80	256	32	Нет	Нет	55	3 UART QSPI I ² C FlexCAN	4/32 4/16 IC/OC/PWM PIT	8/12	4/16 или 8/8	PLL	81 MAPBGA 100 LQFP
MCF5214	V2M	66	256	64	SDRAM	2	55	3 UART QSPI I ² C FlexCAN	4/32 8/16 IC/OC/PWM 4 PIT	8/10	4/16 или 8/8	DMA (4 канала) PLL	256 MAPBGA
MCF5216	V2M	66	512	64	SDRAM	2	55	3 UART QSPI I ² C FlexCAN	4/32 8/16 IC/OC/PWM 4 PIT	8/10	4/16 или 8/8	DMA (4 канала) PLL	256 MAPBGA
Семейство MCF523x (интегрированные процессоры)													
MCF5235	V2M	100 150	Нет	64	EBUS SDRAM	8	91	3 UART QSPI I ² C 2 FlexCAN 10/100 Ethernet	4/32 eTPU 16 каналов 4 PIT	Нет	Нет	DMA (4 канала) Encryption	256 MAPBGA
MCF5234	V2M	100 150	Нет	64	EBUS SDRAM	8	59 91	3 UART QSPI I ² C FlexCAN 10/100 Ethernet	4/32 eTPU 16 каналов 4 PIT	Нет	Нет	DMA (4 канала) Encryption	256 MAPBGA
MCF5233	V2M	100 150	Нет	64	EBUS SDRAM	8	59 91	3 UART QSPI I ² C 2 FlexCAN	4/32 eTPU 32 канала 4 PIT	Нет	Нет	DMA (4 канала) Encryption	256 MAPBGA
MCF5232	V2M	80 100 150	Нет	64	EBUS SDRAM	8	91	3 UART QSPI I ² C FlexCAN	4/32 eTPU 32 канала 4 PIT	Нет	Нет	DMA (4 канала) Encryption	196 MAPBGA
Семейство MCF524x (интегрированные процессоры)													
MCF5249	V2M	140	Нет	96	EBUS SDRAM	8	47	2 UART QSPI 4 I ² C	2/16	8/12	Нет	DMA (4 канала) CD-ROM Block E/D SPDIF/EBU PLL	160 MAPBGA 144 LQFP

Таблица 2. (Продолжение)

Модель	Версия процессорного ядра	Частота тактирования, МГц	Резидентное ПЗУ - FLASH, Кб	Резидентное ОЗУ, байт	Контроллер внешней памяти	Кэш-память, Кб	Число линий ввода/вывода	Контроллеры последовательных интерфейсов	Число каналов/разрядность таймера	Число каналов/разрядность АЦП	Число каналов/разрядность модуля ШИМ	Специальные модули	Тип корпуса
Семейство MCF527x (интегрированные процессоры)													
MCF5275	V2M	166	Нет	64	DDR SDRAM	16	61	3 UART QSPI I ² C 2 10/100 Ethernet USB	4/32 4 PIT	Нет	4/16	DMA (4 канала) Encryption	256 MAPBGA
MCF5275L	V2M	166	Нет	64	DDR SDRAM	16	61	3 UART QSPI I ² C 1 10/100 Ethernet USB	4/32 4 PIT	Нет	4/16	DMA (4 канала) Encryption	196 MAPBGA
MCF5274	V2M	166	Нет	64	DDR SDRAM	16	61	3 UART QSPI I ² C 2 10/100 Ethernet USB	4/32 4 PIT	Нет	4/16	DMA (4 канала)	256 MAPBGA
MCF5274L	V2M	166	Нет	64	DDR SDRAM	16	61	3 UART QSPI I ² C 1 10/100 Ethernet USB	4/32 4 PIT	Нет	4/16	DMA (4 канала)	196 MAPBGA
MCF5272	V2M	66	Нет	4	SDR SDRAM	1	32	2 UART QSPI I ² C 1 10/100 Ethernet USB	4/32	Нет	3/16	DMA (2 канала)	196 MAPBGA
MCF5271	V2M	100	Нет	64	SDR SDRAM	8	61	3 UART QSPI I ² C 1 10/100 Ethernet	4/32 4 PIT	Нет	4/16	DMA (4 канала) Encryption	196 MAPBGA 160QFP
Семейство MCF528x (микроконтроллеры)													
MCF5280	V2M	80	Нет	64	SDRAM	2	150	3 UART QSPI I ² C 1 10/100 Ethernet CAN	4/32 8/16 IC/OC/PWM 4 PIT	8/10	Нет	DMA (4 канала)	256 MAPBGA
MCF5281	V2M	80	256	64	SDRAM	2	150	3 UART QSPI I ² C 1 10/100 Ethernet CAN	4/32 8/16 IC/OC/PWM 4 PIT	8/10	Нет	DMA (4 канала)	256 MAPBGA
MCF5282	V2M	80	512	64	SDRAM	2	150	3 UART QSPI I ² C 1 10/100 Ethernet CAN	4/32 8/16 IC/OC/PWM 4 PIT	8/10	Нет	DMA (4 канала)	256 MAPBGA
MCF5307 (интегрированный процессор)													
MCF5407	V3	90 66	Нет	4	EBUS SDRAM	8	86	2 UART I ² C	2/16	Нет	Нет	DMA (4 канала)	208 QFP
Семейство MCF532x (интегрированные процессоры)													
MCF5329	V3	240	Нет	32	EBUS DDR/SDR SDRAM	16	94	3 UART QSPI I ² C 1 10/100 Ethernet USB Host USB OTG CAN	4/32	Нет	4/16	DMA (16 каналов) SVGA LCD Controller Encryption	256 MAPBGA
MCF5328	V3	240	Нет	32	EBUS DDR/SDR SDRAM	16	94	3 UART QSPI I ² C 1 10/100 Ethernet USB OTG	4/32	Нет	4/16	DMA (16 каналов) SVGA LCD Controller	256 MAPBGA
MCF5327	V3	240	Нет	32	EBUS DDR/SDR SDRAM	16	94	3 UART QSPI I ² C USB OTG	4/32	Нет	4/16	DMA (16 каналов) SVGA LCD Controller	196 MAPBGA

Таблица 2. Технические характеристики МК и интегрированных процессоров семейства ColdFire

Модель	Версия процессорного ядра	Частота тактирования, МГц	Резидентное ПЗУ - FLASH, Кб	Резидентное ОЗУ, байт	Контроллер внешней памяти	КЭШ-память, Кб	Число линий ввода/вывода	Контроллеры последовательных интерфейсов	Число каналов/разрядность таймера	Число каналов/разрядность АЦП	Число каналов/разрядность модуля ШИМ	Специальные модули	Тип корпуса
Семейство MCF537x (интегрированные процессоры)													
MCF5373L	V3	240	Нет	32	EBUS DDR/SDR SDRAM	16	94	3 UART QSPI SSI I ² C 1 10/100 Ethernet USB Host USB OTG	4/32	Нет	4/16	DMA (16 каналов) Encryption	196 MAPBGA
MCF5373	V3	180	Нет	32	EBUS DDR/SDR SDRAM	16	94	3 UART QSPI SSI I ² C 1 10/100 Ethernet	4/32	Нет	4/16	DMA (16 каналов) Encryption	160 QFP
MCF5372L	V3	240	Нет	32	EBUS DDR/SDR SDRAM	16	94	3 UART QSPI SSI I ² C 1 10/100 Ethernet USB Host USB OTG	4/32	Нет	4/16	DMA (16 каналов)	196 MAPBGA
MCF5372	V3	180	Нет	32	EBUS DDR/SDR SDRAM	16	94	3 UART QSPI SSI I ² C 1 10/100 Ethernet	4/32	Нет	4/16	DMA (16 каналов)	160 QFP
MCF5407 (интегрированный процессор)													
MCF5407	V4e	220 162	Нет	4	EBUS SDRAM	32+16	86	UART USART I ² C	2/16	Нет	Нет	DMA (4 канала)	208 QFP
Семейства MCF547x и MCF548x (интегрированные процессоры)													
MCF5485	V4e	200	Нет	32	EBUS DDR/SDR SDRAM PCI	32+32	99	4 PSC I ² C USB PHY 2 10/100 Ethernet 2 CAN	4/32 2/32	Нет	Нет	DMA (16 каналов) Encryption	388 PBGA
MCF5484	V4e	200	Нет	32	EBUS DDR/SDR SDRAM PCI	32+32	99	4 PSC I ² C USB PHY 2 10/100 Ethernet 2 CAN	4/32 2/32	Нет	Нет	DMA (16 каналов) Encryption	388 PBGA
MCF5483	V4e	166	Нет	32	EBUS DDR/SDR SDRAM PCI	32+32	99	4 PSC I ² C USB PHY 2 10/100 Ethernet 2 CAN	4/32 2/32	Нет	Нет	DMA (16 каналов) Encryption	388 PBGA
MCF5482	V4e	166	Нет	32	EBUS DDR/SDR SDRAM PCI	32+32	99	4 PSC I ² C USB PHY 2 10/100 Ethernet 2 CAN	4/32 2/32	Нет	Нет	DMA (16 каналов) Encryption	388 PBGA
MCF5481	V4e	166	Нет	32	EBUS DDR/SDR SDRAM PCI	32+32	99	4 PSC I ² C 2 10/100 Ethernet 2 CAN	4/32 2/32	Нет	Нет	DMA (16 каналов) Encryption	388 PBGA
MCF5480	V4e	166	Нет	32	EBUS DDR/SDR SDRAM PCI	32+32	99	4 PSC I ² C 2 10/100 Ethernet 2 CAN	4/32 2/32	Нет	Нет	DMA (16 каналов) Encryption	388 PBGA
MCF5475	V4e	266 200	Нет	32	EBUS DDR/SDR SDRAM PCI	32+32	99	4 PSC I ² C USB PHY 2 10/100 Ethernet	4/32 2/32	Нет	Нет	DMA (16 каналов) Encryption	388 PBGA
MCF5474	V4e	266 200	Нет	32	EBUS DDR/SDR SDRAM PCI	32+32	99	4 PSC I ² C USB PHY 2 10/100 Ethernet	4/32 2/32	Нет	Нет	DMA (16 каналов) Encryption	388 PBGA
MCF5473	V4e	200	Нет	32	EBUS DDR/SDR SDRAM PCI	32+32	99	4 PSC I ² C USB PHY 1 10/100 Ethernet	4/32 2/32	Нет	Нет	DMA (16 каналов) Encryption	388 PBGA
MCF5472	V4e	200	Нет	32	EBUS DDR/SDR SDRAM PCI	32+32	99	4 PSC I ² C USB PHY 1 10/100 Ethernet	4/32 2/32	Нет	Нет	DMA (16 каналов) Encryption	388 PBGA
MCF5471	V4e	200	Нет	32	EBUS DDR/SDR SDRAM PCI	32+32	99	4 PSC I ² C 2 10/100 Ethernet	4/32 2/32	Нет	Нет	DMA (16 каналов) Encryption	388 PBGA
MCF5470	V4e	200	Нет	32	EBUS DDR/SDR SDRAM PCI	32+32	99	4 PSC I ² C 2 10/100 Ethernet	4/32 2/32	Нет	Нет	DMA (16 каналов) Encryption	388 PBGA

Примечание: EBUS – модуль интерфейса внешней системной магистрали.

Твой шаг в мир без проводов:



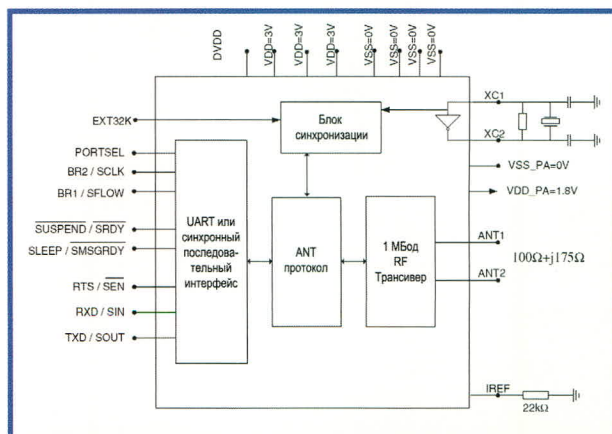
однокристалльный трансивер nRF24AP1 Nordic Semiconductor с аппаратной поддержкой протокола ANT для систем беспроводной передачи данных



nRF24AP1

Краткое описание протокола ANT

- Разработан специально для работы с дисковыми аккумуляторами
- Одно- и двунаправленный режим передачи данных
- Разделение каналов: TDMA
- 2^{32} адресуемых каналов
- Проверка достоверности данных: 16-битная CRC
- Адаптивные соединения – автоматическая подстройка и синхронизация друг с другом: уверенное, непрерывное соединение.
- Режимы передачи: широкополосный, пакетный, адресный
- Обеспечение безопасности передаваемых данных и защита от перекрестных помех
- Поддержка сетей типа «точка-точка» и «звезда»
- Организация как открытых, так и частных сетей



Доступен набор для разработчиков и полный комплект технической документации

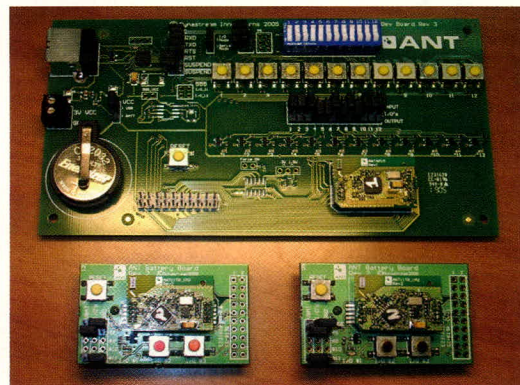
Сравнение современных беспроводных протоколов

	ANT	Bluetooth	ZigBee Alliance
Частота	2.4 ГГц	2.4 ГГц	2.4 ГГц
Модуляция	GFSK	GFSK	QPSK
Скорость данных	1 Мбод	1 Мбод	250 Кбод
Частотных каналов	125	79	16
Внешних системных ресурсов	Нет	250K	28K
Поддерживаемые типы сетей	«Звезда», «точка-точка»	«точка-точка»	«Звезда», «точка-точка»
Конфигурация RF узла (минимум)	Передатчик или приемник	Передатчик	Передатчик

Краткие характеристики nRF24AP1

Частота сообщений	0,5-200 Гц
Потребляемый ток в ждущем режиме	2 μ A
Пиковый ток потребления в режиме приема	22 mA
Пиковый ток потребления в режиме передачи при 0 ДБм	16 mA
Средний ток потребления при передаче сообщения	39.4 μ A
Средний ток потребления при приеме сообщения	43.1 μ A
Максимальное кол-во одновременных подключений	> 65000
Максимальная скорость передачи данных	20 Кбод
Среднее время работы от батареи CR2032 при типичном применении	5 лет*

*Интервал сообщения 2 секунды, работа 1 час в день.



решение поддержку разработчиков? Найдут ли МК ColdFire V1 широкое применение? Покажет время.

МОДЕЛЬНЫЙ РЯД СЕМЕЙСТВА COLDFIRE

В настоящее время компания Freescale Semiconductor выпускает около 50 моделей интегрированных процессоров и МК с ядром ColdFire V2/V3/V4 (рис. 1, табл. 2). Среди них пока достаточно мало однокристалльных МК – серии MCF521x и MCF528x (x – порядковый номер модели в серии).

Возможный набор системных и периферийных модулей в составе МК или интегрированного процессора семейства ColdFire представлен на рис. 2. Процесс создания модельного ряда на основе различного набора стандартной периферии (таймеры, контроллеры последовательного ввода/вывода, АЦП, ШИМ-модуляторы), по мнению автора, нельзя считать завершенным.

Во-первых, потому что в предшественниках ColdFire, МК семейства MC683xx, применялись периферий-

ные сопроцессоры, например, таймерный сопроцессор TPU. Эти сопроцессоры имели собственную микропрограммную память и могли работать автономно от центрального процессора. В представленном модельном ряде лишь одна серия MCF523x оснащена подобным таймерным модулем eTPU. Сколь целесообразно такое усложнение, которое неминуемо ведёт за собой необходимость размещения на кристалле ещё одного блока памяти? Наверное, выводы будут сделаны на основе опыта практического применения.

Во-вторых, контроллеры последовательных интерфейсов обязательно будут оснащаться аппаратными блоками поддержки физического уровня интерфейса. Это в равной мере относится и к USB, и к Ethernet, и к ZigBee.

В-третьих, периферия МК с ядром V1 пока ещё не ясна.

Традиционно для Freescale Semiconductor модели МК и интегрированных процессоров внутри одного семейства принято группировать в серии. МК одной серии внутри се-

мейства ColdFire обладают одним и тем же процессорным ядром, набором системных и периферийных модулей, однако различаются предельной частотой тактирования, объёмами резидентной памяти программ и данных, объёмом и структурной организацией кэш-памяти, числом линий портов ввода/вывода. Большинство моделей в пределах одной серии совместимы по выводам корпусов. В настоящее время в семействе ColdFire 11 серий. В ближайшее время планируется выпуск более 10 новых моделей ColdFire (рис. 1).

Продолжение следует

ЛИТЕРАТУРА

1. Шагурин И.И. Современные микроконтроллеры и микропроцессоры Motorola. Справочник. М.: Горячая линия – Телеком, 2004.
2. Шагурин И., Белецкий В. Микроконтроллеры, интегрированные процессоры и гибридные DSP компании Freescale Semiconductor (SPS-Motorola). Электронные компоненты. 2004. № 7.



VI ПРОМЫШЛЕННАЯ СПЕЦИАЛИЗИРОВАННАЯ ВЫСТАВКА

РАДИОЭЛЕКТРОНИКА И ПРИБОРОСТРОЕНИЕ

ПОСЛЕДНИЕ ДОСТИЖЕНИЯ ДЛЯ НОВЫХ РАЗРАБОТОК



RADEL'06
RADIO ELECTRONICS & INSTRUMENT-MAKING INDUSTRY EXHIBITION

ОРГАНИЗАТОРЫ





ЭкспоТехноком

- НОВЫЕ ЭЛЕКТРОННЫЕ КОМПОНЕНТЫ И КОМПЛЕКТУЮЩИЕ
- ПЕРЕДОВЫЕ ТЕХНОЛОГИИ
- НОВЕЙШЕЕ ОБОРУДОВАНИЕ И ПРИБОРЫ
- СОВРЕМЕННЫЕ МАТЕРИАЛЫ И КОНСТРУКТИВЫ
- ПЕЧАТНЫЕ ПЛАТЫ

14-17 ноября

САНКТ-ПЕТЕРБУРГ
Петербургский СКК

ВАС ПРИГЛАШАЮТ

тел./факс: (812) 718-35-37; e-mail: radel@orticon.com; www.farexpo.ru























ARM Cirrus Logic: ТВОЯ СИСТЕМА НА КРИСТАЛЛЕ

Андрей Архипов (Москва)

Диапазон изделий, в которых применяют процессоры с ядром ARM7 и ARM9, необычайно широк: от карманных mp3-плееров до NAS-серверов. Архитектура этих процессоров поддерживает тенденцию увеличения производительности на фоне уменьшения потребляемой мощности. В данной статье автор рассматривает решения на базе архитектур ARM720T и ARM920T компании Cirrus Logic. Фактически это законченные системы на кристалле, позволяющие при минимальных затратах конструировать на их базе компактные устройства различной функциональности.

ОБЩЕЕ ОПИСАНИЕ

В табл. 1 и 2 представлены три модели микроконтроллеров (МК) семейства ARM7 и пять моделей семейства ARM9. Отметим некоторые свойства этих МК.

Среди особенностей встроенной периферии МК можно выделить поддержку различных кодеков, предназначенных для высококачественной записи и воспроизведения звука, а также наличие 100 Мбит Ethernet-интерфейса с драйвером физического уровня, позволяющего легко создавать устройства для сбора и обработки сетевых данных. Также имеются решения с интегрированным графическим контроллером, позволяющие подключать непосредственно к МК мониторы со стандартным интер-

фейсом RGB. В моделях МК EP93xx имеется поддержка сенсорного экрана. Эта функция (интерфейс) позволяет реализовать простой и надёжный контакт устройства с пользователем практически в любых условиях. Для компактных устройств имеется интерфейс для подключения LCD-дисплея. В состав МК может входить контроллер матричной клавиатуры 8 × 8 кнопок.

Модели EP9312 и EP9315 имеют в своём составе полноценный двухканальный IDE-контроллер, поддерживающий прерывания и режим DMA, что нечасто можно встретить у конкурентных аналогов.

МК имеют интегрированные контроллеры USB и PCMCIA, позволяющие работать с большим набором самых

разнообразных внешних устройств, АЦП, последовательные UART-порты, таймеры/счётчики. Особо следует отметить высокую скорость работы этих МК с внешней памятью. Набор команд МК оптимизирован под задачи декодирования сжатого аудиопотока (MP3, WMA, AAC и т.п.).

УНИКАЛЬНЫЙ ИДЕНТИФИКАТОР MAVERICK KEY™

Отдельно стоит упомянуть о встроенных аппаратных средствах для защиты информации и обеспечения безопасности. В частности, МК Cirrus Logic оснащаются технологией Maverick Key™, суть которой заключается в следующем. Каждый МК имеет свой уникальный 32-битный идентификатор, содержащий серийный номер (при большом заказе МК можно обговорить с фирмой-производителем диапазон значений этого регистра в поставляемой партии), а также 128-битный идентификатор со случайным числом. Эти идентификаторы программируются на заводе-производителе и не могут быть изменены. Это позволяет осуществить привязку к ним для однозначной идентификации устройства и пере-

Таблица 1. Микроконтроллеры с ядром ARM720T

Модель	Скорость, МГц	Кэш-память, Кб	MMU	Контроллер DRAM	Встроенная SRAM, Кб	Контроллер LCD	DAI	Ethernet MAC	Температурный диапазон	Корпус микросхемы
EP7309	74	8	+	-	48	+	+	-	Коммерческий/ индустриальный	208 LQFP
										256 PBGA
										204 TFBGA
EP7311	90 и 74	8	+	SDRAM	48	+	-	-	Коммерческий/ индустриальный	208 LQFP
										256 PBGA
										204 TFBGA
EP7312	90 и 74	8	+	SDRAM	48	+	+	-	Коммерческий/ индустриальный	208 LQFP
										256 PBGA
										204 TFBGA

Табл. 2. Микроконтроллеры с ядром ARM920T

Модель	Скорость, МГц	Ethernet MAC	Поддержка PCMCIA	Контроллер IDE	Портов USB	Контроллер LCD	Графический контроллер	Сенсорный экран (АЦП)	Корпус
EP9310	166	+	-	-	2	-	-	-5	208 TQFP
EP9302	200	+	-	-	2	-	-	-5	208 LQFP
EP9307	200	+	-	-	3	+	+	8-пров.	272 TFBGA
EP9312	200	+	-	2 канала	3	+	-	8-пров.	352 PBGA
EP9315	200	+	+	2 канала	3	+	+	8-пров.	352 PBGA

даваемых/принимаемых данных, там самым предотвращая несанкционированное копирование/доступ.

МАТЕМАТИЧЕСКИЙ СОПРОЦЕССОР MAVERICKCRUNCH™

В моделях МК с ядром ARM9 (кроме EP9301) имеется встроенный математический сопроцессор, значительно ускоряющий математические операции, в т.ч. с плавающей точкой и двойной точностью. Для наиболее полной поддержки математического сопроцессора необходимо использовать GCC с соответствующей библиотекой, которые можно найти в Интернете в свободном доступе.

СРЕДСТВА ДЛЯ РАЗРАБОТКИ

Продукция компании Cirrus Logic славится грамотной и полной технической поддержкой. Существует большой выбор наборов для разработчика различных ценовых категорий. Средства разработки программного обеспечения входят в состав наборов. Принципиальные схемы и трассировка большинства отладочных плат открыты. Существуют и примеры готовых проектов на основе отладочных плат. Например, доступен проект готового к использованию NAS-сервера на основе отладочной платы EDB9315A (включая всё программное обеспечение с исходными текстами). Кроме того, для ARM-процессоров имеется отдельный интернет-ресурс (<http://arm.cirrus.com>). Он включает в себя форум, в котором участвуют как разработчики, так и технические специалисты компании Cirrus Logic. Имеется множество разделов: программирование процессоров в 16- и 32-битном режиме, поддержка различных операционных систем, отладочные средства процессоров, и т.п. Здесь же можно найти принципиальные схемы и трассировку отладочных плат, драйверы, библиотеки и примеры программ для различных ОС, а также бесплатные средства разработки программ (GCC) для процессоров Cirrus Logic под различные платформы.

ПОДДЕРЖКА ОПЕРАЦИОННЫХ СИСТЕМ

МК Cirrus Logic с ядром ARM поддерживаются достаточно широким набором различных ОС:

- Linux 2.4.21-rmk1;

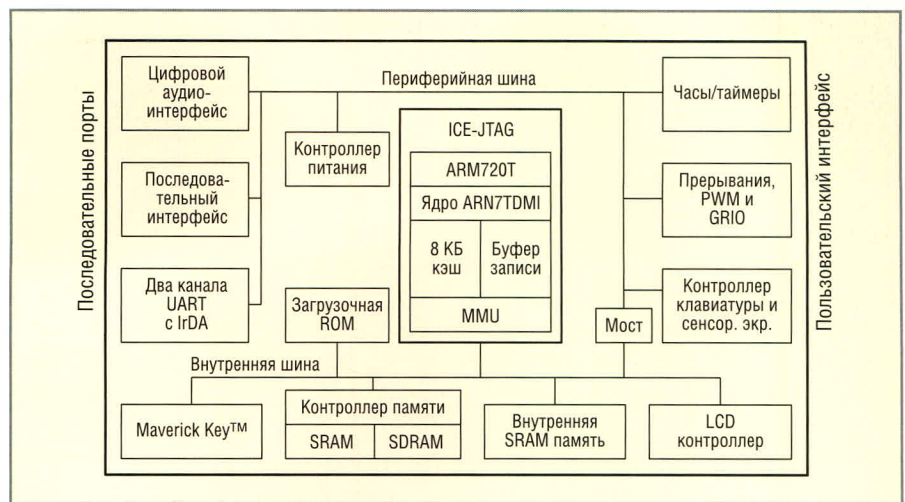


Рис. 1. Структурная схема МК EP7312

- Windows CE 4.2 & 5.0;
- eCOS 2.0;
- i-TRON (NORTi);
- ThreadX;
- Nucleus;
- MaverickCrunch GCC.

Ниже приведён перечень существующих драйверов и кодеков для наиболее популярных ОС Linux и Windows CE.

Драйверы для ОС Linux:

- UART;
- USB Host;
- IrDA (SIR) ;
- SPI;
- LCD/Raster/VGA;
- Flash;
- IDE (PIO/UDMA);
- Сенсорный экран;
- Ethernet;
- PS/2;
- CIR;
- I²S; (ввод/вывод, 3 потока);
- AC97;
- PCMCIA;
- 2D Graphics.

Драйверы для ОС Windows CE:

- UART;
- USB Host;
- IrDA (SIR);
- SPI;
- LCD/Raster/VGA;
- Flash;
- IDE (PIO/UDMA);
- Сенсорный экран;
- Ethernet;
- PS/2;
- I²S;
- AC97;
- PCMCIA.

Перечень аудиокодеков:

- MP3-кодер (Linux и Windows CE);
- MP3-декодер (Linux и Windows CE);
- WMA9-кодер (Windows CE);

- WMA9-декодер (Windows CE);
- MPEG4-AAC-декодер;
- AAC+-декодер;
- OGG-декодер.

Перечень видеокодеков в режиме QVGA с разрешением 24 кадра/с:

- MPEG1 (Windows CE);
- MPEG4 (Linux);
- DivX (Linux).

Для создания простых приложений на базе этих МК можно использовать пакеты для разработки программного обеспечения без использования встраиваемых ОС. Например, известная компания IAR Systems, специализирующаяся на разработке сред программирования для МК, поддерживает в своих продуктах МК компании Cirrus Logic на базе ядра ARM9.

Также следует обратить внимание на продукт MaverickCrunch GCC – свободно распространяемую среду разработки, наиболее полно поддерживающую использование встроенного математического сопроцессора MaverickCrunch.

Кроме того, для МК Cirrus Logic существует масса различных сетевых стеков, которые необходимы при построении сетевых приложений. Большинство из этих стеков, например, включены в проект NAS-сервера (Open Linux NAS Software), о котором говорилось выше, в частности, TCP/IP, IP-routing, драйверы сетевых контроллеров.

СТРУКТУРА ПРОЦЕССОРОВ CIRRUS LOGIC НА ЯДРЕ ARM7

Структурная схема наиболее функционального МК среди моделей с ядром ARM7 – EP7312 – приведена на рис. 1. Модель EP7312 включает в себя следующие компоненты и обладает следующими характеристиками:

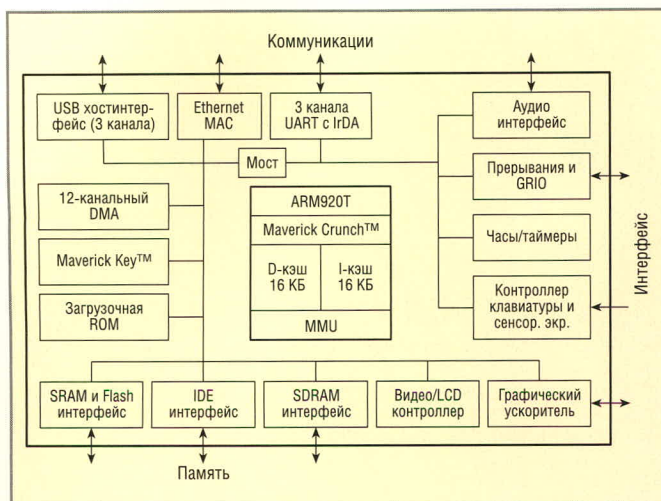


Рис. 2. Структурная схема МК EP9315

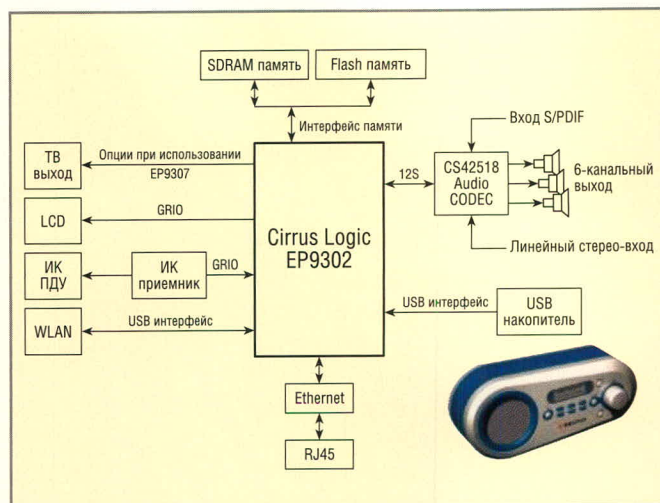


Рис. 3. Интернет-радио на МК EP9302/9307

- процессор ARM7TDMI с кэш-памятью 8 Кб;
- поддержка форматов MP3, WMA, AAC, ADPCM;
- встроенная SDRAM-память 48 Кб;
- 32-битный уникальный идентификатор MaverickKey™ для обеспечения информационной безопасности;
- частота процессора 74 или 90 МГц
- LCD-интерфейс;
- интерфейс сенсорного экрана;
- загрузочная ROM;
- интерфейсы IrDA, PWM (2), 16550 UART (2);
- часы реального времени и два 16-битных таймера общего применения;
- интегрированные периферийные интерфейсы;
- 8/16/32-битные SDRAM/Flash/ROM-интерфейсы;
- цифровой аудиоинтерфейс с поддержкой CODEC;
- два последовательных интерфейса;
- контроллер клавиатуры 8 × 8 с возможностью управления светодиодами;
- 27 выводов общего назначения;
- напряжение питания ядра 2,5 В;
- напряжение питания периферии 2,5...3,3 В;
- энергопотребление: 90 мВт при 74 МГц и 108 мВт при 90 МГц.

МК Cirrus Logic с ядром ARM7 имеют несколько меньшие возможности и довольно узкий набор встроенной периферии по сравнению с МК с ядром ARM9. Наличие встроенной памяти (SRAM) уменьшает количество внешних компонентов и цену устройства. Это позволяет применять их в относительно несложных устройствах управления, в различных системах доступа, контроля и сигнализации. Благодаря

наличию цифрового аудиоинтерфейса (DAI) он может использоваться в устройствах для записи/воспроизведения высококачественного звука. Сравнительно небольшая потребляемая мощность позволяет использовать МК в устройствах с батарейным питанием.

СТРУКТУРА ПРОЦЕССОРОВ CIRRUS LOGIC НА ЯДРЕ ARM9

Структурная схема наиболее функционального МК среди моделей с ядром ARM9 – EP9315 – приведена на рис. 2. Особенности модели EP9315 следующие:

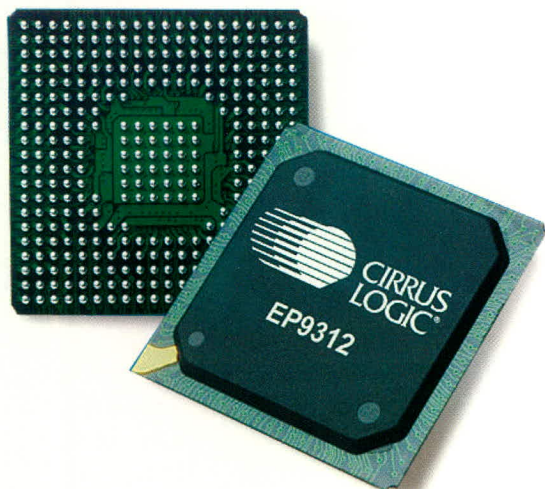
- процессор ARM920T, 200 МГц;
- кэш-память данных и кэш-память программ по 16 Кб;
- блок управления памятью (MMU), совместимый с Linux® и Windows® CE;
- системная шина 100 МГц;
- сопроцессор MaverickCrunch™;
- операции с плавающей точкой, целочисленные вычисления и инструкции для обработки сигналов;
- оптимизация под различные алгоритмы декомпрессии;
- уникальный идентификатор MaverickKey™ для обеспечения информационной безопасности;
- 32-битный уникальный ID;
- 128-битный случайный ID;
- встроенные периферийные интерфейсы;
- контроллер EIDE, два канала;
- PCMCIA-интерфейс;
- 1/10/100 Мбит Ethernet MAC;
- LCD-интерфейс;
- графический ускоритель;
- интерфейс сенсорного экрана;
- три порта USB 2.0 Host;
- три порта UART 16550;
- интерфейс IrDA;
- SPI-порт;

- интерфейс AC'97;
- интерфейс I²S (до 6 каналов);
- контроллер клавиатуры 8 × 8;
- внешняя память;
- 32-бит SDRAM-интерфейс, до 4 банков;
- 32/16/8-бит SDRAM/Flash/ROM-интерфейс;
- интерфейс Serial EEPROM;
- интегрированная периферия;
- часы реального времени;
- 12 каналов DMA;
- загрузочная ROM;
- сторожевой таймер;
- два 16-битных таймера общего применения;
- 32-битный таймер;
- 40-битный отладочный таймер;
- 27 выводов общего назначения;
- 16 выводов общего назначения с поддержкой прерываний;
- 49 дополнительных выводов общего назначения;
- корпус 352 TFBGA (Thin, Fine-Pitch Ball Grid Array), поддержка бессвинцовой технологии и промышленного диапазона температур.

Наличие мощной встроенной периферии и достаточно производительного ядра делает область применения подобных процессоров очень широкой. Некоторые возможные решения с использованием той или иной модели МК приведены ниже:

- интернет-радио на EP9302/9307 (рис. 3);
- контроллер системы «умный дом» на EP9312 (рис. 4);
- автомобильная аудиосистема на жёстком диске на EP9315, поддерживает копирование Audio-CD, радиотюнер, USB-интерфейс для внешних носителей, кодеки MP3, AAC, WMA (рис. 5);

Процессоры с архитектурой ARM: Мобильные системы на кристалле



Процессор EP9312

Основные достоинства

- Высокая производительность
- Система на кристалле, требующая минимум внешних компонентов
- Большое количество интегрированных интерфейсов:
 - Ethernet интерфейс
 - интегрированный графический контроллер с поддержкой сенсорного экрана (до 1024×768 точек)
 - Контроллер IDE
 - Контроллер USB
 - Поддержка PCMCIA
- Минимальный ток потребления: идеальное решение для портативных устройств

ARM процессоры седьмой серии

Наименование	Ядро	Скорость (МГц)	Кэш	MMU	Контроллер DRAM	Встроенная SRAM (КБ)	LCD контроллер	DAI	Ethernet MAC	Температурный диапазон	Корпус
EP7309	ARM720T	74	8 КБ	+	-	48	+	+	-	Комм. / Индустр.	208 LQFP 256 PBGA 204 TFBGA
EP7311	ARM720T	90 и 74	8 КБ	+	SDRAM	48	+	-	-	Комм. / Индустр.	208 LQFP 256 PBGA 204 TFBGA
EP7312	ARM720T	90 и 74	8 КБ	+	SDRAM	48	+	+	-	Комм. / Индустр.	208 LQFP 256 PBGA 204 TFBGA

ARM процессоры девятой серии

Наименование	Скорость (МГц)	Ethernet MAC	Поддержка PCMCIA	Контроллер IDE	Портов USB	Контроллер дисплея	Графический контроллер	Сенсор. экр / АЦП	Корпус
EP9310	166	+	-	-	2	-	-	5 АЦП	208 TQFP
EP9302	200	+	-	-	2	-	-	5 АЦП	208 LQFP
EP9307	200	+	-	-	3	+	+	8-пров.	272 TFBGA
EP9312	200	+	-	2 канала	3	+	-	8-пров.	352 PBGA
EP9315	200	+	+	2 канала	3	+	+	8-пров.	352 PBGA

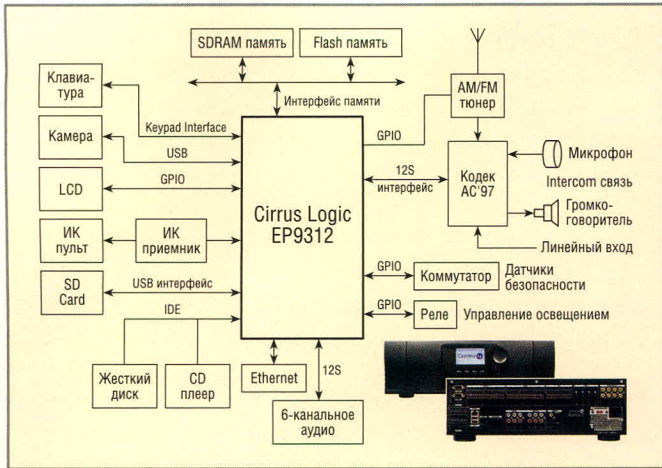


Рис. 4. Контроллер системы «умный дом» на МК EP9312

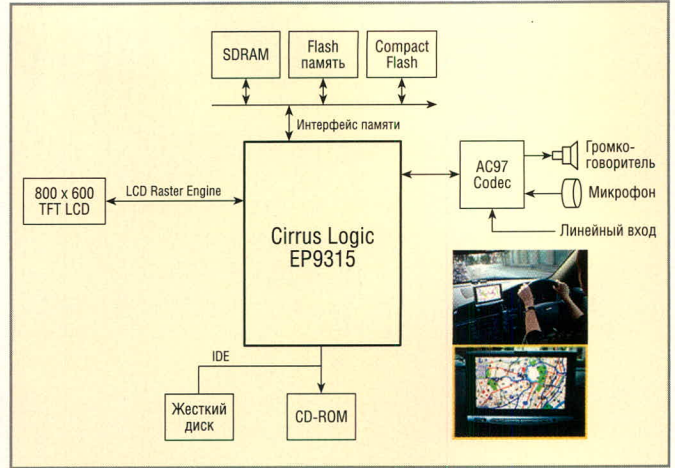


Рис. 6. Автомобильная система навигации на МК EP9315

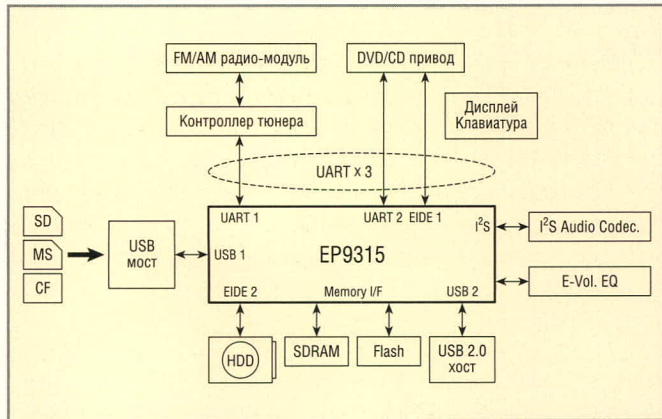


Рис. 5. Автомобильная аудиосистема на жёстком диске на МК EP9315

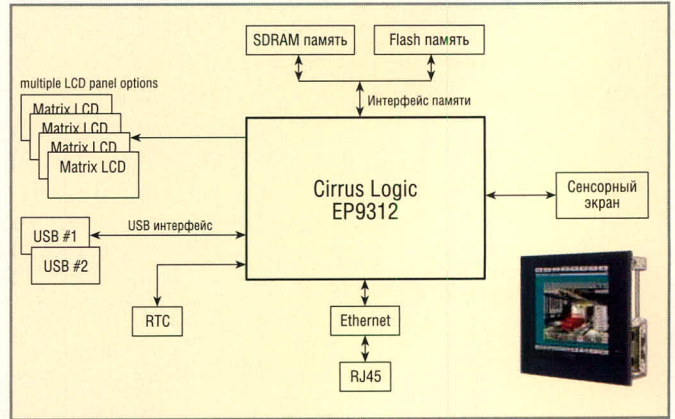


Рис. 7. Промышленный панельный контроллер

- автомобильная система навигации на EP9315 (рис. 6),
- промышленный панельный контроллер (рис. 7).

Из отечественных проектов, в которых применение МК ARM9 Cirrus Logic наиболее выгодно и целесообразно, можно выделить:

- GPS-навигаторы (для этого в МК EP9312 и EP9315 есть встроенный контроллер IDE);
- видеоконтроллер высокого разрешения, мощный математический сопроцессор и быстрый интерфейс с внешней памятью;

- мультимедиа-системы для автомобильных приложений (поддержка IDE-устройств для хранения большого количества аудио-/видео-контента, наличие интерфейсов для внешних носителей информации, доступность оптимизированных кодеков для кодирования/декодирования сжатых потоков);
- сетевые приложения, например, NAS-серверы, которые начинают завоевывать рынок не только промышленных, но и бытовых устройств (Cirrus Logic имеет 100-мегабитные МК с драйвером физического уровня);

- пульты управления на основе графического интерфейса и интерфейса сенсорного экрана, который поддерживается всеми МК ARM9 Cirrus Logic.

Для промышленных применений МК большое значение имеет поддержка процессорами промышленного диапазона температур $-40...85^{\circ}\text{C}$. Отметим ещё одну особенность рассматриваемого семейства МК. Встроенная периферия не только делает разработку проще и само устройство компактнее, но даёт ощутимую экономию на внешних компонентах. К примеру, приведём стоимость внешних периферийных микросхем, функции которых имеются в составе МК ARM9 Cirrus Logic (табл. 3). Это ещё одно подтверждение того, что МК ARM Cirrus Logic заслуженно носят название SoC – «система на кристалле».

В заключение отметим, что МК семейства ARM7 и ARM9 компании Cirrus Logic могут оказаться самым оптимальным выбором для решения достаточно широкого круга задач управления встраиваемых систем, учитывая их широчайшие функциональные возможности и отличные массогабаритные показатели.

Таблица 3. Экономия на периферийных контроллерах

Тип периферийного контроллера	Экономия на комплектации, \$*	Наличие функции периферийного контроллера в моделях ARM9 Cirrus Logic
Ethernet MAC	3	Все
USB	6 на каждый порт	Все
LCD/Raster	5	EP9307
Сенсорный экран	3	EP9307/12/15
IDE	4	EP9312/15
2D-графика	6	EP9307/15
PCMCIA	1	EP9315

* Указана при использовании партии микросхем в 30 тыс. шт. (при меньших количествах экономия будет значительно выше)

Новости мира News of the World Новости мира

Усилитель мощности для WLAN

Фирма SiGe Semiconductor объявляет о самом плоском, по её заявлению, усилителе мощности WLAN-систем. Range-Charger SE2523BU является SiGe-чипом в корпусе высотой 0,5 мм. Усилитель является усилителем мощности на частоту до 2,4 ГГц, включающий в себя цифровые схемы, детектор мощности и схемы усиления. Корпус QFN с 16 выводами размером $3 \times 3 \times 0,5$ мм. Элемент развивает выходную мощность +18,5 дБм с EVM (ошибка модуля вектора) 2,5% в режиме 802.11u. При работе с +23 дБм в режиме 802.11b выполняются все требования ACPR (критерии оценки линейности усилителя мощности).



Интегрированный детектор мощности улучшает, по данным производителя, стабильность беспроводной связи, так как он устойчив к рассогласованиям – при рассогласовании 2 : 1 отклонение составляет менее 1,5 дБ. Возможность выбора двух значений крутизны у детектора обеспечивает применение в чипсете разных элементов. Также в чипе интегрированы цифровые активирующие схемы. Благодаря своей кремний-германиевой архитектуре SE2523BU потребляет при выходной мощности +18,5 дБм и напряжении питания 3,3 В ток 130 мА. SE2523BU находится в производстве и стоит 0,79 US\$ при партии от 10 000 шт.

www.sige.com

FPGA-элемент с 20 трансиверами

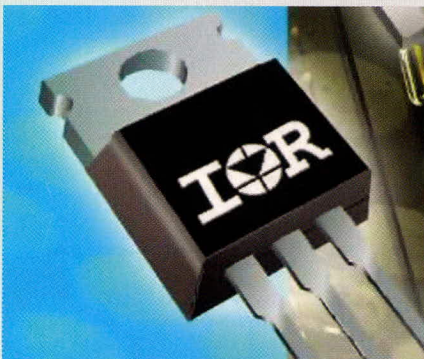
В компании Altera имеется микросхема EP2SGX130 семейства Stratix II GX с встроенными приёмопередатчиками. Матрица FPGA имеет более 132 000 логических элементов (LE) и позволяет имплантировать в одном чипе несколько протоколов или IP высокой степени сложности. Кроме того, 20 полностью функциональных мультигигабитных приёмопередатчиков, имеющих в микросхеме EP2SGX130, делают её идеальной для

применения в мостах PCI Express Bridging и многопортовых линейных картах. Демонстрации показывают надёжную передачу сигналов на Boards и Backplanes с печатными платами FR4 на расстоянии более 1,25 м. Микросхема EP2SGX130 предлагается также в корпусе, отвечающем требованиям RoHS.

www.altera.com/stratix2gx

Мощные МОП-транзисторы синхронных выпрямителей на 60 и 75 В

Компания International Rectifier предлагает серию HEXFET МОП-транзисторов на 60 и 75 В, которые могут найти применение в DC/DC-преобразователях и низковольтных приводах, а также для синхронного выпрямления в серверах, адаптерах ноутбуков и настольных системах питания. Семейства МОП-транзисторов IRFB/S/SL3206, 3306, 3207Z и 3307Z имеют максимальное $R_{ds(on)}$ у 75-вольтовых



элементов от 4,1 до 5,8 мОм, а у 60-вольтовых элементов – от 3,0 до 4,2 мОм. Они могут поставляться в корпусах TO-220, D2Pак и TO-262, которые квалифицированы для промышленного применения, и MSL1 (наивысший уровень корпусирования). Все типы корпусов не содержат свинца. Для применения 75-вольтовых Synchron-МОП-транзисторов в схеме SmartRectifier IR1167 на myPower-сайте компании IR имеется Online-Design-Software.

www.irf.com

CCD-модули для оптических систем 1/4 и 1/3 дюйма

Компания Sharp выпускает на рынок новый ряд высокочувствительных CCD-модулей для цифровых камер оптических систем 1/4 и 1/3 дюйма. Это шесть CCD-модулей (Charge-Coupled Devices) RJ24xxx и RJ23xx. Новые CCD-модули имеют очень высокую светочувствительность и очень незначительный Smear-эф-

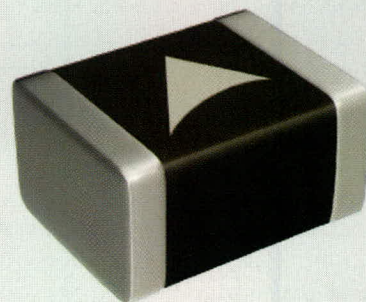
фект (вертикальные полосы помех), поэтому они идеальны для использования в приложениях с высококачественными камерами, такими как, например, камеры видеонаблюдения с высоким разрешением. Число пикселей в модулях составляет 470, 410, 320 и 270 тыс. в четвертьдюймовом исполнении и 470 и 410 тыс. в камере 1/3 дюйма. Новые CCD-модули обладают чувствительностью 600, 1100 или 1200 мВ, т.е. значительно превосходят имеющиеся модули и обеспечивают особенно чёткое изображение. Качество изображения также значительно улучшилось благодаря снижению Smear-фактора на 15 дБ (-114...-120 дБ).

Новый ряд CCD-продуктов совместим по выводным контактам с существующими моделями. Это обеспечивает переход к камере с высоким разрешением простой заменой CCD-модулей. Sharp предлагает полные системные решения, состоящие из CCD-модуля, интегральных схем периферии и DSP для обработки сигналов.

www.sharpsme.com

PTC-термистор поверхностного монтажа для сетевого напряжения

Фирма Epcos расширила свой спектр типов поверхностного монтажа (SMD) с положительным температурным коэффициентом (PTC) для схем защиты от перегрузки. PTC-термистор рассчитан на максимальные напряжения до 265 В. В конструктиве 1210 термистор должен выдерживать номинальные токи до 15 мА.



Выше этого значения начинается ограничение. При необходимости более высоких номинальных токов применяется параллельное включение нескольких PTC-термисторов. PTC-термистор предназначен для работы в первичной цепи. Однако реально и его применение во вторичной цепи для её защиты от ошибочного касания сети.

www.epcos.com/ptc

Микроконтроллеры серии ADuC7000

Печатается с разрешения журнала CHIP NEWS Украина (<http://chipnews.com.ua>)

Виктор Охрименко (г. Киев, Украина)

Микроконтроллеры семейства ADuC7000 созданы на базе RISC-процессорного ядра ARM7TDMI. Статья знакомит с основными параметрами восьми моделей этого семейства. От предыдущего семейства (микроконвертеры ADuC800) их отличает объём встроенной памяти типа флэш и SRAM и производительность вычислительного ядра (до 45 MIPS).

ВВЕДЕНИЕ

Фирма Analog Devices – лидер в производстве быстродействующих высокоточных преобразователей сигналов – в конце 90-х годов выпустила свой первый микроконтроллер (МК) семейства ADuC800: ADuC812, названный фирмой Analog Devices микроконвертером. Вслед за ADuC812 появились и другие микроконвертеры с улучшенными параметрами: ADuC814/816/824/831/832/834/836/841/842/843/845/847/848. Эти микроконвертеры предназначены для высокоточного ввода/вывода аналоговых сигналов, предварительной цифровой обработки данных и организации сетей сбора информации с датчиков. Микроконвертеры семейства ADuC800, как и выпускаемые с 2004 г. МК семейства ADuC7000, переименованные в «прецизионные аналоговые микроконтроллеры» (Precision Analog Microcontroller), представляют собой миниатюрные функционально законченные системы сбора/обработки данных (Data Acquisition System – DAS), выполненные на кристалле одной микросхемы [1, 2].

Модели МК семейства ADuC7000 (ADuC7019/20/21/22/24/25/26/27) созданы на базе вычислительного ядра архитектуры RISC (Reduced Instruction Set Computer). Отличаются они от моделей семейства ADuC800 производительностью процессорного ядра (до 45 MIPS) и повышенной частотой преобразования АЦП и ЦАП. МК содержат быстродействующий многоканальный 12-битный АЦП, до четырёх ЦАП, контроллеры стандартных интерфейсов для обмена данными с внешними устройствами, модифицированную систему ФАПЧ, генератор ШИМ-сигнала и встроенные блоки программируемой

логики PLA (Programmable Logic Array) [1, 2]. Частота преобразования АЦП повышена до 1 МГц, увеличены число и битность встроенных таймеров, а также объём встроенной памяти типа флэш и SRAM. Наличие PLA во многих случаях позволяет сократить суммарное число компонентов в системе, а высокопроизводительное процессорное ядро позволяет использовать его для предварительной обработки данных большого объёма.

Наряду с вышеперечисленными свойствами, преимущественную сферу применения МК семейства ADuC7000 определяют и такие характеристики, как высокоточный ввод/вывод аналоговых данных, встроенные периферийные контроллеры, поддерживающие стандартные интерфейсы, небольшие габариты корпуса и низкий уровень энергопотребления. В первую очередь, они нашли применение в следующих системах, приборах и устройствах:

- в качестве интеллектуальных датчиков в сетях сбора данных,
- в средствах телекоммуникаций,
- в портативных измерительных и медицинских приборах с автономным питанием,
- в устройствах управления и контроля параметров технологических процессов,
- в измерительном оборудовании высокого класса.

Оптимальные параметры этих МК дают возможность создавать на их основе легко модифицируемые недорогие встраиваемые устройства управления/контроля, предназначенные для использования в модулях сбора/обработки данных, ориентированных на применение в системах SCADA (системы диспетчерского/супервизорного управления и сбора данных).

ОСНОВНЫЕ ПАРАМЕТРЫ МК СЕМЕЙСТВА ADuC7000

В таблице даны характеристики и основные параметры восьми моделей МК семейства ADuC7000. Ток потребления растёт с увеличением частоты со скоростью примерно 1 мА/МГц. Структурная схема одного из самых мощных МК этого семейства (ADuC7026) приведена на рис. 1. Конструктивное исполнение микросхем – корпуса типов CSP и LQFP с числом выводов 40/64 и 64/80 соответственно. Число выводов корпуса зависит от количества используемых ЦАП и входных каналов АЦП.

Архитектура RISC-процессорного ядра ARM7 была разработана специалистами фирмы ARM ещё в середине 90-х годов. Эта архитектура обладает многими преимуществами. Поэтому на её базе было разработано много типов 32-разрядных микропроцессоров и их модификаций. Первая модификация процессорного ядра ARM с расширением TDMI, поддерживающая выполнение Thumb-инструкций, появилась в 1995 г. Система команд процессорного ядра ARM7TDMI (в отличие от стандартной системы команд ARM7) содержит четыре дополнительные инструкции, используемые для выполнения операций умножения или умножения с накоплением двух 32-разрядных операндов. Результат умножения представлен 64-разрядным кодом. Процессорное ядро ARM7TDMI поддерживает интерфейс, обеспечивающий работу в режиме внутрисхемной эмуляции, что облегчает процесс отладки программного обеспечения. Программная модель процессорного ядра ARM7TDMI содержит 37 регистров (31 регистр относится к РОН, а шесть – к регистрам состояния). В пользовательском режиме доступны пятнадцать 32-разрядных РОН, программный счётчик и регистр текущего состояния (CPSR). RISC-процессорное ядро ARM7 отличается также высоким значением отношения производительность/потребляемая мощность. Процессорное ядро ARM7TDMI – 32-разрядное RISC-ядро, ориентированное на выполнение как

Основные параметры микроконтроллеров семейства ADuC7000

Наименование параметра	Модель микроконтроллера ADuC7000							
	7019	7020	7021	7022	7024	7025	7026	7027
Контроллер								
Процессорное ядро	16/32-битное ARM7TDMI, архитектура RISC							
Максимальная производительность, MIPS	45							
Максимальная тактовая частота, МГц	41,78							
Встроенная Flash-память программ/данных, Кб	62		32/62		62	32/62		62
Встроенная SRAM данных, байт	8192		4096/8192		8192	4096/8192		8192
Максимальный объем внешней памяти программ/данных, Кб	-						512	
Система ФАПЧ	+							
Источники тактовых сигналов	Встроенный генератор (32 768 Гц), внешний резонатор (32 768 Гц), высокочастотный тактовый сигнал (<44 МГц)							
Контроллер прерываний	+							
Контроллеры последовательных портов (интерфейсы)	UART, SPI, I ² C (два)							
Блоки программируемой логики (PLA)	2							
Порты ввода/вывода общего назначения (GPIO)	14		13		30			40
Аналоговый компаратор	+							
Таймеры	4 универсальных 16/32-битных таймера							
Устройства WDT, POR, PSM	+							
Генератор сигналов с ШИМ	+							
Встроенный порт JTAG	Имеется во всех моделях, обеспечивает загрузку кода и отладку							
Время старта после включения питания, мс	300							
Схема перезапуска (Power ON Reset, POR)	+							
Число циклов перезаписи флэш-памяти	10 000							
Прогнозируемое время хранения данных во флэш-памяти при 55°C, лет	20							
АЦП								
Число входных каналов	5		8		10		12	16
Принцип работы/разрядность, бит	SAR (последовательное приближение, т.е. поразрядное уравнивание)/12							
Максимальная частота преобразования, МГц	1							
Интегральная нелинейность, EMP (единиц младшего разряда)	±0,5 (типичное значение), ±1,5 (максимальное значение)							
Отношение сигнал/шум, дБ	71							
Встроенный эталонный источник: напряжение, мВ дрейф, ppm/°C выходное сопротивление, Ом				2500 ± 10 ±20 50				
Температурный датчик	+							
Погрешность датчика температуры, °C	±3							
Выходное напряжение датчика температуры при 25°C, мВ	780							
Чувствительность датчика температуры, мВ/°C	-1,3							
ЦАП								
Число ЦАП	3	4	2	-	2	-	4	-
Разрешение, разрядов	12							
Дифференциальная погрешность, EMP	±1							
Выходное сопротивление, Ом	10							
Время установления выходного напряжения, мкс	10/15							
Выходное напряжение, В	0...U _{эталон} или 0...U _{пит} (выбор осуществляется на программном уровне)							
Микросхема в целом								
Напряжение питания, В	2,7...3,6							
Монитор источника питания (Power Supply Monitor, PSM)	+							
Ток потребления (типичное значение) при частотах 0,326, 5,22, 41,78 МГц соответственно, мА	7, 11, 40							
Ток потребления в режиме Sleep Mode (типичное значение), мкА	250							
Ток потребления АЦП при частоте преобразования 1 МГц, мА	2							
Диапазон рабочих температур, °C	-40...85							
Число выводов и тип корпуса (габариты корпуса, мм)	40, CSP (6 × 6)				64, CSP (9 × 9) 64, LQFP (12 × 12)		80, LQFP (14,2 × 14,2)	

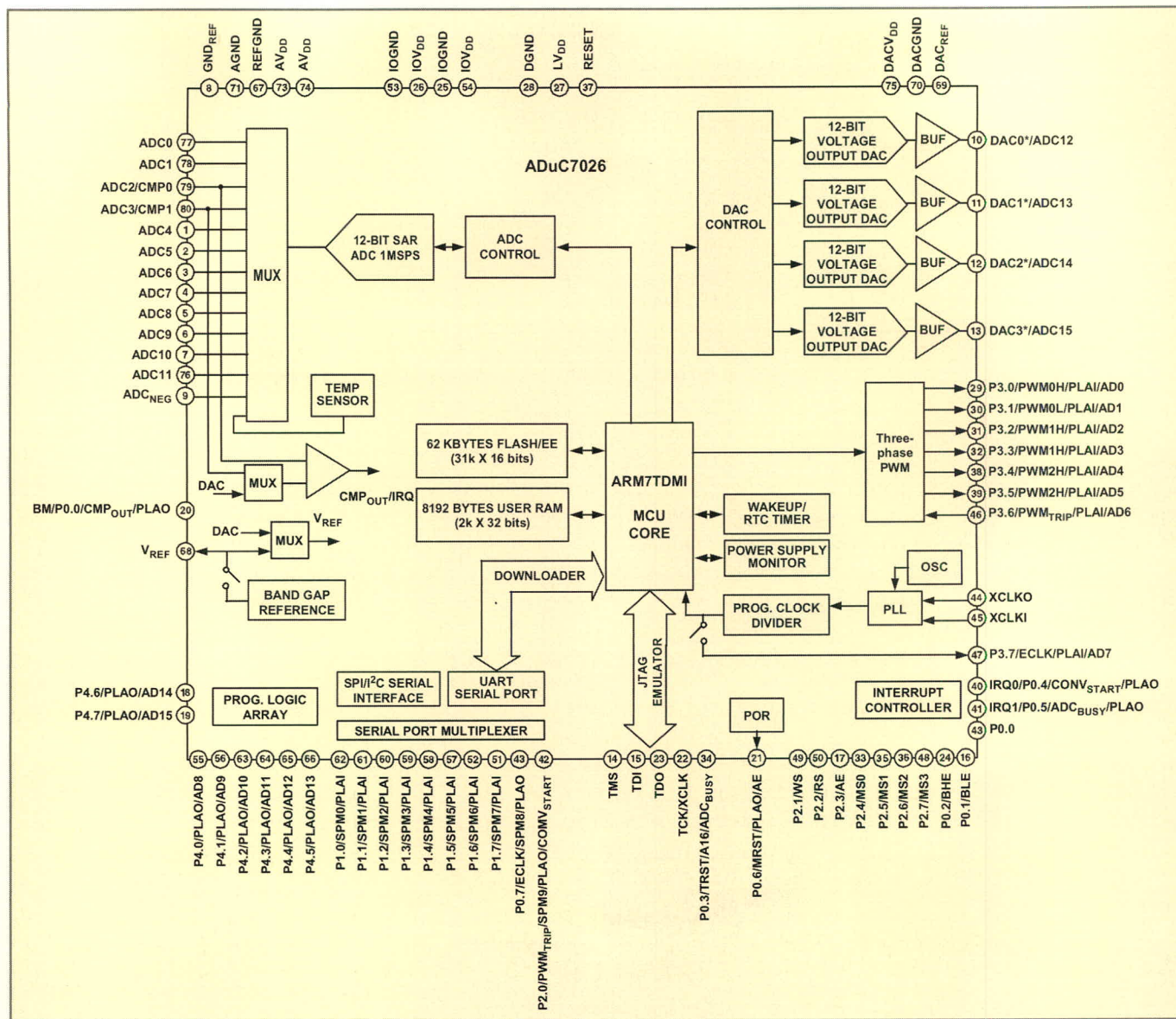


Рис. 1. Структурная схема микроконтроллера ADuC7026

32-разрядных инструкций, характерных для стандартной ARM-архитектуры, так и укороченных 16-разрядных Thumb-инструкций. Система команд Thumb является модификацией стандартной системы 32-разрядных инструкций, перекодированных в 16-разрядный код, что позволяет в результате получить более высокую «плотность кода» и, как следствие, использовать меньший объём памяти для хранения программ. Процессорное ядро ARM Thumb адаптировано для выполнения по сути двух различных систем команд. Это уникальное преимущество ядра ARM7TDMI даёт возможность при разработке программ использовать 32-разрядные ARM-инструкции стандартной системы команд (при этом достигается наивысшее быстродействие) либо воспользоваться преимуществами укороченных 16-разрядных инструкций, что позволяет в конеч-

ном счёте уменьшить суммарный объём программной памяти. Все МК серии ADu7000 содержат встроенную флэш-память общим объёмом 64 Кб, из которых 62 Кб (31К x 16 разрядов) доступны пользователю, а оставшиеся два зарезервированы для системных ресурсов. Эта область памяти объёмом 2 Кб используется для хранения программы начальной загрузки, коэффициентов калибровки АЦП или температурного датчика и т.п. Доступ к ячейкам флэш-памяти выполняется в течение одного машинного такта. Флэш-память можно использовать для хранения как программного кода, так и данных. Выборка стандартного 32-разрядного кода осуществляется за два машинных такта. Флэш-память разделена на страницы (объём каждой страницы составляет 256 байт). Общий объём встроенной статической памяти с произвольным

доступом (SRAM) составляет 8 Кб (2К x 32 разряда). Если при выполнении инструкции требуется запись или чтение данных в/из SRAM-памяти, необходимо ещё один дополнительный машинный цикл; если требуется считать данные из флэш-памяти, необходимо два дополнительных цикла. В МК ADuC7000 предусмотрена возможность защиты отдельных сегментов флэш-памяти от несанкционированного доступа. Программирование флэш-памяти выполняется через параллельный или отладочный порт, а также через последовательные порты (UART или I²C). Загрузка флэш-памяти может выполняться без извлечения микросхемы МК из устройства, в котором он установлен. В мощных МК (ADuC7026/7027) имеется возможность работы с внешней памятью программ и данных. Обмен данными с внешней памятью осуществляется с ис-

пользованием 16-разрядной мультиплексируемой шины адреса/данных и дополнительной адресной линии (17-й разряд адреса). Поскольку шина адреса/данных мультиплексируемая, адресный код необходимо запоминать во внешнем регистре.

На входе АЦП имеется многоканальный мультиплексор. В АЦП предусмотрен дополнительный вход, к которому через один из входов мультиплексора подключен встроенный интегральный температурный датчик.

Изюминкой МК серии ADuC7000 является наличие двух блоков программируемой логики, что позволяет уменьшить число внешних компонентов и в конечном счёте снизить стоимость системы в целом. Каждый из блоков PLA содержит восемь логических ячеек. Каждая логическая ячейка содержит триггер, пять мультиплексоров и устройство управления, реализующее любую логическую функцию двух переменных (A, B). Внутри каждого из блоков, используя соответствующие мультиплексоры, ко входам устройства управления можно подключить выходы других логических ячеек. Входы/выходы логических ячеек мож-

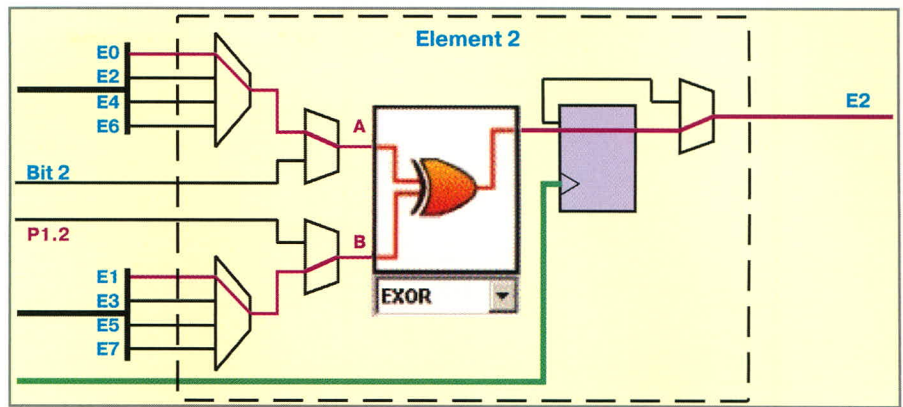


Рис. 2. Фрагмент графического изображения проектируемой схемы устройства

но также подключать к линиям ввода/вывода МК. Для подключения входов/выходов логических ячеек используются две независимые внутренние шины. Блоки PLA конфигурируются посредством записи кода в соответствующие регистры: PLAELMx, PLACLK, PLAIRQ, PLAADC, PLADIN и PLADOUT. В комплекте инструментальных средств разработки, предлагаемых для создания и отладки программного обеспечения, содержится программный пакет PLAtool, использование которого позволяет быстро и эффективно проектировать разнооб-

разные узлы на основе встроенной в МКADuC7000 программируемой логической матрицы. Разработка функциональных узлов на базе PLA производится в графическом режиме. Программный пакет PLAtool отличается простой и интуитивно понятной системой меню. Фрагмент графического изображения проектируемой схемы устройства и структурной схемы логической ячейки приведён на рис. 2. Используя меню Help, можно найти подробное описание процесса работы с программным обеспечением, а также пример разработки простейшего уст-

Amplifiers
Power Management
Processor
DSP
RF
MEMS
Converters

ВЫСОКОТОЧНЫЕ МИКРОКОНТРОЛЛЕРЫ

(MicroConverter®)

Семейство микроконтроллеров с Flash памятью и интегрированными АЦП и ЦАП

- Производительность - до 20 MIPS ядро 8052 и до 45 MIPS ядро ARM7-TDMI®
- Точность - АЦП от 12 до 24 бит и ЦАП 12 бит
- Память - до 62 КБ Flash памяти и до 8 КБ SRAM
- Гибкость - широчайшие возможности загрузки, отладки и эмуляции
- Применение - машиностроение, инструментальный контроль, автомобилестроение, коммуникации и т.д.

Москва

Тел.: (495) 221-0130
Факс: (495) 221-0137
E-mail: cmp@argussoft.ru

Санкт-Петербург

Тел.: (812) 567-1849
Факс: (812) 567-1867
E-mail: spb@argussoft.ru

Новосибирск

Тел.: (383) 227-1155
Факс: (383) 222-4031
E-mail: nsk@argussoft.ru

Екатеринбург

Тел.: (343) 378-3242
Факс: (343) 378-3241
E-mail: ural@argussoft.ru

ОФИЦИАЛЬНЫЙ ДИСТРИБЬЮТОР

ARGUSSOFT

www.argussoft.ru

ройства на базе программируемой логической матрицы.

Для формирования сигналов, используемых для тактирования процессорного ядра и встроенных периферийных устройств, МК ADuC7000 содержат встроенный генератор, систему ФАПЧ и программируемый делитель частоты. Встроенный генератор формирует сигнал частотой 32 768 Гц с точностью $\pm 3\%$. В системе ФАПЧ производится умножение частоты входного сигнала в 1275 раз. Для работы процессорного ядра используется тактовый сигнал с выхода системы ФАПЧ с максимальной частотой 41,779 МГц ($1275 \times 0,032768$ МГц). Используя программируемый делитель частоты, установленный на выходе системы ФАПЧ, можно снизить частоту сигнала тактирования процессорного ядра. После включения питания процессорное ядро работает на частоте 5,22 МГц ($41,779/8$). Для выбора коэффициента деления используется трёхразрядный код. Максимальная тактовая частота процессорного ядра 44 МГц, минимальная – 50 кГц. Кроме того, можно использовать внешний кварцевый резонатор (частотой 32 768 Гц) или внешний генератор тактового сигнала частотой не более 44 МГц. Для подключения внешнего резонатора или внешнего сигнала тактовой частоты в МК имеются выводы XCLKO, XCLKI и P0.7/XCLK. Выбор источника тактового сигнала осуществляется на программном уровне. После включения питания используется встроенный генератор. Управление режимами работы процессорного ядра и выбор частоты тактирования ядра выполняются посредством кода, записанного в регистры управления/контроля PLLCON и POWCON [1].

МК серии ADuC7000 содержат четыре таймера общего назначения: 16-разрядный Timer0, 32-разрядные Timer1 и Timer2 (Wake-up Timer), 16-разрядный Timer3 (WatchDog Timer – WDT). Примеры использования этих таймеров можно найти в [1].

Контроллер стандартного порта UART поддерживает полнодуплексный обмен данными в последовательном формате со скоростью до 115,2 Кбит/с. На базе контроллера UART-порта предусмотрена возможность организации сети сбора данных. К сети сбора данных возможно подключение до 256 устройств. В случае передачи данных по сети для адресации к устройствам

используется 8-разрядный код, а для индикации передаваемого адреса – бит чётности. Через SPI-порт обеспечивается полнодуплексный обмен данными в последовательном формате с максимальной скоростью 3,48 Мбит/с. Контроллеры SPI-порта и порта I²C поддерживают работу в двух режимах: master и slave. Через два порта I²C производится передача данных в режиме Fast mode (с частотой 400 кГц) и в режиме Standard mode (с частотой 100 кГц). Порт I²C можно использовать для подключения жидкокристаллических дисплеев, например, малогабаритного графического дисплея BF9864A (фирмы Volymín) с форматом матрицы 98 × 64 пиксела. Напряжение питания 3,3 В.

Число линий ввода/вывода в модификациях МК определяется числом выводов корпуса микросхемы. Максимальный ток нагрузки 1,6 мА. Сорок линий ввода/вывода сгруппированы по восемь в пять портов (P0-P4). Для управления обменом данными через каждый из портов используются пять регистров. Напряжение входных цифровых сигналов совместимо по уровню с выходными сигналами логических микросхем с напряжением питания 5,0 В. Для подключения источников питания к аналоговым (AVDD) и цифровым (IOVDD) цепям МК предусмотрены соответствующие выводы. При этом напряжения питания цепей могут отличаться (к примеру, AVDD = 3,0 В, а IOVDD = 3,3 В). Напряжение питания процессорного ядра формируется встроенным линейным стабилизатором с выходным напряжением 2,5 В.

Монитор источника питания генерирует сигнал прерывания, если напряжение питания цифровых схем (IOVDD) снижается ниже программно заданных допустимых значений (2,79 или 3,07 В). Обработка сигнала прерывания, формируемого монитором источника питания, позволяет сохранить содержимое регистров процессорного ядра и таким образом предотвратить потерю наиболее важной информации.

Входы аналогового компаратора можно подключать к одному из двух входов МК или к выходу ЦАП. Напряжение смещения по входу компаратора составляет ± 10 мВ, ток смещения 3 мкА. Использование компаратора позволяет косвенно измерять сопротивление, ток и напряжение, а также контролировать напряжение элементов питания.

В заключение хотелось бы обратить внимание на следующее. Нередко МК ADuC7000 и ADuC800 сравнивают с микросхемами семейства MSP430F (Texas Instruments) [3]. Заметим, что эти МК относятся к устройствам разного класса. МК MSP430 созданы на базе 16-разрядной RISC-архитектуры. Эта архитектура ориентирована, в первую очередь, на применение во встраиваемых системах с батарейным питанием, т.е. потребляемая мощность МК должна быть минимальна. Диапазон напряжения питания микросхем семейства MSP430F 1,8...3,6 В (у ADuC7000 2,7...3,6 В). Но МК семейства MSP430F могут работать на тактовой частоте до 8 МГц только при напряжении питания 3,6 В [4]. При напряжении питания 1,8 В тактовая частота снижается до 4,15 МГц. МК MSP430F1611/1612 и ADuC7000 имеют примерно одинаковый объём встроенной памяти. Оба семейства МК содержат 12-разрядный АЦП, работающий по принципу SAR (см. таблицу), но в МК семейства MSP430F он 8-канальный с частотой преобразования 200 кГц, а у ADuC7000 – до 16 каналов с частотой преобразования 1000 кГц. МК MSP430F1611/1612 изготавливаются в корпусе типа 64-QFP (9,1 × 9,1 мм) или 64-QFN (12,2 × 12,2 мм) и предназначены для работы в диапазоне температур $-40...+85^{\circ}\text{C}$ [4]. Основными преимуществами МК семейства ADuC7000 являются высокая производительность процессорного ядра и быстроедействие встроенных АЦП, что позволяет расширить возможные сферы применения этих МК (множество примеров применения см. на сайте [2]).

Для работы с МК семейства ADuC7000 фирма Analog Devices предлагает отладочные средства (программное обеспечение, оценочную плату; JTAG-эмулятор и т.п.). Полную информацию о возможностях и параметрах всех выпускаемых фирмой Analog Devices МК можно найти на сайте [2].

ЛИТЕРАТУРА

1. Precision Analog Microcontroller 12-bit Analog I/O, ARM7TDMI@ MCU ADuC702x Series Preliminary Technical Data. Analog Devices, 2005 (www.analog.com).
2. www.analog.com.
3. MSP430 Ultra-Low-Power MCUs. Texas Instruments, 3Q 2005 (www.ti.com).
4. MSP430x15x, MSP430x16x, MSP430x161x Mixed Signal Microcontroller. Texas Instruments, 2005 (www.ti.com).



ЭЛЕКТРОНИКА
КОМПОНЕНТЫ • ОБОРУДОВАНИЕ • ТЕХНОЛОГИИ

ChipEXPO СЕНТЯБРЬ 9-2 -2006

4-Я МЕЖДУНАРОДНАЯ ВЫСТАВКА
РОССИЯ • МОСКВА • ЭКСПОЦЕНТР

ПРИ ПОДДЕРЖКЕ:



Министерство промышленности и энергетики Российской Федерации
Министерство экономического развития и торговли Российской Федерации
Федеральное агентство по промышленности
Департамент науки и промышленной политики города Москвы
Московская торгово-промышленная палата

ИНФОРМАЦИОННАЯ
ПОДДЕРЖКА



КОМПОНЕНТЫ
И ТЕХНОЛОГИИ
Components & Technologies



ОРГАНИЗАТОР ВЫСТАВКИ
ЗАО «ЧипЭкспо», Россия,
111141, Москва, ул. Перовская 19/2, стр. 3,
тел./факс: (495) 368-1039, e-mail: info@chipexpo.ru

www.chipexpo.ru

Датчики давления – перспективы развития

Илья Чепурин (Москва)

Датчики являются неотъемлемым элементом любой встраиваемой системы, играя роль интерфейса между аналоговым миром сигналов и цифровым ядром, выполняющим функции управления приложением. В данной статье рассказывается о перспективных направлениях развития полупроводниковых датчиков давления, которые, согласно статистике, являются наиболее распространённым типом датчиков.

Измерение давления – на первый взгляд, довольно тривиальная задача. Однако с точки зрения встраиваемых систем само по себе получение результата измерения – ещё далеко не всё. Дальнейшее развитие технологий изготовления датчиков во многом зависит от того, каким образом будет обрабатываться сигнал на выходе датчика, а также от способа монтажа датчика в системе.

Всё более частое использование датчиков давления во встраиваемых системах накладывает свои требования на диапазон выходного сигнала и конструкцию датчиков. Поскольку АЦП могут работать только с определённым диапазоном напряжений, сигнал на выходе датчика должен быть приведён к данному диапазону. Для этого могут использоваться внешние усилители, но наиболее востребованными в последнее время являются интегрированные датчики с нормированным выходным сигналом,

который может подаваться напрямую на вход АЦП. Практически все новые датчики, появившиеся в последнее время, являются именно интегрированными.

Аналогично конструкция корпуса датчика также должна учитывать специфику современных встраиваемых систем. Для минимизации помех и создания более компактных систем датчик должен располагаться максимально близко к микроконтроллеру, выполняющему обработку выходного сигнала датчика, в идеальном случае – непосредственно на плате. Эти тенденции легко проследить на примере датчиков компании Freescale. Если раньше большинство датчиков выпускалось в корпусах типа Unibody, то в настоящее время всё большее применение находят интегрированные датчики в корпусах типа SOP или SSOP, предназначенных для поверхностного монтажа (см. рисунок).

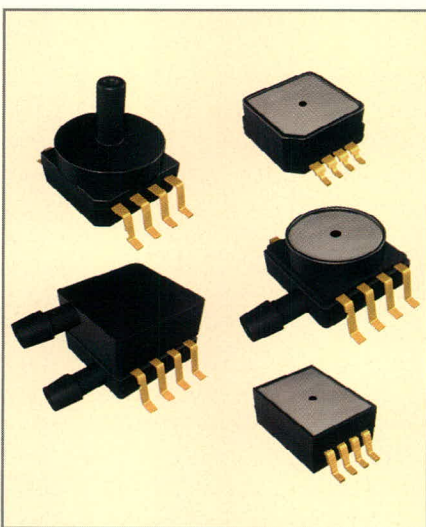
Определённые требования накладываются и на конструкцию портов для подвода давления к чувствительному элементу. Для упрощения монтажа подводящих трубок выпускаются датчики с портами типа «печная труба», имеющими увеличенный диаметр и высоту выступающей части. Самые дешёвые датчики выпускаются в корпусах без портов.

Ещё одним направлением развития датчиков давления является адаптация к агрессивным средам использования. Ранее для защиты чувствительного элемента использовался флюоросиликоновый гель, который при длительном воздействии паров воды абсорбировал

влагу, что приводило к коррозии резистивных элементов в цепях калибровки и термокомпенсации. В результате через некоторое время датчики выходили из строя. Специально для приложений, где датчик может подвергаться воздействию паров воды и других агрессивных веществ, компания Freescale начала использовать другой тип защитного геля на основе PFPE (perfluoropolyether) соединений. Такие датчики отличаются маркировкой, обозначающей возможность их применения в приложениях с агрессивными средами.

Как мы уже говорили в начале статьи, новые возможности встраиваемых систем обусловлены способами обработки выходного сигнала датчика. В некоторых случаях производители встраивают непосредственно в датчик дополнительные цепи обработки сигнала с чувствительного элемента. Интересным решением являются дифференциальные датчики серии MPXV70xx. При нулевой разнице давлений выходное напряжение датчика составляет 2,5 В, таким образом, этот датчик может измерять не только давление, но и разрежение, при этом выходное напряжение будет меняться соответственно в ту или другую сторону от начального значения. Благодаря этому датчики данной серии могут успешно применяться в автоматизированном упаковочном оборудовании.

Интересным направлением является интеграция датчика и микроконтроллера на один кристалл. На данный момент такая технология довольно сложна, поскольку для изготовления чувствительного элемента и кристалла микроконтроллера используются разные технологические процессы. Более простым решением является упаковка двух кристаллов в один корпус – это упрощает процесс разработки новых датчиков, поскольку не нужно проектировать и изготавливать весь кристалл целиком. Так как конструкция чувствительного элемента является довольно устойчивой и требует минимальной переработки, основные изменения будут касаться цифровой части такого интегрированного датчика, что является намного более простой задачей. В результате стоимость такого однокорпусного



Датчики в корпусах нового поколения



Консультационно-технический центр по микроконтроллерам

www.cec-mc.ru

e-mail: info@cec-mc.ru

- Датчики давления компании FREESCALE
- Со склада в Москве и под заказ



127055, Москва, ул. Новослободская, 62, корп. 12; тел. (495) 730-2085

решения будет ниже. Подобная технология получила название SiP (System in Package).

В данной статье мы кратко рассмотрели основные тенденции развития полупроводниковых датчиков давления. В качестве итога ещё раз подчеркнём, что дальнейшее

совершенствование этих компонентов будет диктоваться их использованием во встраиваемых системах. Это относится как к конструкции самих датчиков, так и к способам обработки их выходного сигнала. При нынешнем развитии технологий встраиваемых при-

ложений становится важным не сам датчик, а вся система в целом, особую роль начинают играть алгоритмы обработки данных, позволяющие на базе уже существующих компонентов обеспечить новую функциональность при минимальных затратах. ©

Новости мира News of the World Новости мира

Понижающие преобразователи

Фирма Analog Integration предлагает три серии 5-контактных интегральных схем ШИМ-преобразователей с интегрированными высокоточными переключателями.

Имеющиеся у Hy-Line Power Components серии AIC1596 с выходным током 3 А и AIC1595/AIC1594 с выходным током 2 А включают в себя интегральные схемы с выходным напряжением 3,3, 5 и 12 В. Один вариант в каждой серии имеет регулируемый диапазон напряжения 1,25...30 В. Интегрированы защиты от перегрузки, короткого замыкания, перегрева и повышенного напряжения на выходе. Серии AIC1596 и AIC1595 выпускаются в корпусах TO-220 и TO-263, серия AIC1594 – в корпусах SOP-8 и TO-252.

www.hy-line.de/power

Встроенный Ethernet-контроллер

Фирма Teridian Semiconductor предлагает Fast-Ethernet-контроллер для встраиваемых приложений. Микросхема 78Q8430 имеет аппаратно-имплантиро-



ванную IPChecksum-функцию и 32 Кб конфигурируемой памяти SRAM. Контроллер подключают в сеть к кабелю UTP через согласующее устройство и разъём RJ45.

Полная поддержка Auto-Negotiation в соответствии с 802.3 и HP Auto-MDIX. Обеспечивает связь с LAN-устройствами самого различного типа. Образцы микросхем 78Q8430, а также соответствующие комплекты других элементов, необходимых для разработки, уже предлагаются. В течение 2006 г. чип станет предлагаться крупными партиями. Фирма Teridian предоставляет драйверы 78Q8430 для различных процессоров и операционных систем.

www.teridian.com

Повышающий DC/DC-преобразователь

Компания Austriamicrosystems (один из мировых лидеров в производстве аналоговых микросхем высокой производительности) сообщает о выпуске модуля AS1325. Речь идёт о Step-up DC/DC-преобразователе с КПД 96% и интегрированным коммутатором.

При напряжении питания 1,5...3,5 В AS1325 выдаёт выходное напряжение 3,3 В, а при напряжении 1,5...5,0 В – напряжение 5,0 В. При этом выходной ток при выходном напряжении 3,3 В составляет 185 мА, а при напряжении 5,0 В – 300 мА. Преобразователь имеет режим Shutdown, в котором потребляемый ток составляет менее 1 мкА. В этом режиме батарея напрямую соединена с выходом и таким образом обеспечивает непосредственное питание. Встроенный контур коммутации Power-on-Reset при включении рабочего напряжения инициализирует все типы микропроцессоров. Конструктивное исполнение DC/DC-преобразователя AS1325 – корпус SOT23 с 6 выводами.

www.austriamicrosystems.com

Особенности применения модулей вторичного электропитания с расширенным диапазоном входного напряжения

Александр Гончаров, Олег Негреба (г. Прага, Чехия)

В статье рассмотрены особенности схемотехники построения модулей вторичного электропитания с расширенным диапазоном входного напряжения, анализируются их достоинства и недостатки.

В настоящее время Группа компаний «Александр Электрик» (ГКАЭ) производит более 180 типов DC/DC- и AC/DC-модулей вторичного электропитания и блоков на их основе промышленного и специального назначения, различающихся номинальной мощностью и числом каналов. В номенклатуре производимой продукции представлены модули и блоки с выходными мощностями от 3 Вт до 15 кВт, которые производятся для более чем 350 предприятий промышленности и оборонного промышленного комплекса РФ.

Входные сети AC/DC-модулей питания, производимых ГКАЭ, первоначально были представлены двумя диапазонами: 80,5...138 В; 400 Гц, и 187...242 В; 50 или 400 Гц, входные сети DC/DC модулей питания – семью диапазонами: 10,5...15, 21...30, 17...36, 36...72, 82...154, 130...185, 175...350 В. Требования к качеству входного напряжения модулей вторичного электропитания изложены, например, в ГОСТ В 24425-90. Границы диапазонов входных сетей были выбраны не случайно, они выработались в результате многолетнего опыта применения модулей вторичного электропитания и блоков на их основе в различных отраслях промышленности. Ширина этих диапазонов обусловлена требованиями к аппаратуре в различных областях применения модулей вторичного электропитания, например, в промышленных сетях электроснабжения, в бортовых сетях автомобилей, подвижных объектов военного назначения, кораблей и подводных лодок, в системах питания железнодорожной техники, в си-

стемах связи гражданского и военного назначения, в системах электрооборудования самолётов и вертолётов (по ГОСТ 19705-89).

В настоящее время предъявляются всё более высокие требования к аппаратуре промышленного, коммерческого и специального назначения. Эти требования являются ориентиром и для продукции, выпускаемой ГКАЭ. Многие потребители модулей вторичного электропитания настаивали на необходимости разработки модулей с расширенным диапазоном входного напряжения, что и было выполнено, внесено в технические условия и освоено в серийном производстве.

Модулям вторичного электропитания с расширенным диапазоном входного напряжения присущи очевидные многочисленные достоинства, связанные с универсализацией такого вида продукции. Помимо основного преимущества – возможности установки модулей питания в системы, в которых действительно присутствуют значительные отклонения питающих напряжений, их использование позволяет отказаться от систем фильтрации незначительных коротких наносекундных и микросекундных выбросов напряжения, сократить номенклатуру потребляемой продукции, т.к. появляется возможность установки одного и того же типа модулей вторичного электропитания в узлы аппаратуры, питающиеся от различающихся (иногда в разы) входных напряжений.

Однако расширение диапазона входного напряжения модулей питания неизбежно приводит к изменению их схемотехники. Модули вто-

ричного электропитания должны обеспечивать требуемое выходное напряжение при минимальном входном напряжении. И в то же время компоненты входного фильтра, ключевые транзисторы и выпрямительные диоды преобразователя должны иметь запас по напряжению для исключения их выхода из строя при максимальном напряжении питания. Такие требования влекут за собой выбор электронных компонентов для построения модулей вторичного электропитания с существенным запасом по этим параметрам в ущерб другим характеристикам (сопротивление канала полевого транзистора, прямое падение напряжение и быстрдействие выпрямительного диода). Этот выбор практически всегда приводит к значительному ухудшению КПД модуля.

Рассмотрим выбор перечисленных компонентов на примере схемотехники однотактных прямоходовых и обратноходовых преобразователей напряжения.

На рисунке 1 приведена структурная схема прямоходовых преобразователей напряжения, на рисунке 2 – примерные формы напряжения на первичной и вторичной обмотках трансформатора преобразователя. На прямом ходе (на участке γ) напряжение U_2 прикладывается к обводному диоду VD2 преобразователя. Пренебрегая падением напряжения на выпрямительном диоде и выходном фильтре, это напряжение можно вычислить как

$$U_2 = U_{\text{нагр}}/\gamma, \quad (1)$$

где $U_{\text{нагр}}$ – требуемое стабилизированное напряжение нагрузки.

В то же время по отношению к первичной стороне это напряжение, пренебрегая падением напряжения на входном фильтре и канале откры-

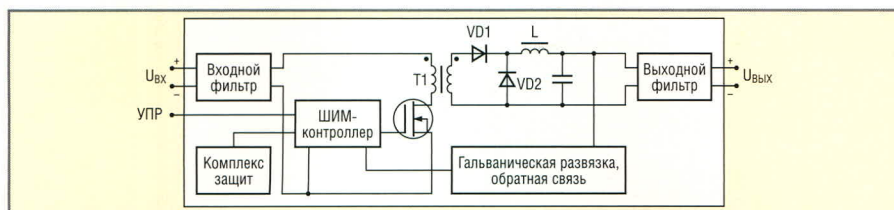


Рис. 1. Структурная схема однотактных прямоходовых преобразователей напряжения

того полевого транзистора, можно представить как:

$$U_2 = U_{вх}/K_{тр}, \quad (2)$$

где $K_{тр}$ – коэффициент трансформации трансформатора прямоходового преобразователя; $U_{вх}$ – входное напряжение прямоходового преобразователя.

Приравнявая (1) и (2), получаем:

$$\gamma = U_{нагр}K_{тр}/U_{вх}. \quad (3)$$

Таким образом, в прямоходовом преобразователе напряжения коэффициент заполнения γ , характеризующий длительность импульса прямого хода, обратно пропорционален входному напряжению – во сколько раз выше входное напряжение, во столько же раз и короче рабочий импульс. Для преобразователей с одним и тем же минимальным входным напряжением, но с кратностью диапазонов входного напряжения 2:1 и 4:1 (например, для популярных сетей 18...36 В и 18...72 В), максимальное значение коэффициента заполнения γ , соответствующее входному напряжению 18 В, примем одинаковым и равным 0,64. Номинальной же длительности импульса для середины диапазона входного напряжения отвечает значение коэффициента заполнения 0,43 и 0,23 для стандартной и широкой входных сетей соответственно. Здесь следует заметить, что чем короче импульс, тем сложнее преобразователю обеспечить передачу энергии входного напряжения в нагрузку, кроме этого, узкие импульсы имеют более широкий спектр помех.

Одновременно с укорочением рабочего импульса растёт и прикладываемое к выпрямительным диодам напряжение (см. выражение (1)).

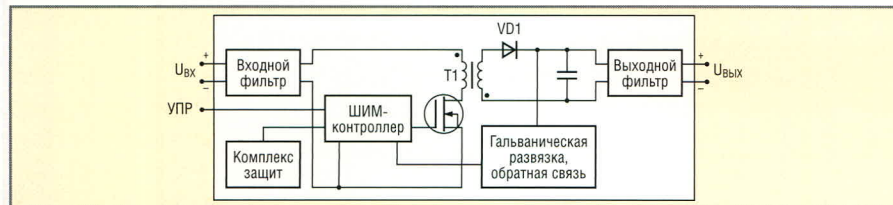


Рис. 3. Структурная схема однотактных обратноходовых преобразователей напряжения

Рассмотрим выбор выпрямительных диодов в прямоходовых преобразователях с выходным напряжением 9 В для стандартного и расширенного диапазона входных напряжений.

Верхней границе диапазона в первом случае будет соответствовать значение $\gamma_1 = 0,32$, а во втором случае $\gamma_2 = 0,16$. При этом максимальное прикладываемое к обводному диоду VD2 напряжение получим равным $9 \text{ В}/0,32 \approx 28 \text{ В}$ в первом случае и $9 \text{ В}/0,16 \approx 56 \text{ В}$ во втором.

Ввиду того, что индуктивность рассеивания обмоток трансформатора создаёт дополнительные выбросы на фронтах импульсов в моменты переключения, максимальное обратное напряжение диодов должно быть примерно втрое больше полученного значения – необходимо предусмотреть выброс напряжения, равный самому импульсу и иметь полуторный запас (особенно для военной аппаратуры). Таким образом, если в преобразователе с входным напряжением 18...36 В в рассмотренном случае можно обойтись 100-вольтовым диодом Шоттки, то для диапазона входного напряжения 18...72 В необходимо использовать 200-вольтовый диод Ultrafast. Применение же диодов с большим падением напряжения, особенно диодов Ultrafast взамен диодов Шоттки, всегда приводит к увеличению потерь, обусловленному падением напряжения на переходе выпрямительного диода. Такие потери в КПД особенно сильно ощущаются при невысоком выходном напряжении модулей питания, соизмеримом с падением напряжения на самих диодах. Это относится к выходным напряжениям вплоть до 12...15 В. Помимо увеличения мощности потерь, происходит также и ухуд-

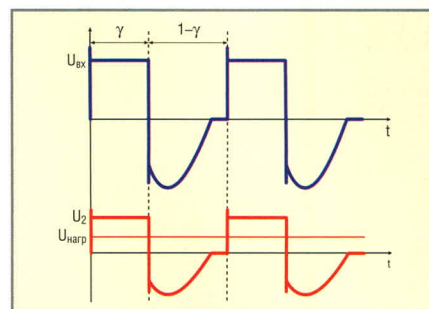


Рис. 2. Примерные формы напряжения на первичной и вторичной обмотке трансформатора прямоходового преобразователя

шение параметров электромагнитной совместимости, связанное с тем, что экстратоки, возникающие при переключении менее быстродействующих диодов Ultrafast, приводят к значительным импульсным помехам.

В однотактных обратноходовых преобразователях напряжения происходят аналогичные процессы. На рисунках 3 и 4 приведены структурная схема обратноходового преобразователя и примерные формы напряжения на первичной и вторичной обмотках его трансформатора.

Во время прямого хода (на участке γ) происходит накопление энергии в трансформаторе (многообмоточном дросселе) T1. Напряжение вторичной обмотки трансформатора при этом прикладывается к выпрямительному диоду VD1. Одновременно с увеличением входного напряжения укорачивается импульс прямого хода и увеличивается прикладываемое к выпрямительному диоду обратное напряжение. В обратноходовом преобразователе, в отличие от прямоходового, длительность импульсов прямого хода, характеризующая коэффициентом заполнения γ , укорачивается медленнее, чем растёт входное напряжение, поэтому структура обратноходового преобразователя более предпочтительна для расширенного

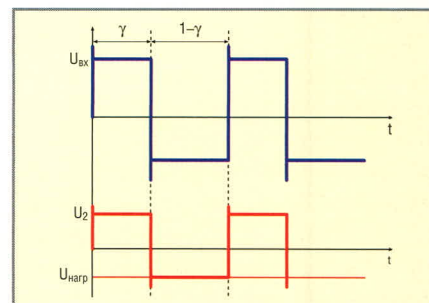


Рис. 4. Примерные формы напряжения на первичной и вторичной обмотке трансформатора обратноходового преобразователя

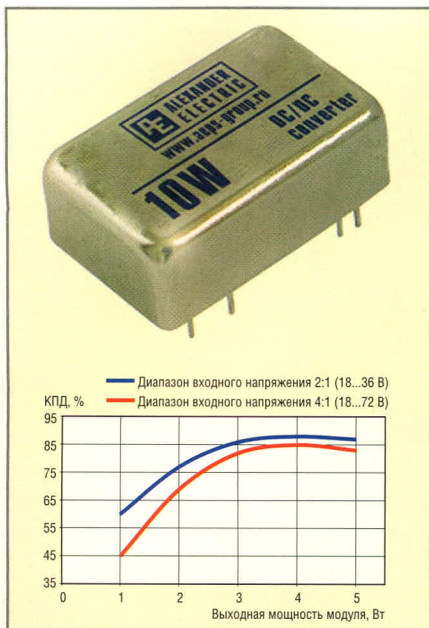


Рис. 5. Внешний вид модулей серии ТКJ и типовая зависимость КПД модулей от выходной мощности для стандартной и широкой входной сети

диапазона входной сети. Однако напряжение на выпрямительном диоде по-прежнему растёт пропорционально входному напряжению.

Оценим теперь разницу в статических потерях мощности на канале полевого транзистора (потерях на активном сопротивлении полевого транзистора) в середине диапазона рабочего напряжения для преобразователей с диапазонами входного напряжения 2 : 1 и 4 : 1.

Полевой транзистор преобразователя необходимо выбирать с максимальным напряжением сток-исток, примерно в 2,5 раза превышающим максимальное рабочее напряжение питания преобразователя. Например, для максимального напряжения питания 72 В требуется полевой транзистор с максимальным напряжением сток-исток $R_{c-и} = 200$ В, тогда как для максимального напряжения питания преобразователя 36 В обычно достаточно полевого транзистора с максимальным напряжением 100 В. Сопротивление канала у полевых транзисторов меняется нелинейно с ростом максимального напряжения. Так, у 200-вольтового IRF640N сопротивление канала в открытом состоянии составляет 0,15 Ом, а у 100-В IRF540N – всего 0,044 Ом. Принимая за среднюю величину тока значение при ранее принятом номинальном входном напряжении, можно подсчитать мощность статических потерь на канале полевого транзистора. При этом вы-

числяя мощность за длительность рабочего импульса по формуле $P = FR_{c-и}$ получаем весьма ощутимую разницу в потерях на канале при меньшем коэффициенте заполнения у модулей с расширенным диапазоном входного напряжения.

Перечисленные показатели существенно влияют на ухудшение коэффициента полезного действия модулей питания с расширенным диапазоном входного напряжения и на снижение надёжности модулей.

На рисунке 5 показаны внешний вид модулей вторичного электропитания с выходной мощностью 5 Вт популярной серии ТКJ и типовая зависимость КПД модулей этой серии от выходной мощности для стандартной и широкой входной сети.

Из графика видно, что КПД модулей с расширенным диапазоном входного напряжения при выходной мощности, составляющей 0,7...1 от максимальной, на 3...4% уступает аналогичным модулям со стандартным входным диапазоном. Простой расчёт показывает, что уменьшение КПД на 4% приведёт к увеличению мощности потерь на 30%. Такое увеличение потерь в свою очередь приводит к повышенному нагреву корпуса модуля: разница в температурах корпусов модулей питания со стандартным и расширенным диапазонами при выходной мощности 5 Вт составит около 7,5°C. Учитывая, что увеличение рабочей температуры для электронной аппаратуры на каждые 10°C уменьшает её наработку на отказ вдвое, перегрев в 7,5°C уменьшает наработку на отказ в 1,6 раза. Чтобы не допустить ухудшения показателей надёжности, необходимо принимать специальные меры, позволяющие эффективнее отводить тепло от корпусов модулей питания (применять принудительный обдув, использовать дополнительный теплоотвод или увеличивать площадь имеющегося), либо эксплуатировать модуль с расширенным диапазоном входного напряжения на пониженную выходную мощность.

Аналогичные параметры, следует заметить, имеют модули питания и других производителей, в том числе одной из ведущих компаний на рынке источников питания, швейцарской фирмы Traco Power, pin-to-pin-аналогами продукции которой и являются модули питания серии ТКJ.

По результатам проведённого анализа схемотехники и параметров мо-


дулей питания со стандартным и расширенным диапазонами входного напряжения можно отметить следующие недостатки модулей с расширенным диапазоном входного напряжения:

- повышенные потери в диодах выпрямителя, в трансформаторе преобразователя и во входных фильтрах;
- повышенные статические и динамические потери в ключевом транзисторе;
- более широкий спектр помех;
- пониженная надёжность.

Несмотря на то что службам снабжения предприятий, применяющих модули питания в составе своей продукции, всегда удобнее закупать как можно меньший ассортимент комплектующих, а производителям источников питания выгодно производство узкой номенклатуры модулей, подходящих для работы с несколькими диапазонами входного напряжения, перечисленные недостатки модулей питания с расширенным диапазоном входного напряжения не позволяют этого сделать. В каждом конкретном случае применения модулей питания необходимо тщательно проанализировать условия, в которых будет работать разрабатываемое устройство, и постараться сделать всё, чтобы обойтись модулями питания со стандартным, а не с расширенным диапазоном входного напряжения. Такой выбор всегда приведёт к увеличению надёжности аппаратуры и облегчению тепловых и электрических режимов не только применяемых модулей питания, но и компонентов, совместно с которыми они эксплуатируются. Там, где имеются короткие нано- и микросекундные выбросы напряжения, лучше включить на вход модулей дополнительные фильтры подавления импульсных помех. При более продолжительных и значительных отклонениях входного напряжения необходимо рассмотреть возможность применения нескольких модулей питания на разные входные напряжения.

Таким образом, применение модулей питания с расширенным диапазоном входного напряжения может быть оправдано только в тех случаях, когда не удаётся обойтись другими средствами. При этом требуется обеспечить лучший отвод тепла от аппаратуры и использовать при необходимости более качественные входные фильтры для повышения электромагнитной совместимости.

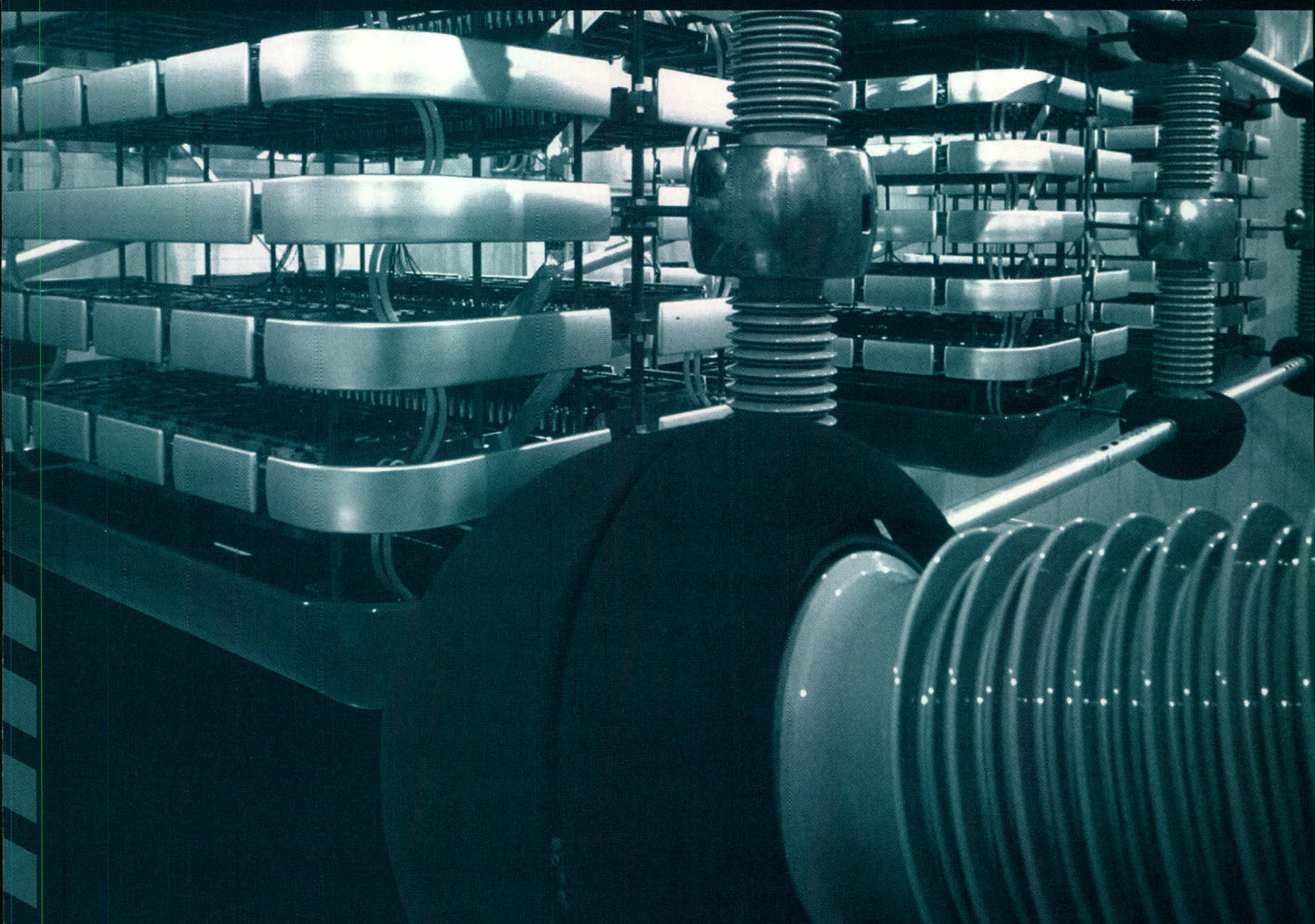
POWER ELECTRONICS



Международная
специализированная выставка
Силовая Электроника

25-27 октября 2006

Россия, Москва, Конгресс-центр ЦМТ



Организаторы:

ПРИМЭКСПО



Тел.: +7 (812) 380 6000/03/07

Факс: +7 (812) 380 6001

E-mail: electron@primexpo.ru

www.powerelectronics.ru



"Благородный партнер"
Специальный приз конкурса



ЧЛЕН
МЕЖДУНАРОДНОГО
СОЮЗА ВЫСТАВОК
И ЯРМАРОК

ufi
Member

Система сбора информации

Юрий Мартышевский (г. Томск)

Приводится описание четырёхканальной системы сбора информации о распределении температуры во времени. Управление процессом измерения осуществляется микроконтроллером PIC16F84A. Связь с персональным компьютером осуществляется по интерфейсу RS232. Универсальность выполненного на основе термопары блока датчика температуры позволяет в дальнейшем легко изменять конфигурацию системы.

Системы сбора информации (ССИ) занимают ключевое место при автоматизации экспериментов в научных исследованиях. Характеристиками ССИ являются количество линий, связывающих персональный компьютер (ПК) с датчиками информации, скорость передачи, а также простота конструкции, возможность дальнейшего развития и модернизации системы [1]. Эти характеристики наряду с другими влияют на стоимость и время проведения эксперимента.

Одним из путей уменьшения количества линий связи является использование в ССИ интерфейса MicroLAN наряду с RS232. Достоинства такого решения очевидны. Как правило, линии RS232 в специализированных лабораториях уже проложены и подключение дополнительных устройств возможно без нарушения работы сети [2, 3].

В статье приводится описание надёжной 4-канальной ССИ о распределении температуры. Для измерения температуры в системах с интерфейсом MicroLAN обычно при-

меняют полупроводниковые датчики (DS1620, DS1820 и др.) с диапазоном измеряемых температур $-55...+125^{\circ}\text{C}$. Для измерения более высоких температур применяют термопары [3].

Принципиальная электрическая схема блока датчиков системы приведена на рис. 1. Каждый канал датчиков температуры содержит усилитель, источники питания и аналого-цифровой преобразователь (АЦП). В качестве первичных датчиков температуры в ССИ используются термопары типа J (железо-константан). Усилитель используется для согласования сигнала термопары с входным диапазоном работы АЦП. В схеме использован инструментальный высокоточный усилитель INA114. Для его работы требуется минимальное количество навесных элементов. Он характеризуется низким температурным дрейфом ($0,25 \text{ мкВ}/^{\circ}\text{C}$), подавлением синфазной помехи (115 дБ при $K = 1000$) и высоким коэффициентом усиления K ($1...10\,000$) [4]. Последний задаётся резистором R10, сопротивление которого рассчиты-

вается по формуле $R10 = 50/(K - 1)$ [кОм]. Например, для $K = 100$ оно должно быть 505,1 Ом. Полоса пропускания зависит от K и при $K = 100$ составляет 10 кГц.

Для повышения помехоустойчивости ССИ в источниках питания DA4 и DA1 установлены низкочастотные RC-фильтры (на рис. 1 они не показаны). Компенсация температуры холодного спая реализуется с помощью диода 1N4148. Этот диод имеет непосредственный тепловой контакт с выводами термопары. В ССИ используется 4-канальный АЦП DS2450 (12...16 бит), поддерживающий интерфейс MicroLAN.

Принципиальная электрическая схема блока управления ССИ приведена на рис. 2. Для управления использован 8-битный микроконтроллер (МК) PIC16F84A, который включён по типовой схеме. Часы для отсчёта времени в ССИ выполнены на микросхеме DS1307 с кварцевым резонатором 32 768 Гц и подключены к МК по интерфейсу I²C. Питание часов осуществляется от батареи типа CR2025 (3 В), а установка времени производится с помощью кнопок SB1 и SB2.

Индикация в ССИ реализована по динамическому принципу. Таймером TMR0 МК генерируются прерывания программы (5×10^{-3} с). Отображаемая на индикаторе (CC56-12SRWA) информация побитно последовательно выводится через вывод RB7 МК и вводится в буфер-

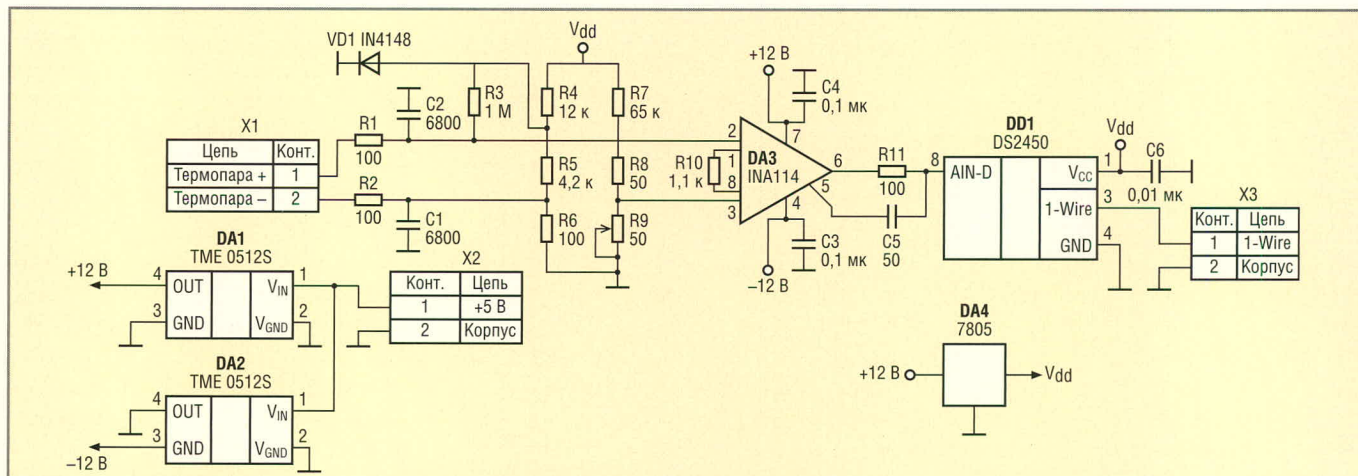


Рис. 1. Принципиальная электрическая схема блока датчиков системы сбора данных

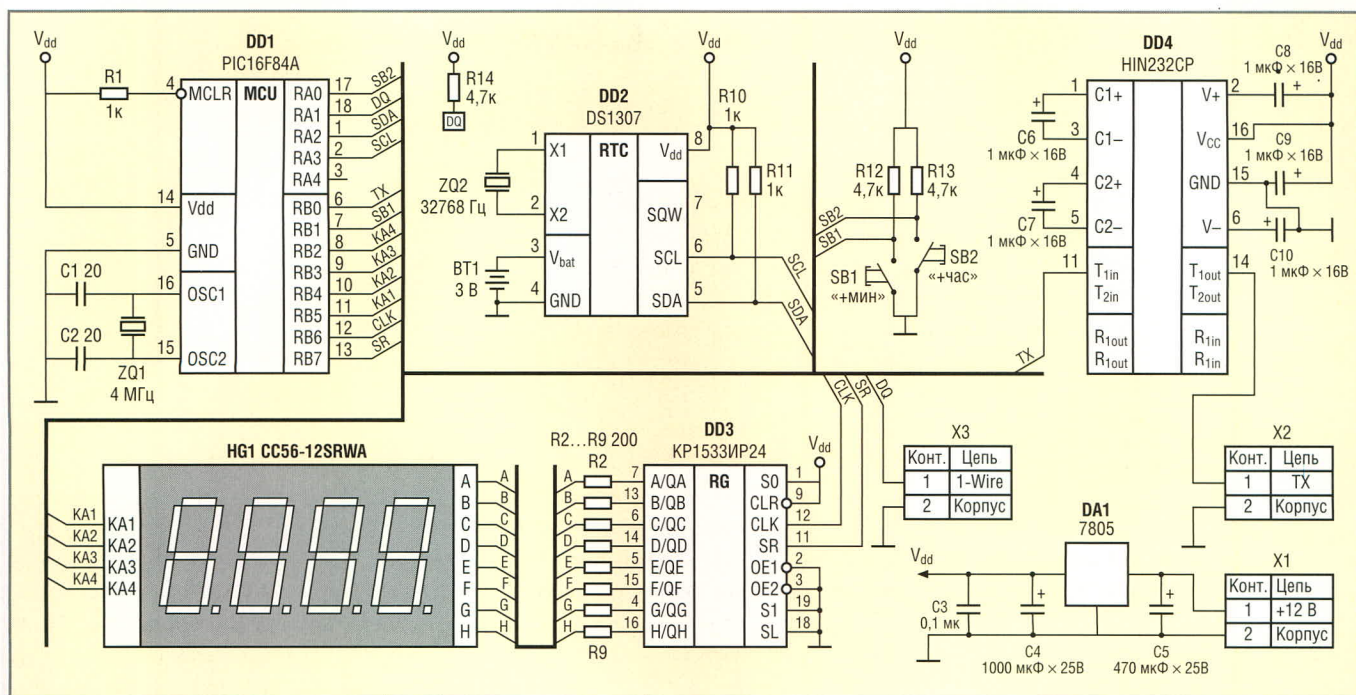


Рис. 2. Принципиальная электрическая схема блока управления системы сбора данных

ный регистр (KP1533IP24). Выбор знакоместа индикатора осуществляется путём подачи лог. 0 на выходы RB2 – RB5 МК.

Процесс измерения температуры начинается по команде с ПК (запускается АЦП, устанавливается номер канала, считываются результаты измерения). Считанный с датчиков 12-битный двоичный код преобразуется в двоично-десятичный код и округляется. В качестве источника опорного напряжения для АЦП и мостовых схем всех каналов используется высокоточный стабилизатор (7805). 12-битный АЦП обеспечивает необходимое разрешение во всём диапазоне измеряемых температур, и поэтому десятичная точка на индикаторе не используется. Асинхронный интерфейс RS232 для передачи информации между МК и ПК реализован на микросхеме HIN232CP. Передача осуществляется сигналом TX, поступающим с вывода RB0 МК.

По команде ПК «начать АЦ-преобразование» в регистрах DS1307 сохраняется текущее время: часы, минуты, секунды. В дальнейшем эти данные используются для протоколирования. После паузы, необходимой для окончания преобразования и считывания данных из АЦП, выставляется бит `txmtReady`, сигнализирующий о том, что новые данные подготовлены к передаче. Программа постоянно анализирует этот бит и в

случае установки лог. 1 инициализирует процесс передачи данных в количестве 6 байт за время между двумя циклами динамической индикации. Первый байт всегда равен 255 (11111111 в двоичном виде) и необходим для разделения предыдущего и текущего значения в буфере приёмника ПК, второй, третий и четвёртый байты – это часы, минуты и секунды соответственно, последние два байта – результат преобразования.

Источник питания блока датчиков выполнен на DC/DC-преобразователях TMA0512S, преобразующих 5 В от внешнего источника в напряжение ±12 В, необходимое для работы схемы. В схеме использованы RC-фильтры для устранения паразитной связи усилителей каждого канала по источникам питания.

Линеаризация термометра проводилась по двум контрольным точкам: 0 и 100°C. Перед началом измерений необходима калибровка системы, при которой устанавливается нулевой уровень выходного напряжения. Производится она с помощью резистора R9 (СП5-2), который балансирует мост, состоящий из резисторов R3 – R9. Используемые резисторы должны быть высокой точности (с погрешностью не больше 1%) с возможно малым ТКС. Термопару можно применять любую, согласуя при этом выходной сигнал усилителя с входом АЦП по диапазону и полярности. Подключение термопары осу-

ществляется с помощью зажима (например, МКДСН 300 или подобного). Для каждой термопары используется свой усилитель. Усилители расположены на идентичных платах. Применяется всего два типа плат (на второй расположены ещё АЦП и вторичные источники). Внешний вид печатных плат ССИ показан в дополнительных материалах на сайте журнала. На плате для уменьшения наводок общие проводники всех видов питания (Vdd, -Vcc и +Vcc) соединены в одной точке. Программа драйвера ССИ написана на СИ++ и отлажена в MPLab7.2.

ССИ применялась для измерения температуры муфельной электропечи при исследовании структуры металлов в процессе их отжига. Лёгкость изменения конфигурации ССИ позволила существенно упростить процесс измерения температуры во многих приложениях и экспериментах. Погрешность измерения температуры во всём диапазоне не превышает ±1°C.

ЛИТЕРАТУРА

1. Соприжение датчиков и устройств ввода данных с компьютерами IBM PC. Под ред. У. Томпкинса и Дж. Уэбстера. М.: Мир, 1992.
2. Мартышевский Ю.В. Термометр для измерения высоких температур. Радиодело. 2006. № 1.
3. www.dalsemi.com.
4. www.burr-brown.com.

Схемы, методики и сценарии тестирования SPICE-совместимых макромоделей операционных усилителей

(часть 6)

Сергей Лоцицкий (г. Брянск)

В шестой, заключительной части статьи рассматривается вопрос о выборе времени установления для корректного моделирования поведения схемы при переходных процессах, а также некоторые доработки ММ в части верного моделирования АЧХ и импедансов ОУ.

Итак, мы рассмотрели, как в процессе тестирования схемы на рис. 48 определить величины практически всех используемых показателей качества переходного процесса. Возможно, вы обратили внимание на то обстоятельство, что в процессе определения этих величин мы ни разу не ссылались на выходное напряжение $V(\text{InZone-Ni})$ АФБ А1. Возникает вопрос: с какой целью АФБ А1 введён в состав схемы тестирования? АФБ А1 используется в тех случаях, когда по результатам многовариантного анализа схемы тестирования необходимо построить зависимость времени установления t_{s8} от какого-либо варьируемого па-

раметра, например, зависимости t_{s8} от ёмкости нагрузки CL.

Программа Probe в режиме Performance Analysis позволяет построить указанную зависимость, если имеется целевая функция, с помощью которой могут быть определены величины t_{s8} для всех вариантов анализируемой схемы. Однако в файле pspice.prb не удаётся обнаружить стандартную целевую функцию, с помощью которой можно рассчитать время установления схемы по трассе её переходной характеристики. И это не случайно. На верхнем графике рис. 56 изображены три кривые переходного процесса различного типа. Кривая 1 со-

ответствует аperiodическому характеру установления и входит в зону заданной погрешности единичный раз, пересекая её нижнюю границу. Кривая 2 соответствует колебательному характеру процесса установления и последний раз входит в зону погрешности сверху. Кривая 3 также является колебательной, но она последний раз входит в зону заданной погрешности снизу. Несложно определить целевую функцию, которая рассчитывает время установления кривых 1 и 3. Также несложно определить целевую функцию, которая рассчитывает время установления кривой 2. Однако определить целевую функцию, которая правильно рассчитывает время установления для любого типа (вне зависимости от типа) кривой переходного процесса не представляется возможным, поскольку синтаксис языка описания целевых функций не позволяет использовать условные операторы [3, 4].

На нижнем графике рис. 56 изображены временные диаграммы выходного напряжения АФБ А1. Из сопоставления этих диаграмм с соответствующими кривыми переходных характеристик следует, что вне зависимости от типа кривой переходного процесса факт её последнего вхождения в зону заданной погрешности всегда сопровождается последним положительным перепадом выходного напряжения $V(\text{InZone-Ni})$ АФБ А1. Таким образом, задача определения времени установления переходного процесса сводится к задаче отыскания точки трассы $V(\text{InZone-Ni})$, в которой она последний раз скачком изменяется от низкого уровня (минус 0,9 В) к высокому уровню (0,9 В). Эта задача решается с помощью простой це-

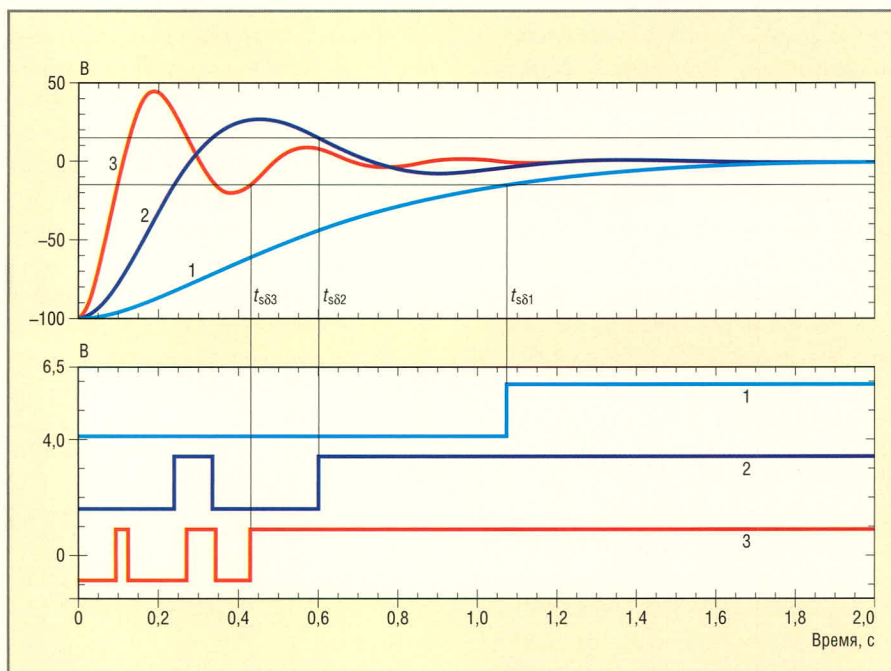


Рис. 56. Результаты моделирования переходных характеристик трёх различных типов

левой функции SettlingTime, имеющей следующее описание:

```
*****
SettlingTime(1)=x1
*
* Find the settling time of a
step response curve
* Usage: SettlingTime(InZone-Hi)
*
{
  1|Search backward /End/ level
(0) !1;
}
*****
```

Следует заметить, что АФБ А1 осуществляет проверку выполнения условий функции if() только в дискретные моменты времени, которые отстоят друг от друга на шаг интегрирования. По этой причине результат определения времени установления с помощью целевой функции SettlingTime имеет методическую погрешность, абсолютная величина которой изменяется случайным образом и в худшем случае равна половине максимального шага интегрирования. Сказанное необходимо учитывать при задании величины параметра Step Ceiling, определяющего максимальный шаг интегрирования в режиме анализа Transient. Практика показала, что при тестировании времени установления с погрешностью менее 0,1% величину опции моделирования RELTOL, которая по умолчанию равна 1e-3, в некоторых случаях необходимо уменьшить до величины (1e-5...1e-4).

Зависимость результатов тестирования времени установления и выброса переходной характеристики, а также зависимость суммарного времени анализа схемы от выбора величины максимального шага интегрирования позволяют оценить данные таблицы 3. Эти данные соответствуют графикам, изображённым на рис. 54, 55, и величине опции моделирования RELTOL = 1e-5. Выброс переходной характеристики определялся позиционированием курсора на максимум трассы V(DevPercent).

Использование возможностей параметрического анализа (Performance Analysis) рассмотрим на примере тестирования ММ LT1055/LT. Требуется построить графики зави-

симостей времени установления с погрешностью 0,1% и график максимального выброса переходной характеристики схемы в зависимости от ёмкости нагрузки, величина которой изменяется от 10 до 1000 пФ. В статье [1] отмечалось, что ММ LT1055/LT некорректно моделирует величину выходного сопротивления на высоких частотах. Для создания ММ LT1055/My, свободной от указанного недостатка и к тому же позволяющей оперативно изменять величины входных паразитных ёмкостей, достаточно скопировать описание ММ LT1055/LT и откорректировать в нём следующие строки:

```
.SUBCKT LT1055/My 3 2 7 4 6
+PARAMS: Cd=3pF Ccm=2pF
* INPUT
CIN 2 3 {Cd} ; My Correction
CcmM 2 0 {0.5*Ccm}
; My Addition
CcmP 3 0 {0.5*Ccm}
; My Addition
.....
* OUTPUT
RSO 1 6 59.989 ; My Correction.
* Old Value=1
ECL 18 0 1 6 0.2874
; My Correction.
* Old Value=17.241
.....
.ENDS LT1055/My
```

На высоких частотах выходное сопротивление ММ LT1055/My равно 60 Ом, в чём можно убедиться, протестировав ММ на предмет её выходного сопротивления в схеме на рис. 38.

В простейшем случае параметрическая зависимость – это график зависимости целевой функции от варьируемого параметра [3]. Нам необходимо осуществить многовариантный анализ схемы тестирования, варьируя величину глобального па-

раметра CL, и по его результатам построить графики:

- зависимости целевой функции MAX(V(devPercent)) от величины варьируемого параметра CL;
- зависимости целевой функции SettlingTime(V(InZone-Hi)) от величины варьируемого параметра CL.

Задайте следующие величины глобальных параметров: Vs = 30 V, CL = = 1000 pF, RL = 2K, Rf = 1e-6, Av = 1, Ck = 0 pF, Vstart = 0, Vend = 50 mV, Tfr = = 1 ns, ErrPercent = 0.1, Td = 0, Ri = 1e-6.

Многовариантный анализ занимает достаточно много времени, и поэтому перед его осуществлением очень важно определить оптимальное время анализа (задаётся опцией моделирования Final Time). Оно, с одной стороны, должно быть минимальным, а с другой – гарантированно обеспечивать установление переходного процесса с погрешностью 0,1% в самом худшем случае, т.е. при самой неблагоприятной величине варьируемого параметра. Естественно предположить, что в нашем примере худшим является случай, когда ёмкость нагрузки максимальна, т.е. CL = 1000 pF. Результат тестирования схемы при задании CL = 1000 pF, Final Time = 10 us и Step Ceiling = 10 ns показывает, что время установления переходного процесса не превышает 3,5 мкс.

Оценим необходимое количество вариантов анализа схемы. График параметрической зависимости программа Probe строит, осуществляя линейную интерполяцию расчётных точек целевой функции или, проще говоря, соединяя прямыми линиями соседние точки графика, полученные в каждом из вариантов расчёта. Из паспортных данных ОУ следует, что графики интересующих нас зависимостей изменяются плавно, и поэтому для их построения вполне достаточно двух-трёх десятков расчётных точек. Величина параметра

Таблица 3. Зависимости $t_{s 0,1\%}$, $OvSh[\%]$ и Total Job Time от максимального шага интегрирования

Step Ceiling	Время установления $t_{s 0,1\%, \text{нс}}$		Выброс переходной характеристики, %	Total Job Time, с
	позиционирование курсора в точку трассы V(DevPercent) с ординатой 0,1	вызов целевой функции SettlingTime(V(InZone-Hi))		
1 ps	44,087	44,086	49,333	37,49
10 ps	44,088	44,09	49,333	3,44
50 s	44,1	44,085	49,333	0,72
75 ps	44,113	44,124	49,343	0,51
150 ps	44,181	44,15	49,415	0,31

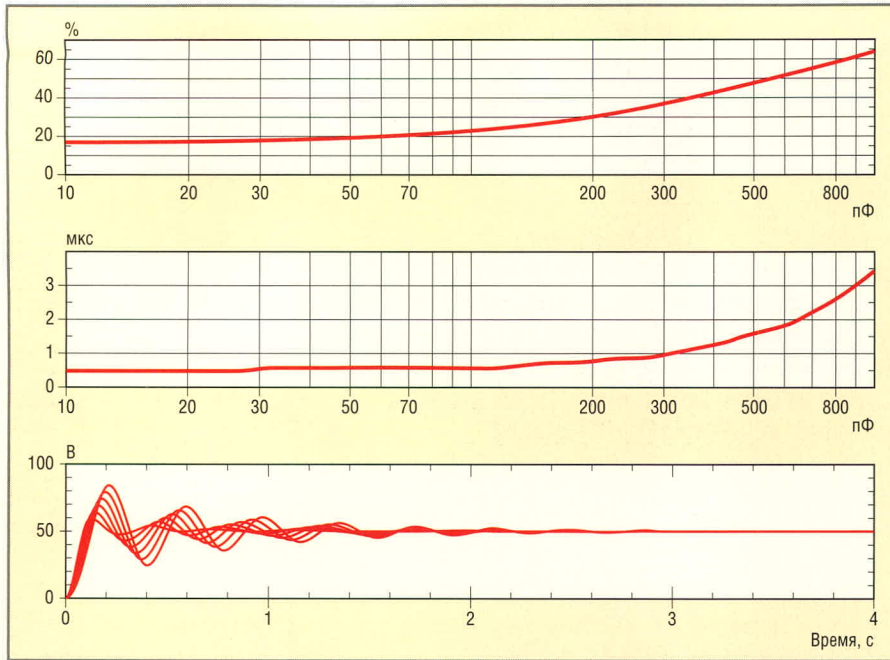


Рис. 57. Зависимости $t_{s\ 0,1\%}$ и $OvSh[\%]$ от ёмкости нагрузки CL (MM LT1055/My)

CL варьируется в двухдекадном диапазоне, и, следовательно, с помощью опций моделирования необходимо задать 10 – 15 расчётных точек на каждую декаду изменения параметра CL. Вот теперь подготовительная работа завершена, и можно приступать к моделированию.

Последовательно открыв окна Analysis Setup и Transient, установите следующие параметры моделирования:

- Final Time: 4 us,
- Step Ceiling: 1 ns.

Закройте окно Transient и откройте окно Parametric, в котором задайте параметры:

- Sweep Var. Type: Global Parameter,
- Name: CL,
- Sweep Type: Decade,
- Start Value: 10 p,
- End Value: 1 n,
- Pts/Decade: 12.

Закройте открытые окна и последовательно выберите опции меню Analysis и Probe Setup. В открывшемся

окне Probe Setup Options активизируйте опции:

- Automatically run Probe after simulation,
- Restore last Probe session.

Затем откройте вкладку Data Collection. Укажите переменные, которые необходимо сохранить в файле результатов моделирования (в DAT-файле):

- Voltages: All but Internal Subcircuits,
- остальные выходные переменные: None.

Закройте открытые окна и щёлкните указателем мыши по иконке Simulate. Спустя некоторое время, которое зависит от производительности компьютера, на экране Probe открывается окно Available Sections, в котором пользователю из всех доступных секций результатов многовариантного моделирования предлагается выбрать нужные.

Нам необходимы все секции результатов моделирования, которые по умолчанию уже являются выбран-

ными, поэтому просто нажмите курсором мыши кнопку ОК. Откройте окно Add Traces, из списка выходных переменных выберите V(Out) и нажмите кнопку ОК. При этом на экран Probe выводится семейство переходных характеристик тестируемой схемы. Указателем мыши щёлкните на иконке Performance Analysis, а затем по иконке Plot, и в выпадающем меню выберите опцию Add Plot to Window. В результате выполнения указанных действий на экране Probe появляются два пустых поля графиков, ось X которых оцифрована в единицах варьируемого параметра CL. Активизируйте верхнее поле графика (на него должен указывать перемещаемый указатель SEL>>) и щёлкните указателем мыши по иконке Add Trace. В открывшемся окне из списка Goal Functions выберите целевую функцию Max, а для задания её аргумента из списка Simulation Variables выберите переменную V(DevPercent) и нажмите кнопку ОК. В результате выполнения указанных действий выводится график зависимости максимального выброса переходной характеристики от величины ёмкости CL. Теперь активизируйте нижнее (пустое) поле графика и повторите описанные действия со следующими отличиями: из списка целевых функций выберите SettlingTime, а в качестве аргумента этой функции используйте выходную переменную V(InZone-Hi). После масштабирования осей и вывода сетки мы получаем графики, изображённые на рис. 57.

Совет: сохраните текущую конфигурацию экрана Probe (присвойте сохранённой конфигурации содержательное имя, например, OvSh & Settling Time vs CLoad).

Результаты тестирования в тех же самых условиях фирменной MM LT1055/LT изображены на рис. 58. Сопоставление графиков на рис. 57 и 58 наглядно показывает, что проведённая доработка модели даёт увеличение выходного сопротивления MM на высоких частотах с явно нереальной величины 1 Ом (MM LT1055/LT) до паспортной величины 60 Ом (MM LT1055/My).

При проведении многовариантных расчётов становится актуальным вопрос минимизации времени тестирования. Данные таблицы 4 показывают, что время тестирования и объём дискового простран-

Таблица 4. Зависимости времени тестирования и размера DAT-файла от объёма выводимой в DAT-файл информации

Выводимые в DAT-файл переменные	Величины TOTAL JOB TIME, с, в трёх прогонах анализа		Размер DAT-файла, Мб	
	LT1055/My	OPA604M/BB	LT1055/My	OPA604M/BB
Все (по умолчанию)	32,8	66,91	111	151
	33,48	68,45		
	32,58	67,73		
Только напряжения внешних узлов (по отношению к MM OУ)	21	47,42	7,82	7,84
	21,19	48,31		
	22,03	47,51		

ства, занимаемого выводимыми данными, существенно зависят от выбора опций программы Probe (Probe Setup Options), определяющих список сохраняемых выходных переменных.

Совет: выводите в файл данных только те переменные, которые необходимы для построения графиков. Не выводите в DAT-файл токи и напряжения внутренних узлов ММ ОУ.

Существенное различие времени тестирования макромоделей LT1055/Му и ОРА604М/ВВ объясняется тем, что первая из них является модифицированной ММ Бойля, а вторая – классической МРЗ ММ [1].

Известно [2], что недостаточный запас устойчивости ОУ, ёмкостной характер его нагрузки, а также дополнительный фазовый сдвиг петлевого усиления цепью, образованной резисторами Rf, Rg и паразитной входной ёмкостью ОУ, часто являются причиной резонансного всплеска АЧХ (Peaking) усилителя на высоких частотах. Для уменьшения его величины или полного устранения этого всплеска АЧХ параллельно резисто-

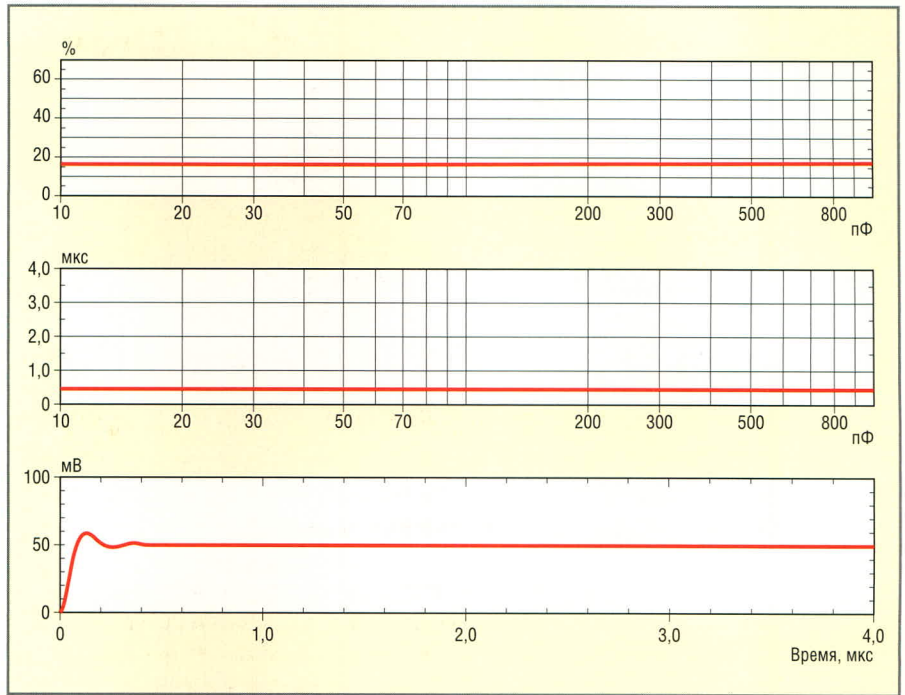


Рис. 58. Зависимости t_s , $OvSh$ и Δ от ёмкости нагрузки CL (ММ LT1055/LT)

ру Rf обычно подключают конденсатор Ck небольшой ёмкости [2, 5]. На рис. 59 изображены:

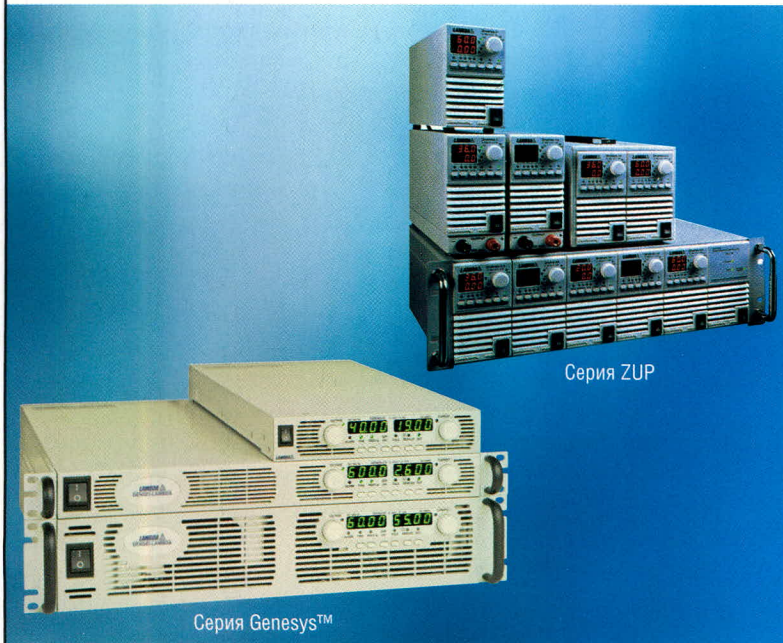
- семейство ЛАЧХ инвертора напряжения на ОУ ОРА627, полученного при вариации ёмкости конденсато-

ра Ck в диапазоне от 0,2 до 8 пФ (нижний график);

- параметрическая зависимость величины всплеска ЛАЧХ в дБ от ёмкости конденсатора Ck (верхний график);

NEMIC LAMBDA
Leading Power

Программируемые источники питания –
МОЩЬ И ИНТЕЛЛЕКТ



Серия ZUP (Zero-Up)

- Выходная мощность 200/400/800 Вт
- Встроенный интерфейс RS-232/485 (GPIB по заказу)
- Универсальный вход 85-265 В переменного тока
- Выходные напряжения до 120 В, ток нагрузки до 132 А
- Программная калибровка

Серия Genesys™

- Выходная мощность 750/1500/3300 Вт
- Встроенный интерфейс RS-232/485 (GPIB IEEE488/488.2 SCPI по заказу)
- Выходные напряжения до 600 В, ток нагрузки 400А
- Конфигурирование посредством внешнего напряжения/тока и ПО
- Драйверы LabView и LabWindows
- Высота 1U и 2U

Применения ZUP и Genesys™

- Автоматическое испытательное оборудование
- Управление технологическими процессами
- Электротермотренировка полупроводниковых изделий
- Лазеры

PROSOFT®

Тел.: (495) 234-0636 • Факс: (495) 234-0640
E-mail: info@prosoft.ru • Web: www.prosoft.ru

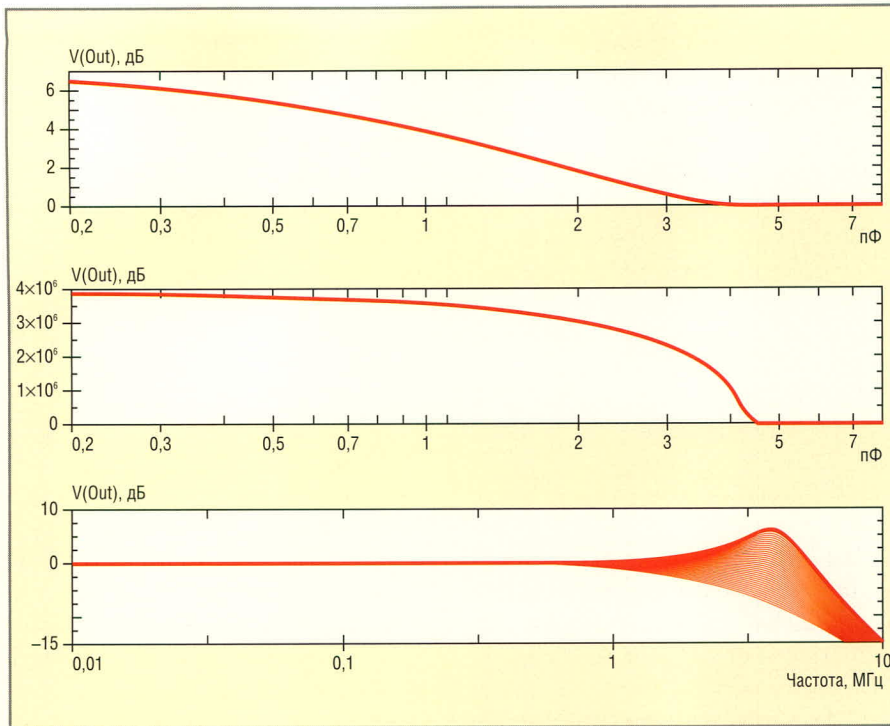


Рис. 59. Зависимости параметров резонансного всплеска АЧХ от ёмкости конденсатора Ск (ОРА627Е/ВВ)

• параметрическая зависимость частоты, на которой ЛАЧХ имеет максимальную величину, от ёмкости конденсатора Ск (средний график).

Схема на рис. 48 тестировалась при следующих значениях параметров: Vs = 30 V, CL = 0 pF, RL = 2K, Rf = 10K, Av = -1, Ck = VAR = 0,2...8 pF, Ri = 1e-6 (величины пяти не указанных параметров в режиме анализа AC Sweep не используются и могут иметь произвольные значения). Для построения параметрических зависимостей используются нестандартные целевые функции. Функция Peaking (TraceName) рассчитывает разность ординат точки трассы с максимальной Y-координатой и стартовой (самой левой) точки трассы. Функция XatMaxY(TraceName) численно равна X-координате точки трассы, на кото-

рой Y-координата максимальна. Эти целевые функции определяются следующим образом:

```

*****
Peaking(1)=y2-y1
*
* Find the Peaking of a frequency response
* Usage: Peaking(<trace name>)
{
  1|Search forward x value (0%)
!1
  Search forward max !2;
}
*****
XatMaxY(1) = x1
*
* Find the value of X corresponding
* to the maximum value of the trace.
* Usage: XatMaxY(<trace name>)
*
{
  1|Search forward max !1;
}
*****
    
```

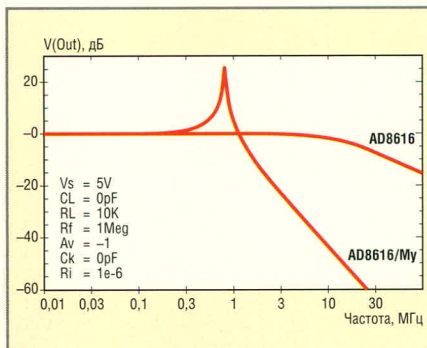


Рис. 60. Влияние на ЛАЧХ инвертора напряжения входных ёмкостей ММ ОУ

Кривые на рис. 59 позволяют, что называется, почувствовать механизм частотной компенсации и выбрать оптимальную величину ёмкости конденсатора Ск, которая обеспечивает АЧХ, адекватную специфике решаемой усилителем в РЭУ задачи.

В принципе, варьируя любой глобальный параметр, можно построить целый ряд полезных параметрических зависимостей. Если учесть, что конфигурация и характеристики тестируемого усилителя определяются двенадцатью глобальными параметрами, то становится очевидным – рассмотреть все полезные параметрические зависимости в рамках журнальной статьи не представляется возможным. Завершая разговор о параметрических зависимостях, следует отметить, что эффективность их использования во многом определяется накопленным «арсеналом» тщательно проверенных целевых функций.

Опыт тестирования ММ ОУ в схеме на рис. 48 показал, что наиболее типичными являются проблемы, обусловленные тем, что, к сожалению, многие ММ не моделируют паразитные входные ёмкости реального ОУ. В некоторых случаях использования таких ММ ошибки моделирования становятся неприемлемо большими. При прочих равных условиях влияние входных ёмкостей ОУ на АЧХ усилителя возрастает при увеличении частоты единичного усиления ОУ, а также при увеличении сопротивления резисторов Rf, Rg цепи ОС. На рис. 60 изображены две ЛАЧХ, полученные в результате тестирования инвертора напряжения с высокоомной цепью ОС (Rf = Rg = 1 МОм).

Одна ЛАЧХ получена при использовании в инверторе CMOS ОУ, представленного фирменной ММ AD8616, а другая – усовершенствованной ММ AD8616/My. Вопиющее различие ЛАЧХ объясняется просто: фирменная ММ не моделирует входные ёмкости ОУ, а усовершенствованная ММ моделирует типовые величины (Cd = 2,5 пФ; Ccm = 7,6 пФ [www.analog.com]) входных ёмкостей реального ОУ. Показано [1], что учёт макромоделью входных ёмкостей ОУ является обязательным условием корректного моделирования АЧХ входного сопротивления операционных схем, в которых входной сигнал поступает непосредственно на неинвертирующий вход ОУ. Кстати, для построения графика АЧХ входного сопротивления неинвертирующего усилителя (Av >> 0) достаточно на экран Probe вывести трассу 1/I(Vn+).

Совет. Если результаты тестирования показывают, что ММ не моделирует (или моделирует некорректно)

но) входные ёмкости ОУ, модифицируйте описание этой ММ, руководствуясь рекомендациями статьи [1].

Так, например, для преобразования ММ AD8616 в ММ AD8616/My в описание первой из них достаточно внести следующие изменения:

```
.SUBCKT AD8616/My 1 2 99 50 45
+PARAMS: Cd=2.5pF Ccm=6.7pF
*
* INPUT STAGE
*
Cd 1 2 {Cd} ; My Addition
Ccm1P 1 99 {0.25*Ccm}
; My Addition
Ccm1M 1 50 {0.25*Ccm}
; My Addition
Ccm2P 2 99 {0.25*Ccm}
; My Addition
Ccm2M 2 50 {0.25*Ccm}
; My Addition
.....
.ENDS AD8616/My
```

Заметим, что модифицированная ММ AD8616/My не только учитывает входные ёмкости ОУ, но и позволяет оперативно изменять их в процессе моделирования.

ЗАКЛЮЧЕНИЕ

Главный вывод из сказанного выше достаточно очевиден: использование непроверенных ММ ОУ не гарантирует достоверность результатов моделирования прикладных операционных схем.

Очевидно, что затраты времени и сил на тестирование ММ ОУ и документирование полученных результатов являются разовыми. Результаты же тестирования (а возможно, и работок) ММ ОУ вы можете многократно использовать в своей повседневной деятельности.

В процессе практического использования крайне важно САПР избегать двух крайностей – слепой веры в истинность результатов моделирования – с одной стороны, и отношению к САПР как к большой и дорогостоящей игрушке – с другой. Если пользователь знает о возможностях и ограничениях, связанных с использованием САПР, умеет критически оценивать результаты моделирования прикладных схем, знает основные разновидности и принципы построения используемых ММ, владеет методологией тестирования

и оценки качества ММ и умеет корректировать описания ММ с целью устранения их отдельных недостатков, выявленных в процессе тестирования, то САПР, несомненно, будет его надёжным помощником, мощным и эффективным инструментальным средством разработки современной и конкурентоспособной РЭА.

ЛИТЕРАТУРА

1. Лозицкий С. Эволюция SPICE-совместимых макромоделей операционных усилителей. Современная электроника. 2005. №№ 4–6.
2. Лозицкий С. Методы анализа операционных схем в частотной области. Схемотехника. 2004. №№ 7–12; 2005. №№ 1–5.
3. Разевиг В.Д. Система сквозного проектирования электронных устройств DesignLab. М.: Солон, 1999.
4. Разевиг В.Д. Система проектирования OrCAD 9.2. М.: Солон, 2001.
5. Достал И. Операционные усилители: Пер. с англ. М.: Мир, 1982.
6. Jung W. LT1056 Improved JFET Op Amp Macromodel Slews Asymmetrically. Design Note DN43. Linear Technology Corporation, January 1991.





Industrial Electronic Engineers, Inc.

ДЛЯ ПРОМЫШЛЕННЫХ ПРИМЕНЕНИЙ

- Операторские терминалы с последовательным интерфейсом RS-232/422
- Вакуумно-люминесцентные индикаторы с последовательным и параллельным интерфейсом
- Символы высотой 5, 9 и 11мм
- Поддержка кириллицы
- Температурный диапазон – 40...+85°C (для индикаторов) – 20...+75°C (для операторских терминалов)



Алфавитно-цифровые индикаторы и операторские терминалы

Официальный дистрибьютор продукции IEE – компания ПРОСОФТ
 (495) 234-06-36 • www.prosoft.ru • info@prosoft.ru

Операционные системы реального времени для 32-разрядных микропроцессоров

Сергей Золотарёв (Москва)

Рассматривается текущее состояние операционных систем реального времени для 32-разрядных микропроцессоров и основные направления их развития на примере наиболее известных в этом сегменте операционных систем: VxWorks, LynxOS, QNX Neutrino, Integrity, Nucleus Plus и CsLeos.

Круг рассматриваемых операционных систем

Вначале остановимся на определении и особенностях *операционных систем реального времени* (ОСРВ). Стандарт POSIX 1003.1 даёт такое определение: «Реальное время в операционных системах – это способность операционной системы обеспечить требуемый уровень сервиса в определённый промежуток времени». Как правило, применение ОСРВ связано с аппаратурой, объектом и событиями, происходящими на нём [1]. По сравнению с ОС общего назначения это обуславливает коренные отличия в структуре системы, в функциях ядра и в построении системы ввода-вывода. И при этом пользовательский интерфейс ОСРВ может быть похож на интерфейс ОС общего назначения. Часто различают *ОСРВ жёсткого (ОСЖРВ) или мягкого (ОСМРВ) реального времени*. ОСЖРВ не допускают никаких задержек реакции системы ни при каких условиях, т.к. результаты могут оказаться бесполезными в случае опоздания либо может произойти катастрофа в случае задержки реакции. Примеры ОСЖРВ – системы управления оружием или технологическими процессами в промышленности. ОСМРВ характеризуются тем, что задержка реакции не критична, хотя и может привести к увеличению стоимости результатов, снижению производительности или качества системы в целом. Пример – работа сети. Если система не успела обработать очередной принятый пакет, это приведёт к таймауту на передающей стороне и повторной посылке. Данные при этом

не теряются, но производительность сети снижается.

Большинство ОСРВ являются одно-временно *встраиваемыми* [2]. Понятие *встраиваемая операционная система* подразумевает возможность её использования во встраиваемой компьютерной системе (Embedded System). Под встраиваемой компьютерной системой обычно подразумевается специализированная система, полностью встроенная в некоторое устройство и решающая вполне конкретный круг задач. Типичными сферами применения встраиваемых систем являются медицина, бытовая электроника, авиация и оборона. Важнейшим требованием к встраиваемой системе в целом является компактность, а к операционным системам для них – возможность работы при относительно небольших ресурсах (как правило, оперативной или флэш-памяти).

Ещё одной важной особенностью большинства современных ОСРВ является их *многоплатформенность* – возможность работы на аппаратных средствах с различной процессорной архитектурой. Если раньше многие ОСРВ (например, QNX2 или QNX4) разрабатывались специально под какую-либо одну процессорную архитектуру (например, x86) и в значительной степени базировались на особенностях именно этой платформы, то сейчас практически все наиболее популярные ОСРВ являются многоплатформенными (за исключением CsLeos). Стандартный набор процессорных архитектур, поддерживаемых ОСРВ, – x86, PowerPC, ARM (включая XScale), MIPS, SH-4. Однако

на практике выявились лидеры среди ОСРВ для конкретных процессорных архитектур. В частности, для x86 – это QNX (особенно в России), для PowerPC – LynxOS.

Первые коммерческие ОСРВ получили широкое распространение одновременно с появлением персональных компьютеров в начале 80-х годов XX в. В 90-е годы регулярно публиковались сводные таблицы по ОСРВ (www.dspconsulting.com/rtos.html), и в частности журналом Real-Time Magazine (www.omimo.be/magazine/bakissue.htm). Довольно хороший перечень ОСРВ дан на сайте электронного журнала Dedicated Systems (<http://www.realttime-info.be/encyc/buyersguide/products/Dir1048.html>). В настоящее время из более чем сотни ОСРВ, разработанных в разное время, широкое распространение получили лишь около двадцати [3], список которых приведён в табл. 1. В этой таблице представлены лишь «самостоятельные» ОСРВ и не рассматриваются ОСРВ, являющиеся расширением какой-либо универсальной ОС. В частности, не рассматриваются расширения реального времени Linux, такие как RTAI Linux (www.rtaio.org) или KURT (www.itcc.ku.edu/kurt/), и расширения реального времени Windows, такие как RTX (www.ardence.com) или CeWin (www.kuka-controls.com). Кроме того, не рассматриваются специализированные системы ОСРВ для сигнальных процессоров и микропроцессоров с разрядностью, отличной от 32 бит.

С точностью до микросекунды

В теории и на практике используются несколько параметров, описывающих поведение ОСРВ с точки зрения характеристик реального времени [4]. Дадим описание этих параметров:

- запаздывание прерываний (interrupt latency) – время от момента возникновения физического прерывания до начала выполнения

первой инструкции обработчика прерываний (ISR), написанной пользователем;

- запаздывание диспетчера (sheduling latency) – время от момента окончания выполнения последней инструкции пользовательского обработчика прерываний до момента выполнения первой инструкции процесса, перешедшего в состояние ready из-за этого прерывания;
- время переключения контекста (context switch) – время от момента окончания выполнения последней инструкции одного процесса (потока) пользователя до момента начала выполнения первой инструкции следующего пользовательского процесса (потока);
- время реакции задачи (task response) – время от момента возникновения физического прерывания до начала выполнения первой инструкции задачи пользователя, которой предназначено прерывание;
- неустойчивость таймера (timer jitter) – разница во времени срабатывания таймера с фиксированной длительностью.

Кроме того, в литературе часто используются другие параметры для характеристики детерминизма и производительности ОСРВ, такие как:

- время блокировки системного вызова в ядре ОСРВ,
- неустойчивость вычисления времени суток,
- синхронизация при обмене сигналами между потоками и процессами,
- синхронизация при обмене сигналами реального времени,
- время доступа к драйверу устройства,
- время выделения и освобождения памяти,
- время создания, блокировки и разблокировки мьютекса,
- время вычисления приоритета потока.

Характеристики реального времени для ОСРВ измеряют специальными тестами при различных нагрузках. Естественно, что эти результаты сильно зависят от условий тестирования. Приведём данные для некоторых рабочих конфигураций ОСРВ.

Данные для LynxOS [5] в зависимости от функциональности и аппаратной платформы приведены в табл. 2. Интересные данные приводятся в исследовании Comparison between QNX RTOS 6.1, VxWorks AE 1.1 and Windows CE.NET ([\[ton.qnx.com/download/download/8124/QNX_Neutrino_v61_vs_VXAE_and_WinCE.pdf\]\(http://ton.qnx.com/download/download/8124/QNX_Neutrino_v61_vs_VXAE_and_WinCE.pdf\)\), проведённом экспертами журнала Dedicated Systems \(табл. 3\).](http://pho-</p>
</div>
<div data-bbox=)

РЕСУРСЫ, ТРЕБУЕМЫЕ для ОСРВ

Во многих обзорах по ОС, и в том числе ОСРВ, приводятся данные о ресур-

сах, требуемых для работы ОС. Чаще всего указывается минимальный размер ядра и оперативной памяти. Однако здесь надо чётко отделить рекламные характеристики и рабочие данные. Рекламные характеристики даются для абсолютно вырожденных конфигураций, которые нельзя использовать ни в одном реальном проекте и которые могут на порядок отличаться от рабочих

Таблица 1. Список наиболее распространённых ОСРВ

Название ОСРВ	Год выпуска ОСРВ*	Фирма-разработчик	Сайт
AMX	1980	Kadak	www.kadak.com
C Executive	1981	JMI Software Systems	www.jmi.com
CMX	1990	CMX Systems	www.cmx.com
CsLeos*	2002	BAE Systems	www.csleos.com
ECOS	2000	eCosCentric (Cygnus Solutions, Red Hat)	www.ecoscentric.com
EmbOS	1993	Segger Microcontroller Systeme	www.segger.com
Integrity	1982	Green Hills Software	www.ghs.com
LynxOS	1988	LynuxWorks (Lynx Real Time Systems)	www.lynuxworks.com
Nucleus Plus	1990	Mentor Graphics (Accelerated Technology)	www.acceleratedtechnology.com
OS-9	1979	RadiSys (Microware System)	www.radisys.com/products/microware_OS-9.cfm
OSE	1995	OSE (Enea)	www.enea.com
Precise/MQX	1991	Precise Software	www.psti.com
QNX Neutrino	1982 (QNX 2)	QNX Software System	www.qnx.com
RTEMS	1989	On-Line Applications Research	www.rtems.org
TTPos	1998	TTTech	www.tttech.com
UC/OS-II	1999	Micrium	www.micrium.com
VxWorks	1981	Wind River Systems	www.windriver.com

*Добавлено в таблицу автором.

Таблица 2. Результаты тестирования LynxOS

Аппаратная платформа	Motorola PowerPC 750	Motorola PowerPC 604	Intel Pentium II	Motorola 68060	SME microSPARC II
Конфигурация					
Компьютер	cPCI 750	MTX	PC-AT Clone	MVME 177	SPARCStation 5
Микропроцессор	PPC 750	PPC 604e	Pentium II	MC68060	micro-SPARC II
Частота CPU	233 МГц	200 МГц	333 МГц	50 МГц	85 МГц
Основная память	32 МБ	32 МБ	64 МБ	32 МБ	64 МБ
Результаты тестов (средние), мкс					
Время переключения контекста	2	2	2	21	41
Запаздывание прерывания	<1	<1	11	3	3

Таблица 3. Результаты сравнительного тестирования ОСРВ QNX 6.1, VxWorks и Windows CE.NET

Тест	QNX 6.1		VxWorks AE 1.1		Windows CE.NET	
	Время переключения контекста, мкс					
	среднее	максимальное	среднее	максимальное	среднее	максимальное
Для двух потоков в одном процессе	2,0	8,1	2,9	15,5	2,6	35,1
Для 10 потоков в одном процессе	2,4	7,4	3,4	16,5	3,3	37,4
Для 128 потоков в одном процессе	3,3	11,6	6,5	29,6	5,3	63,9
Для 128 потоков в разных процессах	7,2	15,9	6,8	46,8	9,6	16,7

конфигураций. Рабочие данные – это типовые случаи для реальных приложений, которые включают поддержку таких возможностей, как работа с файловой системой, терминалами, сетью. Учитывая это замечание, приведём данные для некоторых рабочих конфигураций ОСРВ, чтобы можно было оценить порядок требуемых ресурсов. Например, в качестве рекламной характеристики указывается значение 64К для конфигурации ОСРВ, состоящей из микроядра и менеджера процессов, хотя никакое реальное приложение с такой конфигурацией не имеет практического смысла. Размер работоспособного приложения с микроядром и минимальным числом сервисов приводит к требуемому объёму диска или флэш-памяти около 1М.

Данные для LynxOS [5] в зависимости от конфигурации ядра и аппаратной платформы приводятся в табл. 4.

Монолитное или микроядро?

Особенностью монолитного ядра является то, что все части работают в одном адресном пространстве. Старые монолитные ядра требовали перекомпиляции при любом изменении состава оборудования. Большинство современных ядер позволяют во время работы подгружать модули, выполняющие части функции ядра. *Достоинства:* высокая скорость работы, упрощённая разработка модулей. *Недостатки:* поскольку всё ядро работает в одном адресном пространстве, сбой в одном из компонентов может нарушить работоспособность всей системы.

Микроядро предоставляет только элементарные функции управления процессами и минимальный набор абстракций для работы с оборудованием. Основная часть работы осуществляется с помощью специальных пользовательских процессов, называемых сервисами. *Достоинства:* устойчивость к сбоям оборудования и ошибкам в компонентах системы. *Недо-*

статки: передача данных между процессами требует накладных расходов.

Какой вариант ядра – монолитное или микроядро – является наиболее приемлемым для современных ОСРВ? Некоторые из ОСРВ имеют микроядро (QNX Neutrino, Integrity, VxWorks), некоторые – монолитное ядро (LynxOS). Спор по этому вопросу ведётся давно. Наиболее известной была дискуссия в 1992 г. между Эндрю Таненбаумом (Andrew Tanenbaum), разработчиком ОС Minix, и Линусом Торвалдсом (Linus Torvalds), разработчиком Linux, в статье «Linux устарел» (<http://www.bellevue-linux.org/obsolete.html>). В этой дискуссии рассматривается множество аргументов «за» и «против» двух фундаментальных подходов к построению ОС (поддержка многозадачности, многопоточность в ядре, переносимость и другие), которые применимы и к ОСРВ. Но если придерживаться позиции, что практика – это основной критерий истины, то мы должны признать, что в настоящее время нет окончательного ответа на этот вопрос. Нет явного лидерства ни одной из этих двух архитектур по двум основным параметрам, по которым их чаще всего сравнивают: требуемым ресурсам и времени реакции.

Коммерческие или собственные ОСРВ?

Для многих заказчиков по-прежнему не всегда ясен ответ на вопрос: надо ли для конкретного проекта разрабатывать собственную ОС или стоит воспользоваться коммерческой ОСРВ? Особенно это актуально для проектов в области обороны и авионики. По оценке Venture Development Corp. (VDC), одной из ведущих компаний в области IT-анализа, в 1998 г. до 50% проектов были разработаны с использованием собственных (in-house) инструментальных технологий.

Аналогичный анализ, проведённый VDC в 2004 г., показал следующие ре-

зультаты: в 44% проектов использовались коммерческие ОСРВ, в 20% – ОС с открытым кодом и лишь для 19% проектов – собственные ОС. Компания VDC делает вывод об ускоренном переходе на коммерческие ОСРВ и задаётся вопросом: почему? Компании VDC и Evans Data Corporation (ещё одно известное консалтинговое агентство) выделяют следующие основные факторы, которые играют главную роль в этом процессе:

- стоимость разработки,
- трудоёмкость,
- время вывода изделия на рынок,
- интеграция решения в общую систему,
- качество средств разработки,
- появление новых стандартов,
- полнота поддержки процессорных архитектур.

Классические требования к ОСРВ

Классические требования к ОСРВ на сегодняшний день можно разделить на несколько групп. В различных источниках эти группы выбираются по-разному. Например, в [3] выделены следующие категории для сравнения свойств ОСРВ:

- свойства ядра (архитектура, поддержка множества процессов и множества процессоров, устойчивость к отказам);
- диспетчеризация (алгоритм, механизм присвоения приоритетов, время для освобождения задачи);
- модель процесс/нить/задача (число уровней приоритетов, защита от инверсии приоритетов, состояния задачи, максимальное число задач, задержка переключения задач, динамическое изменение приоритетов);
- управление памятью (минимальный и максимальный объём оперативной и ROM-памяти на задачу, максимальная адресуемая память для задачи, поддержка защиты памяти, динамическое распределение памяти, виртуальная память, сжатие памяти);
- управление прерываниями и исключениями (вытесняемые обработчики прерываний, наихудшее время обработки прерывания, модифицируемость таблицы векторов прерываний);
- интерфейс прикладного программирования (совместимость библиотек, точное абсолютное время, поддержка внешних часов, прими-

Таблица 4. Пример требуемых ресурсов для LynxOS

CPU	Конфигурация ядра	Размер кода, Кб	Размер образа ядра, Кб	Размер run-time системы, Кб
x86	Ultra Embedded Profile	33	37	48
	Embedded POSIX Profile	124	147	176
	Full-featured LynxOS – Kernel-Only Profile	252	263	296
PPC	Ultra Embedded Profile	64	77	97
	Embedded POSIX Profile	244	289	352
	Full-featured LynxOS – Kernel-Only Profile	416	451	514

тивы синхронизации, сетевые протоколы, соответствие стандартам, ввод/вывод, файловые системы);

- процесс разработки (методология разработки, поставка в исходных или объектных кодах, поддерживаемые компиляторы, процессоры и языки программирования);
- коммерческая информация (стоимость, платежи за runtime-системы, срок присутствия на рынке, использование в ответственных приложениях, тип и стоимость технической поддержки).

Одним из немногих стандартов, формально определяющих некоторые классические требования к OSCPВ, является POSIX (Portable Operating System interface for unIX) – переносимый интерфейс ОС на уровне исходных текстов (<http://www.pasc.org>), первое описание которого было опубликовано в 1986 г. Основная спецификация разработана как IEEE 1003.1 и одобрена как международный стандарт ISO/IEC 9945-1:1990. С точки зрения OSCPВ, наибольший интерес представляют три стандарта: 1003.1a (OS Definition), 1003.1b (Real-time Extensions) и 1003.1c (Threads). Применительно к группе стандартов POSIX и OSCPВ, в английском языке часто используется не один, а целых три термина. К сожалению, они сходны по значению и часто переводятся одинаково, что вносит определенную путаницу. Термины эти таковы:

- Compatibility (буквально «совместимость»);
- Compliance (буквально «соответствие»);
- Conformance (буквально «согласованность»).

Первый термин применительно к POSIX формально не определен. Вторым термин означает, что организация – производитель программного продукта самостоятельно заявляет о том, что продукт соответствует стандарту (полностью или частично) и протестирован с помощью тестов NIST-PCITS. Третий термин подразумевает, что программный продукт прошёл установленную систему тестов либо с помощью аккредитованной лаборатории, либо в рамках Open Group, и на это имеется документальное подтверждение (так называемое Conformance Statement). Если придерживаться строгих правил, требующих, чтобы данные о сертифицированной OSCPВ были опубли-

кованы в официальном реестре IEEE и тестирование проводилось по уровню Conformance, то в настоящее время есть всего две сертифицированные OSCPВ: LynxOS (<http://standards.ieee.org/regauth/posix/posix2.html>) и Integrity (http://get.posixcertified.ieee.org/select_product.tpl).

Влияние LINUX-СООБЩЕСТВА НА РАЗВИТИЕ OSCPВ

OSCPВ испытывают постоянное влияние со стороны Linux-сообщества. Это находит отражение в виде нескольких тенденций:

1. Поставщики OSCPВ разрабатывают универсальные средства разработки, пригодные как для OSCPВ, так и для Linux (LynuxWorks, WindRiver, Green Hills, ATI);
2. Многие идеи, разрабатываемые в Linux-сообществе, реализуются в OSCPВ. Здесь в первую очередь следует назвать организацию OSDL (Open Source Development Labs, www.osdl.org), основанную в 2000 г. ведущими игроками рынка IT-индустрии (IBM, HP, CA, Intel и NEC). В частности, разрабатываемая в рамках OSDL концепция Carrier Grade Linux находит отражение и в OSCPВ, например, в реализации таких возможностей, как QoP (Quality of Protection), LSB (Linux Standard Base), TIPC (Transparent Inter Process Communication). Протокол TIPC представляет собой новый стандарт для обеспечения взаимодействия между ОС в сетевых средах, телекоммуникационных кластерах и других многопроцессорных системах связи, а также систем с многоядерной или AdvancedTCA-архитектурой. Протокол TIPC уже реализован в некоторых OSCPВ, например, VxWorks и QNX Neutrino;
3. Linux рассматривается как одна из трёх основных хост-платформ для большинства OSCPВ (наряду с Windows и Solaris). В связи с этим поставщики OSCPВ особое внимание уделяют разработке удобных интегрированных сред на базе открытой платформы Eclipse (www.eclipse.org), которая заняла нишу, ранее занимаемую средой CodeWarrior IDE от Metrowerks. Собственные интегрированные среды (IDE) на базе Eclipse появились у многих поставщиков OSCPВ (LynuxWorks, QNX, WindRiver, Accelerated Technology).

МНОГОЯДЕРНЫЕ ПРОЦЕССОРЫ И OSCPВ

Многоядерные процессоры требуют от производителей OSCPВ поддержки различных архитектур многопроцессорной обработки. Одним из лидеров здесь является компания QNX Software Systems, которая объявила о выпуске комплекта разработчика QNX Momentics Multi-Core Edition – набора инструментов разработки и миграции программного обеспечения (ПО) многоядерных аппаратных решений компаний Freescale и Intel.

Появление многоядерных процессоров является мощным дополнительным толчком к массовому внедрению технологий виртуализации на различных уровнях. Назовем некоторые из разработанных и используемых подходов к виртуализации:

- Стандарт ARINC-653 (Avionics Application Software Standard Interface). Об этом стандарте мы поговорим более подробно ниже. Стандарт ARINC-653 реализован для различных OSCPВ: LynxOS-178, VxWorks, Integrity, CsLeos;
- User Mode Linux (UML) – Linux в пользовательском режиме. UML – это самый универсальный эмулятор, позволяющий создавать виртуальные машины с оборудованием, которого может и не быть на физическом компьютере. Одним из лидеров в области внедрения UML для архитектур x86 и PowerPC является компания LynuxWorks;
- Программные среды виртуальных машин, которые позволяют запускать на компьютере одновременно несколько разных ОС и переключаться из одной ОС в другую без перезапуска компьютера. На сегодняшний день двумя самыми популярными программными средами виртуальных машин являются MS Virtual PC и группа продуктов VMware.

Технология виртуализации Intel (VT) является компонентом многоядерной технологии, обеспечивающей поддержку виртуализации на аппаратном уровне.

Внедрение многоядерных процессоров повлечёт за собой повсеместное использование специализированных библиотек и систем параллельного программирования. Намечились три основных подхода к реализации этих систем, отличающихся методами взаимодействия параллельных задач. Один подход стро-

ится на основе концепции обмена сообщениями, второй – на использовании разделяемой памяти. Третий подход – на основе стандарта POSIX – объединяет оба этих подхода.

Наиболее известным представителем *первой группы* является спецификация MPI (Message Passing Interface) для языков программирования Си и Фортран. Первый вариант спецификации MPI был разработан в 1994 г. Спецификация MPI включает около 200 функций и реализована для множества компиляторов и операционных систем. Одной из наиболее распространённых реализаций MPI является библиотека MPICH. Кроме того, на рынке представлены несколько коммерческих реализаций MPI, например, MPI/Pro производства компании Verari Systems Software для различных операционных систем, включая Windows, Linux, Mac OS X, LynxOS, а также таких коммуникационных сред, как Gigabit Ethernet, Myrinet и InfiniBand. MPI/Pro оптимизирует время работы параллельных приложений и обеспечивает их масштабируемость, осуществляя балансировку параметров производительности и использования ресурсов.

Представителем *второй группы* систем параллельного программирования является спецификация OpenMP (Open specifications for Multi-Processing), первая версия которой (www.openmp.org) появилась в 1997 г. и предназначалась для языка программирования Фортран. У истоков OpenMP стояли компании IBM, Intel, Sun и Hewlett-Packard. В 1998 г. появились варианты OpenMP для языков Си/C++, и сегодня последней является версия 2.5.

Третьим стандартом, который применяется для реализации парал-

лельных вычислений, является POSIX. В рамках POSIX возможно реализовать параллельные вычисления как на основе обмена сообщениями аналогично MPI, так и на основе разделяемой памяти, как в OpenMP. Естественно, в POSIX возможна и любая комбинация этих методов.

ОТРАСЛЕВЫЕ ТРЕБОВАНИЯ К ОСПВ

Почему к ОСПВ стали предъявляться новые, более серьёзные требования? Ответ на этот вопрос дают данные, приведённые в табл. 5.

Как правило, ОСПВ используются в сегментах рынка, характеризующихся повышенными требованиями к надёжности, отказоустойчивости и живучести, таких как оборона, авионика, телекоммуникация и медицина. Обращает на себя внимание стоимость ошибки в указанных сегментах рынка. Пытаясь найти способы удовлетворения указанных требований, эти отрасли диктуют свои требования к ОСПВ, а именно:

- ОСПВ должны обеспечивать высокую степень «живучести» системы так, чтобы при отказе какой-либо части ПО другая часть ПО продолжала нормально функционировать. ОСПВ должна гарантировать отсутствие общего отказа системы;
- ОСПВ должны удовлетворять жёстким требованиям по качеству ПО, что подразумевает соответствие различным отраслевым, национальным и международным стандартам [6]. Особенностью требований к ОСПВ является то, что ПО должно иметь доказанное качество и во многих случаях должно быть сертифицировано уполномоченными организациями;

- требование по надёжности: вероятность сбоя в ПО должна быть очень маленькой;
- требования по безопасности (safety) и секретности (security) данных: в системе должны быть предусмотрены средства защиты наиболее важной информации.

Наиболее часто упоминаемыми зарубежными документами, относящимися к современным требованиям к ОСПВ, являются:

1. Стандарт DO-178 (Software Consideration in Airborne Systems and Equipment Certification). Определяет процедуры сертификации ПО на основе требуемого уровня качества ПО. Разработан и поддерживается ассоциацией RTCA (Radio Technical Commission for Aeronautics, <http://www.rtca.org>). Первая версия стандарта принята в 1982 г., вторая (DO-178A) – в 1985. Текущая версия DO-178B принята в 1992 г. Новая версия DO-178C готовится специальным комитетом RTCA SC-205 WG-71 EUROCAE (European Organization for Civil Aviation Equipment). Первое заседание SC-205 проведено в марте 2005 г. По плану стандарт DO-178C будет готов в 2008 г. Стандартом определено пять уровней серьёзности отказа (A, B, C, D, E). Для каждого уровня определён набор требований к ПО, которые должны гарантировать работоспособность всей системы в целом при возникновении отказов данного уровня серьёзности;
2. ARINC 653 (Avionics Application Software Standard Interface) [7, 8, 9]. Стандарт разработан компанией ARINC (Aeronautical Radio, Inc.) в 1997 г. и вводит концепцию изолированных разделов на основе универсального программного интерфейса APEX (Application/Executive) между ОСПВ и прикладным ПО (<http://www.arinc.com/cf/store/documentlist.cfm>). Требования интерфейса между прикладным ПО и сервисами ОС определяются таким образом, чтобы разрешить прикладному ПО контролировать диспетчеризацию, связь и состояние внутренних обрабатываемых элементов. В 2003 г. принята новая редакция. Стандарт ARINC 653 в качестве одного из основных требований для ОСПВ в авиации вводит архитектуру изолированных (partitioning) виртуальных машин;

Таблица 5. Характеристики программного обеспечения в различных отраслях*

Атрибут	Обычное ПО	Информационная система	Оборона	Телеком	Медицина	Авионика
Размер ПО (LOC-число строк кода)	100К...10М	1М	50К...5М	500К	10...50К	10К...1М
Время разработки	1 год	4 года	15 лет	3...5 лет	3 года	7...10 лет
Частота изменений	6 мес.	2 года	8 лет	3 года	2 года	3...4 года
Сопровождение, %	10	100	50	200	100	200
Время вывода на рынок	8 мес.	1,5 года	6 лет	1 год	1,5 года	2...3 года
Производительность (LOC) в день	100 строк	30 строк	2 строки	10 строк	15 строк	4...5 строк
Стоимость небольшой ошибки, тыс. долл.	0	10	100...500	0...100	0...100	100...500
Стоимость серьёзной ошибки, тыс. долл.	Минимальная	10...500	0...20 000	500	100...5000	1000...500 000
Стандарты	Нет	ISO	MIL	Informal	QSM/IEC	DO-178B

*Источник: Real-time and Embedded Systems Forum, 2001, <http://www.opengroup.org/rforum/jul2001/minutes.html>.

3. Общие критерии для оценки безопасности информационных технологий (Common Criteria for Information Technology Security Evaluation – CCITSE) [10, 11]. Это набор требований и условий безопасности, одобренный Агентством национальной безопасности и Национальным институтом стандартов и технологий США (<http://csrc.nist.gov/cc/>), а также соответствующими органами в других странах (в данный момент ещё 13 стран, кроме США). Первая версия требований опубликована в январе 1996 г., вторая – в апреле 1998 г. В 1999 г. CCITSE получил статус международного стандарта ISO 15408. Дополнительная информация по сертификации CCITSE находится на сайте: <http://www.commoncriteria.org>.

4. MILS (Multiple Independent Levels of Security/Safety). MILS делает возможной математическую верификацию программного ядра системы путём уменьшения функциональности за счёт предъявления к системам четырёх обязательных групп требований (Information Flow, Data Isolation, Period Processing, Damage Limitation). Развивается проект усилиями заинтересованных компаний и организаций, таких как U.S. Air Force Research Laboratory, Lockheed Martin, Агентство национальной безопасности США и др. (<http://mils.ois.com>).

5. Reusable Software Components (повторно используемые компоненты ПО), разработка Federal Aviation Administration, документ AC 20-148, декабрь 2004 г. Определяет критерии возможности многократного использования ПО без повторной сертификации.

Среди российских документов, определяющих требования к ПО (в т.ч. к ОСПВ), назовём следующие:

1. ГОСТ Р ИСО/МЭК 51904-2002 («Программное обеспечение встроенных систем. Общие требования к разработке и документированию»);
2. ГОСТ Р ИСО/МЭК 12207-99 («Информационная технология. Процессы жизненного цикла программных средств»);
3. ГОСТ Р ИСО/МЭК 15408-2002 («Методы и средства обеспечения безопасности. Критерии оценки безопасности информационных технологий»).

LYNXOS, LYNXOS-178 и LYNXSECURE

ОС LynxOS – ОСПВ от компании LynuxWorks, поддерживающая многозадачные и многопоточные приложения. Она может использоваться для приложений с высокими требованиями по времени реакции и надёжности. Система сертифицирована на соответствие стандарту POSIX 1003.1–1996 для архитектуры Intel и PowerPC. Полностью поддерживается стандарт POSIX.1003.1a, а также подразделы POSIX.1003.1b и POSIX.1003.1c. ОС LynxOS обеспечивает совместимость с Linux на уровне двоичного кода (программы, написанные и скомпилированные в ОС Linux, могут запускаться и работать в среде LynxOS без каких-либо изменений в исходных текстах и без перекомпилирования). ОС LynxOS является многоплатформенной ОСПВ: поддерживает аппаратные архитектуры IA-32, PowerPC, MIPS, ARM, XScale и является ОС для ответственных приложений за счёт наличия средств для создания современных систем, обладающих свойствами «горячей» замены/высокой доступности (Hot Swap, High Availability), и устройств с высоким коэффициентом резервирования.

ОС LynxOS-178 выпущена в начале 2003 г. и является ОСПВ в стандарте POSIX. Система сертифицирована в составе изделий по стандарту DO-178B уровня А. Она соответствует стандарту ARINC 653 и в марте 2006 г. получила сертификат RSC (Reusable Software Components) от FAA. ОС LynxOS-178, версия 2.0, допускает до 16 разделов (виртуальных машин), включая корневой раздел, до 64 процессов в каждом разделе, до 51 потока (нити) внутри каждого процесса. Обеспечивается диспетчеризация реального времени потоков внутри раздела и POSIX-функции межпроцессного взаимодействия внутри раздела. ОС LynxOS-178 сертифицирована в июне 2003 г. по DO-178B уровня А в составе изделия KC-135 Stratotanker, используемого для дозаправки в воздухе стратегических бомбардировщиков дальнего действия.

Ядро LynxSecure – фундамент систем безопасности встраиваемого ПО ближайшего будущего. Ядро будет сертифицировано по DO-178B уровня А и на соответствие уровню EAL-7 (Evaluated Assurance Level 7) в рамках «Общих критериев для оценки безопасности информационных техно-

логий» (Common Criteria). Ядро LynxSecure составит основу приложений с архитектурой MILS (Multiple Independent Levels of Security). В среде LynxSecure ОС BlueCat Linux и ОС LynxOS-178 смогут работать в пользовательском режиме как изолированные друг от друга процессы. Объём исходного кода LynxSecure составит всего 8 тыс. строк.

Все три ОСПВ от компании LynuxWorks поддерживаются общим набором средств разработки: на основе GNU (gcc, gdb и другие) на кросс-платформе Linux, Windows и native (LynxOS) ОС. Компания LynuxWorks поставляет интегрированные среды разработки (IDE) VisualLynux на Windows-хосте, CodeWarrior и Luminosity (вариант Eclipse) на Linux-хосте, SpyKer – средство тестирования в реальном времени, LynxInsure++ – средство верификации программ.

VxWORKS и VxWORKS AE-653

ОСПВ VxWorks и инструментальная среда Tornado являются визитной карточкой фирмы Wind River Systems. ОС VxWorks – это наиболее типичный и известный представитель кросс-платформных ОСПВ со своим собственным API, несовместимым с каким-либо стандартом. В то же время в этом API реализованы многие базовые функции ОСПВ, такие как планирование задач на основе вытеснения по приоритетам и круговое планирование, средства межзадачных коммуникаций: семафоры, сигналы, очереди сообщений, каналы, сокеты, удалённый вызов процедур и разделяемая память. ОС VxWorks, на протяжении многих лет безусловный лидер на рынке ОСПВ, постепенно утрачивает свои позиции в относительном выражении (по оценкам журнала EETimes, <http://www.eetimes.com/story/OEG20040220S0041>), что, на наш взгляд, в первую очередь объясняется именно несоответствием стандартам. Другими причинами являются ограниченность лежащей в основе VxWorks (до версии 5.4) однопроцессной модели и отсутствие защиты памяти для задач («плоская» модель памяти). Хотя сейчас некоторые из ограничений частично устранены (полнота соответствия POSIX, поддержка MMU), указанный тренд сокращения доли рынка за VxWorks сохраняется.

VxWorks AE-653 – это расширение VxWorks, которое соответствует концепции ARINC-653 и может быть сертифицировано по DO-178B. Для этого в VxWorks AE-653 введён механизм защищённых доменов, добавлен диспетчер разделов, автоматическое восстановление ресурсов, именованные объекты. Расширение VxWorks AE-653 сертифицировано по DO-178B в составе изделия KC-767A в октябре 2003 г.

Компания Wind River известна как поставщик широкого набора инструментальных средств различного назначения. В 1995 г. была выпущена интегрированная среда Tornado 1.0 – первая среда разработки ПО встраиваемых систем с открытой архитектурой. Среди других средств от Wind River назовём VxSim – симулятор VxWorks, WindView и StethoScope – средства отладки в реальном масштабе времени, WindNavigator – средство управления большим программным проектом, CodeTest – верификатор встроенного программного обеспечения, Visual SlickEdit – редактор исходных текстов, Look! – динамический визуализатор объектных приложений и другие.

QNX NEUTRINO

QNX является наиболее известной в отечественной печати ОСПВ. С 1980 г. выпущено три поколения этой ОСПВ: QNX2, QNX4, QNX Neutrino (QNX6). Сейчас активно развивается версия QNX Neutrino 6.3 – многоплатформенная ОСПВ, в основе которой лежит POSIX и архитектура микроядра. Компания QNX Software Systems (SS) начала в мае 2003 г. работы по формальной сертификации QNX Neutrino по POSIX-2003.

QNX Neutrino поддерживает основные многопроцессорные (и аналогичные) архитектуры, такие как Asymmetric & Symmetric Multiprocessing (AMP & SMP), протокол TIPC (Transparent Inter-Processor Communication), BSP для многоядерных платформ на базе MIPS, PowerPC и x86.

В настоящее время в QNX Neutrino нет поддержки ARINC-653. Но ожидается, что QNX SS реализует поддержку функционально похожей технологии, которая будет называться adaptive partitioning.

INTEGRITY И INTEGRITY-178B

Было не понятно, почему в печати так мало технической информации

по ОСПВ Integrity, пока не появилась информация о том, что Integrity создавалась для систем управления ядерным оружием. Об архитектуре Integrity известно следующее: в основе ОСПВ лежит микроядро veLOsity. ОС Integrity сертифицирована по POSIX 1003.1-2003 (System Interfaces) в июле 2004 г. (http://get.posixcertified.ieee.org/select_product.tpl) для архитектуры PowerPC. ОСПВ Integrity является многоплатформенной кросс-системой, поддерживающей различные процессорные архитектуры (PowerPC, ARM, MIPS, Intel XScale, Analog Devices Blackfin, TI OMAP).

Integrity очень хорошо интегрирована с различными средствами разработки от компании Green Hills, особенно с интегрированной средой MULTI, оптимизированной для языков программирования Ada 95, Си и C++. Кроме того, Integrity включает компонент EventAnalyzer™, который позволяет отображать системные и пользовательские события в графическом виде.

Ядро Integrity-178B – это подмножество ОСПВ Integrity, включающее поддержку интерфейса ARINC 653. ОСПВ Integrity-178B вместе с GSTART сертифицирована по уровню А стандарта DO-178B в составе вертолёта Sikorsky S-92 компании Rockwell Collins в ноябре 2002 г.

NUCLEUS PLUS

ОС Nucleus основана на многозадачном ядре реального времени Nucleus Plus. Она имеет свой собственный API, не соответствующий какому-либо стандарту, является кросс-системой и поставляется в исходных текстах. Стоимость Nucleus с дополнительными пакетами находится в диапазоне от 15 до 50 тыс. долл. Nucleus Plus включает в себя достаточно полный набор средств разработки встраиваемых приложений, работающих в реальном времени: стандартные средства управления задачами межзадачного обмена (почтовые ящики, очереди, конвейеры, семафоры, события, сигналы), управления памятью, таймерами и прерываниями. В нём реализованы два алгоритма диспетчеризации: по приоритетам задач и FIFO. ОС Nucleus может работать более чем с 70 различными комбинациями компиляторов и процессоров. Компания Accelerated Technology поддерживает процессоры для RISC-, CISC- и DSP-архитектур. Для

переноса Nucleus на любую другую платформу достаточно модифицировать три аппаратно-зависимых компонента: модули инициализации Initialization (INT), планирования Sheduling (TMT) и управления таймерами Clock Management (TCT).

Nucleus Plus может дополняться такими пакетами, как Nucleus Net, Nucleus SNMP, Nucleus RMON, Nucleus Span (реализует спецификацию Spanning Tree), Nucleus File, Nucleus WebServ, Nucleus JV (Java Virtual Machine), Nucleus Grafix. Особо отметим две дополнительные компоненты: Nucleus POSIX и Nucleus DO-178B.

Nucleus POSIX – это дополнительная компонента к ядру Nucleus Plus, выпущенная на рынок в феврале 2005 г. Цена этой компоненты составляет (в США) не менее 2995 долл.

Nucleus DO-178B – Nucleus Plus, сертифицированная компанией Accelerated Technology совместно с фирмой Cascade Engineering Services по стандарту DO-178B уровня А.

CsLEOS

CsLeos – это первая коммерческая ОСПВ, в которой ARINC-653 был базовым интерфейсом, а не расширением операционной системы. Время рождения этой ОСПВ – июль 2002 г. Это определило механизм реализации многих прикладных свойств на основе концепции виртуальных машин. В частности, поддержка графического интерфейса OpenGL была реализована в виде самостоятельной виртуальной машины. Аналогичным способом были реализованы средства тестирования самой операционной системы, которые значительно облегчили её сертификацию в соответствии с DO-178B уровня А. Основной процессорной архитектурой для CsLeos является PowerPC.

Как сообщает фирма BAE (разработчик CsLeos), стоимость набора средств разработки CsLeos составляет (в США) не менее в 50 000 долл. и включает следующий набор средств:

- CsLEOS™,
- RTOS Tools,
- CsLEOS™ RTOS Configuration Tool,
- CsGTI™ (Graphical Test Interface) software test tool,
- DDC-I SCORE-653™ development environment,
- Rational Software Test RealTime test coverage tools,
- A3 ARINC-653 Development Tool.

Таблица 6. Прогноз развития рынка средств поддержки многоядерных процессорных архитектур*

Сегмент	2006 г.	2007 г.
Настольные компьютеры	>70% двухъядерные	>90% многоядерные
Серверы	85% многоядерные	100% многоядерные
Мобильные системы	>70% двухъядерные	>90% многоядерные

*Источник: Intel Corporation/

Дополнительно заказчику может быть поставлен пакет для сертификации по стандарту DO-178В. ОСРВ CsLeos сертифицирована по стандарту DO-178В уровня А.

КАКИЕ ИЗМЕНЕНИЯ ОЖИДАЮТ РЫНОК ОСРВ В БЛИЖАЙШЕМ БУДУЩЕМ?

По нашему мнению, можно прогнозировать следующие изменения рынка ОСРВ:

1. Развитие средств поддержки многоядерных процессорных архитектур (табл. 6), которые в ближайшее время будут определять основной тренд развития процессоров для всех сегментов рынка (серверы, настольные системы, мобильные и встраиваемые системы) [12]. По сути дела многоядерная архитектура открывает новый путь для реализации задач реального времени, но

уже на аппаратно-программном уровне;

2. Продолжение тенденции перехода заказчиков от собственных (in-house) к коммерческим ОСРВ;
3. Расширение возможностей Linux с точки зрения поддержки жёсткого реального времени [13];
4. Появятся первые ОСРВ, сертифицированные по уровню EAL-7 в рамках «Общих критериев для оценки безопасности информационных технологий».

Как в действительности будут развиваться события – покажет время.

ЛИТЕРАТУРА

1. Жданов А.А. Операционные системы реального времени. PCWeek. 1999. № 8.
2. Сигаев А. Операционные системы для встраиваемых применений. Компоненты и технологии. 2000. № 4.
3. Melanson P., Tafazolli S. A Selection Methodology for the RTOS Market, Canadian Space Agency, Space Technologies Branch, Software and Ground Segment 6767 route de l'Aeropor. St-Hubert, Quebec, Canada. J3Y 8Y9.
4. Kevin M. Obeland, POSIX in Real-Time, Embedded Systems Programming. 2001.
5. The LynxOS 3.0.1 Performance Page (http://www.ro.feri.uni-mb.si/predst/martin/4_12_2000/301specs.html).
6. Commercial Off-The-Self Real-Time Operating System and Architectural Con-
- sideration. Final Report. U.S. Federal Aviation Administration, DOT/FAA/AR/03/77. February 2004.
7. Partitioning in Avionics. Architecture: Requirements, Mechanics and Assurance. Final Report. National Aeronautics and Space Administration. DOT/FAA/AR/99/58, NASA/CR/1999/209347. March 2000.
8. Study of Commercial Off-The-Self (COTS) Real-Time Operating System (RTOS) in Aviation Application. Final Report. U.S. Federal Aviation Administration. DOT/FAA/AR/02/118. December 2002.
9. Evaluation of real-time operating systems – the role of standards. Avionic Systems Standardisation Committee (ASSC). No: ASSC/330/2/141. March 1997.
10. COTS Security Protection Profile – Operating Systems (CSPP-OS). NISTIR 6985. April 2003.
11. Common Criteria for Information Technology Security Evaluation. Part 3: Security Assurance Requirements. August 1999. Version 2.1. CCIMB/99/033 (<http://csrc.nist.gov/cc/Documents/CC%20v2.1/p3-v21.pdf>).
12. Раманатан Р.М. Передовые технологии Intel – от настольных систем к телекоммуникациям (<http://www.intel.com/cd/corporate/europe/emea/rus/update/251102.htm>).
13. Embedded Linux on the Move. Dec 30, 2005 (<http://www.realworldlinux.biz.com/artman/publish/embeds.shtml>). ©

Оптимальные решения из светодиодов для освещения

Светодиоды Power LED компании Seoul Semiconductor – № 1 в мире

Светодиоды SSC помогут Вашему бизнесу выйти в лидеры

- Революционная яркость - 28 000 мКд
Светодиоды Lamp LED обеспечивают наиболее высокую яркость в соответствии с мировыми стандартами
- Наибольший срок службы: 70 000 ч при 20 мА
Светодиоды серии LWxxA позволяют снизить расходы на эксплуатацию
- «Холодные белые» светодиоды Power LED: 98 лм при 350 мА/один кристалл
«Тёплые белые» светодиоды Power LED: 67 лм при 350 мА/один кристалл
Максимальная светоотдача при минимальных затратах
- Компактные мощные светодиоды 0,5 Вт/5 мм/25 лм

Устройства на основе светодиодов



POWER LED



LAMP LED



TOP LED



SEOUL SEMICONDUCTOR CO.,LTD

Web: www.seoulsemicon.com

Seoul Semiconductor объявляет вакансию на менеджера по продажам в России. Резюме на англ.яз. присылать на эл-адрес:

Email: miradis@seoulsemicon.com

Средства проектирования встраиваемых микропроцессорных систем, реализуемых на основе ПЛИС фирмы Xilinx

(часть 1)

Валерий Зотов (Москва)

Появление новых семейств программируемых логических интегральных схем с фантастически большим объемом логических и трассировочных ресурсов делает их едва ли не самой перспективной элементной базой для проектирования встраиваемых микропроцессорных систем. Автор знакомит с разновидностями компонентов и САПР, предоставляемыми фирмой Xilinx® для разработки встраиваемых систем на базе ПЛИС. В первой части публикации приводится классификация и дается сравнительная характеристика семейств микропроцессорных ядер, используемых в качестве основы встраиваемых систем. Указываются преимущества и недостатки конфигурируемых (Soft Processor) и аппаратных (Hard Processor) микропроцессорных ядер. Приводится информация об особенностях архитектуры 8- и 32-разрядных ядер.

Программируемые логические интегральные схемы (ПЛИС) широко применяются для создания цифровых устройств с аппаратной реализацией операций, успешно заменяя «дискретную логику» («жесткую логику»). Это обусловлено такими преимуществами современных микросхем программируемой логики, как высокое быстродействие, возможность перепрограммирования непосредственно в системе, высокая степень интеграции, позволяющая разместить все узлы проектируемого устройства в одном кристалле. В последние годы как разработчики, так и производители ПЛИС рассматривают их в качестве перспективной элементной базы для проектирования встраиваемых микропроцессорных систем. Этому способствует появление новых семейств ПЛИС, обладающих большим объемом логических и трассировочных ресурсов.

Фирма Xilinx®, являясь ведущим мировым производителем кристаллов программируемой логики, активно поддерживает данное направление в применении ПЛИС. Ежегодно ею выпускаются новые семейства кристаллов [1 – 4], отличающиеся повышенным быстро-

действием, поддержкой различных стандартов ввода/вывода, наличием таких специализированных ресурсов, как блочная память, аппаратные умножители, высокоскоростные приемопередатчики. В дополнение к этому фирма Xilinx предоставляет разработчикам следующие средства для проектирования встраиваемых систем:

- отлаженные модули микропроцессорных ядер с различной архитектурой;
- модули периферийных устройств, в том числе выполненные в виде Intellectual Property и IP-компонентов;
- современное программное обеспечение, необходимое для разработки и отладки проектов встраиваемых микропроцессорных систем, а также для последующего конфигурирования кристаллов.

Совокупность перечисленных средств позволяет в короткие сроки и с минимальными затратами создавать как специализированные встраиваемые контроллеры, так и более мощные цифровые системы на кристалле (System-on-Chip), реализуемые на базе ПЛИС с различной архитектурой. Целью настоящей публикации является ознакомление чи-

тателей, использующих традиционные (аппаратные) микроконтроллеры и микропроцессоры, с основными характеристиками указанных средств проектирования встраиваемых микропроцессорных систем, реализуемых на основе ПЛИС фирмы Xilinx.

Классификация микропроцессорных ядер, предназначенных для применения в ПЛИС фирмы Xilinx

Основным элементом встраиваемой системы, проектируемой на базе ПЛИС, является микропроцессорное ядро. Архитектура и характеристики этого компонента во многом определяют возможности разрабатываемой системы. Фирма Xilinx предоставляет несколько семейств микропроцессорных ядер с собственной оригинальной архитектурой, оптимизированной для реализации на основе ПЛИС различных серий. Кроме того, в рамках программы AllianceCORE пользователям доступны ядра, разработанные «третьими» фирмами, с архитектурой широко применяемых микропроцессоров и микроконтроллеров различных производителей, таких как Z80 фирмы Zilog®, PIC-семейств 125x, 1655x, 165x фирмы Microchip®, 8051 и др. Система команд этих ядер полностью совместима с системой команд соответствующих аппаратных прототипов. Поэтому программное обеспечение, созданное ранее для аппаратных микропроцессоров и микроконтроллеров, может использоваться во встраиваемых системах, выполняемых на базе ПЛИС с применением указанных ядер. При этом следует обратить внимание на то, что тактовые частоты ядер, реализуемых в ПЛИС, зачастую на порядок превышают аналогичные параметры своих прототипов. Далее в настоящей статье рас-

смастриваются только те ядра, которые распространяются непосредственно фирмой Xilinx.

Микропроцессорные ядра, предназначенные для проектирования встраиваемых систем на основе ПЛИС фирмы Xilinx, можно классифицировать как по способу их реализации, так и по разрядности элементов внутренней архитектуры (ALU, регистров и шины данных). По способу реализации микропроцессорные модули подразделяются на два типа: конфигурируемые (Soft Processor) и аппаратные (Hard Processor). К *первому типу* относятся ядра, которые формируются на основе стандартных логических ресурсов кристаллов. Эти микропроцессорные ядра могут применяться в ПЛИС различных серий. В группу конфигурируемых модулей входят семейства микропроцессорных ядер PicoBlaze™ и MicroBlaze™. Ко *второму типу* относятся микропроцессорные ядра, которые выполнены в виде соответствующих интегрированных аппаратных блоков ПЛИС. Данный тип представлен семейством микропроцессорных ядер PowerPC™ фирмы IBM®, которое присутствует в ПЛИС серий Virtex™-II Pro, Virtex-4 и Virtex-5.

Преимуществами конфигурируемых микропроцессорных ядер, предлагаемых фирмой Xilinx, по сравнению с аппаратными являются высокая гибкость, низкая себестоимость, относительно небольшой объем используемых ресурсов кристаллов, возможность применения в проектах, реализуемых на базе самых распространенных и доступных семейств ПЛИС. Главное преимущество аппаратных микропроцессорных ядер семейства PowerPC проявляется в возможности функционирования с высокими тактовыми частотами. Следствием этого является более высокая производительность по сравнению с конфигурируемыми микропроцессорными ядрами фирмы Xilinx. Недостатками аппаратных ядер являются ограниченное число кристаллов, в которых они применяются, и их сравнительно высокая стоимость.

При классификации в соответствии с разрядностью микропроцессорные ядра, используемые в ПЛИС фирмы Xilinx, образуют две группы: 8-разрядные и 32-разрядные. Первую группу образуют ядра семейства PicoBlaze. Вторую группу составляют ядра семейств MicroBlaze и PowerPC. Основным преимуществом 8-разрядных ядер является компакт-

ность, что позволяет без труда разместить в кристалле другие функциональные модули проектируемой системы, включая интерфейсы ввода/вывода. Так, например, в кристаллах серии Spartan™-III микропроцессорное ядро семейства PicoBlaze занимает всего лишь 76 секций (slices), что составляет 9% от полного объема логических ресурсов кристалла XC2S50E и 2,5% от логической ёмкости ПЛИС XC2S300E. Для реализации ядра этого же семейства в кристаллах серии Spartan-3 необходимо 96 секций, что соответствует 5% ресурсов ПЛИС XC3S200 и 0,3% ПЛИС XC3S5000. Объем ресурсов кристалла, требуемых для размещения микропроцессорного ядра PicoBlaze в ПЛИС семейства Virtex-II, ограничивается 84 секциями (slices), что соответствует 9% от полного объема логических ресурсов кристалла XC2V40E и 0,25% от логической ёмкости ПЛИС XC2V6000E. К преимуществам 8-разрядных ядер следует отнести также открытость исходных описаний и свободное (бесплатное) распространение. В качестве недостатка ядер этой группы можно упомянуть ограниченное количество периферийных модулей, доступных пользователям в предоставляемом комплекте. Необходимость разработки и отладки отсутствующих модулей приводит к увеличению суммарного времени разработки проектируемой системы. 32-разрядные ядра требуют для реализации значительно большего объема физических ресурсов ПЛИС, в том числе и для размещения периферийных модулей. Например, в ПЛИС семейства Spartan-3 ядро MicroBlaze занимает 525 секций и два модуля блочной памяти, что составляет 68% от полного объема логических ресурсов кристалла XC3S50, 27% – кристалла XC3S200 и 15% от логической ёмкости ПЛИС XC3S400. В отличие от 8-разрядных ядер 32-разрядные сопровождаются большим количеством дополнительных компонентов периферийных модулей, выполненных в виде IP-ядер, позволяющих минимизировать время разработки встраиваемой микропроцессорной системы. Все 32-разрядные ядра, применяемые в ПЛИС фирмы Xilinx, поддерживаются большинством операционных систем реального времени (Real Time Operating Systems, RTOS), что облегчает разработку программного обеспечения.

В последующих разделах рассматривается архитектура ядер различно-

го типа и приводятся их основные характеристики.

Краткая характеристика и описание архитектуры микропроцессорных ядер семейства PicoBlaze

В состав семейства PicoBlaze входят четыре варианта микропроцессорных ядер, каждый из которых предназначен для реализации в ПЛИС соответствующих серий. Первый, базовый вариант ядра PicoBlaze был разработан для применения в кристаллах семейств Spartan-II, Spartan-III, Virtex и Virtex-E. Второй вариант, обладающий более широкими возможностями и повышенной производительностью по сравнению с базовым, нацелен прежде всего на использование в кристаллах семейства Virtex-II. Он также может быть реализован в составе проектов, которые выполняются на основе ПЛИС серий Virtex-II Pro и Virtex-4. Третья модификация ядра, представляющая собой результат дальнейшего развития двух первых вариантов, создавалась, в первую очередь, для разработки встраиваемых микропроцессорных систем, реализуемых в ПЛИС семейства Spartan-3. Кроме того, эта версия микропроцессорного ядра может использоваться также в составе проектов систем, выполняемых на основе ПЛИС семейств Spartan-3E, Spartan-3L, Virtex-II, Virtex-II Pro, Virtex-4 и Virtex-5. Наиболее компактная модификация микропроцессорного ядра PicoBlaze предназначена для применения в проектах, реализуемых на основе кристаллов семейства CoolRunner™-II, которое отличается от других серий ПЛИС CPLD, выпускаемых фирмой Xilinx, высоким быстродействием, низкой потребляемой мощностью и наличием микросхем с достаточно большим объемом логических ресурсов [1].

Тактовая частота, с которой функционируют ядра рассматриваемого семейства, и, соответственно, их производительность зависит от семейства ПЛИС, выбранного для их реализации. Значение тактовой частоты может достигать 116 МГц, а производительность – 40...70 MIPS в зависимости от конкретного типа используемого кристалла.

Микропроцессорные ядра семейства PicoBlaze построены в соответствии с Гарвардской архитектурой, в которой используется концепция отдельных

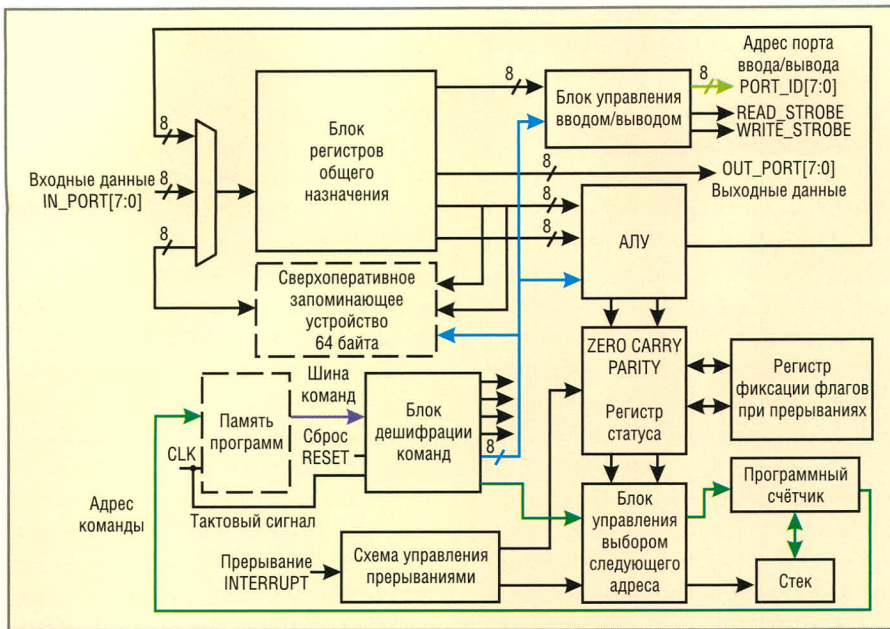


Рис. 1. Обобщённая архитектура микропроцессорных ядер семейства PicoBlaze

шин данных и команд. Такая организация магистралей микропроцессора создаёт предпосылки для достижения высокой производительности разрабатываемых на их основе систем за счёт сокращения времени выборки и выполнения операций. Во всех вариантах ядра PicoBlaze применяется 8-разрядная шина данных. Разрядность шин адресов и команд различается для каждой модификации ядра. В ядрах, предназначенных для применения в ПЛИС семейств Spartan-II, Spartan-III, Virtex и Virtex-E и CoolRunner-II, шина адресов является 8-разрядной, а шина команд – 16-разрядной. Для ядер PicoBlaze, реализуемых на основе кристаллов семейств Spartan-3, Spartan-3E, Spartan-3L, Virtex-II, Virtex-II Pro, Virtex-4 и Virtex-5, шины адресов – 10-битные, а шины команд – 18-битные.

Структурное представление обобщённой архитектуры микропроцессорных ядер семейства PicoBlaze представлено на рис. 1. Штриховыми линиями изображены архитектурные блоки, которые могут отсутствовать в некоторых вариантах ядер.

В состав архитектуры всех микропроцессорных ядер семейства PicoBlaze входят следующие элементы:

- арифметико-логическое устройство (ALU);
- блок регистров общего назначения (РОН);
- регистр состояния (флагов);
- регистр фиксации флагов при выполнении прерываний;
- программный счётчик (счётчик команд);

- блок управления вводом/выводом;
- стек;
- схема управления прерываниями;
- блок управления выбором адреса следующей команды;
- блок дешифрации команд.

Кроме того, в вариантах ядер, предназначенных для применения в ПЛИС семейств FPGA (Field Programmable Gate Array), присутствует встроенное ППЗУ микропрограмм. Архитектура ядра, реализуемого на базе кристаллов серий Spartan-3, Spartan-3E, Spartan-3L, Virtex-II, Virtex-II Pro, Virtex-4 и Virtex-5, включает дополнительно блок сверхоперативного запоминающего устройства (СОЗУ). Ниже приводится краткое описание основных элементов архитектуры с указанием особенностей, зависящих от конкретного типа ядра.

Восьмиразрядное ALU реализует выполнение логических функций, операций сложения, вычитания и сдвига. Кроме того, в ядре, которое предназначено для применения в ПЛИС серий Spartan-3, Spartan-3E, Spartan-3L, Virtex-II, Virtex-II Pro, Virtex-4 и Virtex-5, ALU выполняет также операции поразрядного и арифметического сравнения двух операндов. В качестве операндов при выполнении соответствующих инструкций может использоваться содержимое любого РОН, а также константа, указанная непосредственно в тексте команды. Результат выполнения операции в большинстве случаев помещается в тот же регистр, который являлся источником первого операнда.

Все РОН имеют одинаковый статус, и любой из них может использоваться в качестве аккумулятора. Объём блока РОН различается для всех модификаций ядра. Вариант ядра, реализуемый на основе ПЛИС семейства CoolRunner-II, включает в себя восемь 8-разрядных регистров. Варианты, предназначенные для применения в ПЛИС семейств Spartan-II, Spartan-III, Virtex, Virtex-E, Spartan-3, Spartan-3E, Spartan-3L, Virtex-II, Virtex-II Pro, Virtex-4 и Virtex-5, содержат шестнадцать 8-разрядных регистров. В модификации ядра, реализуемой на основе ПЛИС семейства Virtex-II, объём блока РОН составляет тридцать два 8-разрядных регистра.

Двухразрядный регистр состояния содержит значения флагов (признаков), формируемых блоком ALU при выполнении арифметических и логических операций. В первый разряд записывается состояние флага (признака) нулевого результата ZERO Flag, а во второй – значение флага переноса/заёма CARRY Flag. В ядре, предназначенном для реализации в ПЛИС серий Spartan-3, Spartan-3E, Spartan-3L, Virtex-II, Virtex-II Pro, Virtex-4 и Virtex-5, ALU способно формировать признак чётности (или нечётности) PARITY (при выполнении инструкции TEST). Этот признак отображается с помощью флага CARRY Flag. Перед выполнением процедуры обслуживания прерывания текущие значения признаков результата операции ALU, занесённые в регистр состояния, сохраняются в регистре фиксации флагов.

Схема управления прерываниями формирует комбинацию управляющих сигналов, необходимых для выполнения процедуры обработки прерываний. В микропроцессорных ядрах семейства PicoBlaze используется единственная цепь сигнала прерывания. Для построения более сложных систем прерываний необходимо предусмотреть дополнительную схему, для реализации которой можно использовать свободные логические ресурсы ПЛИС.

Блок управления вводом/выводом предназначен для формирования адреса входного или выходного порта PORT_ID[7:0], к которому производится обращение, а также сигналов WRITE_STROBE и READ_STROBE, состояние которых определяет тип выполняемой операции (записи или чтения в указанный порт). В микропро-

цессорных ядрах семейства PicoBlaze предусмотрена возможность поддержки до 256 входных и выходных портов.

Блок дешифрации команд на основании данных, поступающих с выходов программной памяти, формирует совокупность управляющих сигналов, необходимых для выполнения соответствующей операции, которые подаются на все блоки микропроцессорного ядра.

Программный счётчик предназначен для формирования адреса выборки следующей команды. С его помощью осуществляется управление последовательностью выполнения команд в составе программы. Разрядность программного счётчика зависит от типа микропроцессорного ядра и совпадает с разрядностью шины адреса. В архитектуре микропроцессорных ядер семейства PicoBlaze предусмотрен вход сброса (инициализации) для подачи сигнала, позволяющего перевести микропроцессор в начальное состояние. При активном уровне сигнала на этом входе содержимое программного счётчика обнуляется. В случае вызова подпрограмм и процедур обработки прерываний содержимое программного счётчика заносится в стек. Глубина стека различается для большинства элементов семейства PicoBlaze. Для вариантов ядра, реализуемых на базе ПЛИС серий Spartan-II, Spartan-III, Virtex, Virtex-E и Virtex-II, она составляет пятнадцать уровней. В ядре, применяемом в кристаллах серий Spartan-3, Spartan-3E, Spartan-3L, Virtex-II, Virtex-II Pro, Virtex-4 и Virtex-5, глубина стека увеличена до 31 уровня. В самой компактной версии ядра, используемой в ПЛИС серии CoolRunner-II, стек содержит четыре уровня.

В дополнение к блоку ПОН в состав архитектуры ядра, предназначенного для реализации в кристаллах серий Spartan-3, Spartan-3E, Spartan-3L, Virtex-II, Virtex-II Pro, Virtex-4 и Virtex-5, включено СОЗУ ёмкостью 64 байта. Наличие СОЗУ создаёт предпосылки существенного сокращения времени выполнения программы за счёт исключения операций обращения к внешней (по отношению к микропроцессорному ядру) памяти. Содержимое каждого ПОН может быть передано в одну из ячеек СОЗУ и наоборот. Для обмена данными между блоками ПОН и СОЗУ предусмотрены специальные команды, время выполнения которых не превышает двух машинных циклов.

В состав архитектуры микропроцессорных ядер, предназначенных для использования в кристаллах семейств FPGA, включено ППЗУ микропрограмм, которое выполняется на основе блочной памяти ПЛИС Block SelectRAM. Объём программной памяти ядра PicoBlaze, реализуемого на базе ПЛИС семейств Spartan-II, Spartan-III, Virtex, Virtex-E, составляет 256×16 разрядов. В вариантах ядра, предназначенных для применения в кристаллах семейств Spartan-3, Spartan-3E, Spartan-3L, Virtex-II, Virtex-II Pro, Virtex-4 и Virtex-5, для хранения микропрограмм предусмотрено встроенное ППЗУ ёмкостью 1024×18 разрядов.

Система команд, поддерживаемых всеми микропроцессорными ядрами семейства PicoBlaze, включает в себя 49 инструкций, которые можно разбить по функциональному признаку на шесть групп:

- команды, управляющие последовательностью выполнения операций в программе и обработки подпрограмм;
- команды выполнения поразрядных логических операций;
- арифметические команды (сложения и вычитания);
- команды логического (арифметического) или циклического сдвига данных;
- команды ввода/вывода, предназначенные для организации обмена данными между регистрами, входящими в блок ПОН, и портами ввода/вывода;
- команды, используемые для обслуживания прерываний.

Вариант ядра, предназначенный для использования в кристаллах семейств Spartan-3, Spartan-3E, Spartan-3L, Virtex-II, Virtex-II Pro, Virtex-4 и Virtex-5, кроме указанных выше команд поддерживает ещё восемь инструкций. В систему команд этой версии ядра дополнительно включена группа инструкций чтения и записи данных в сверхоперативное запоминающее устройство, а также расширен состав групп арифметических инструкций и поразрядных логических операций.

Время выполнения всех инструкций, поддерживаемых микропроцессорными ядрами семейства PicoBlaze, составляет два машинных цикла. Все микропроцессорные ядра семейства PicoBlaze распространяются свободно через Internet (http://www.xilinx.com/ipcenter/processor_central/pi

coblaze/index.htm) после регистрации (идентификационный код и пароль следует указывать перед выполнением операции копирования). Каждый вариант ядра семейства PicoBlaze предоставляется в форме соответствующего zip-архива, который включает в себя следующие файлы:

- модули исходных описаний ядра и его компонентов на языках высокого уровня VHDL™ и Verilog™ (только для ядра, применяемого в ПЛИС семейств Spartan-3, Spartan-3E, Spartan-3L, Virtex-II, Virtex-II Pro, Virtex-4 и Virtex-5);
- ассемблер и файлы шаблонов описаний программной памяти на языках VHDL и Verilog;
- файлы описания дополнительных компонентов, в том числе универсального асинхронного приёмопередатчика UART (Universal Asynchronous Receiver-Transmitter), которые могут быть использованы в составе разрабатываемых проектов встраиваемых микропроцессорных систем;
- тестовые примеры, иллюстрирующие использование компонентов ядра;
- загрузчик программ JTAG Program Loader, позволяющий записывать новый программный код непосредственно в программную память ядра PicoBlaze через порт JTAG-интерфейса ПЛИС с помощью стандартного загрузочного кабеля (только для ядра, реализуемого в ПЛИС семейств Spartan-3, Spartan-3E, Spartan-3L, Virtex-II, Virtex-II Pro, Virtex-4 и Virtex-5).

Детальное описание возможностей, особенностей архитектуры и системы команд каждого из вариантов микропроцессорных ядер семейства PicoBlaze приведено в книге [5].

Краткая характеристика и описание архитектуры микропроцессорных ядер семейства MicroBlaze

Семейство MicroBlaze включает в себя конфигурируемые 32-разрядные микропроцессорные ядра с RISC (Reduced Instruction Set Computer) архитектурой, которые предназначены для применения в системах, выполняемых на основе ПЛИС серий Spartan-II, Spartan-III, Spartan-3, Spartan-3E, Spartan-3L, Virtex-II, Virtex-II Pro, Virtex-4 и Virtex-5 соответственно. Генерация этих ядер осуществляется с по-

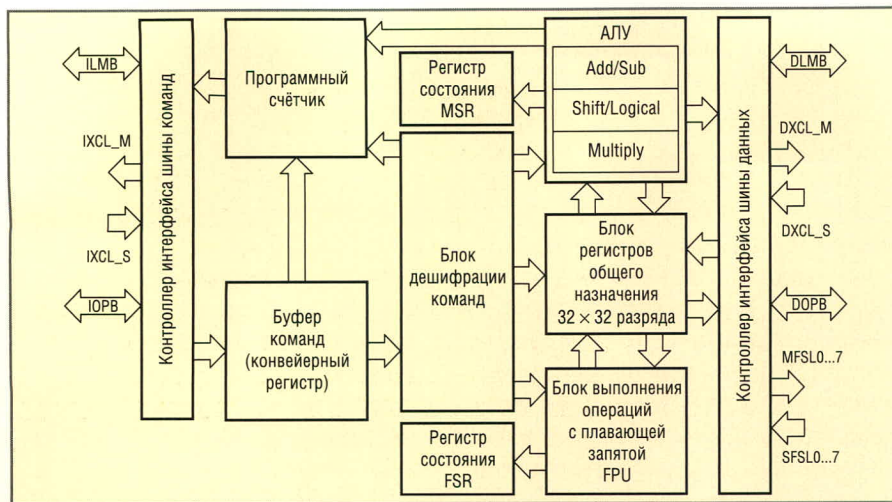


Рис. 2. Архитектура микропроцессорных ядер семейства MicroBlaze

мощью комплекса проектирования встраиваемых микропроцессорных систем на основе ПЛИС серий FPGA Xilinx Embedded Development Kit™ (EDK). Каждый вариант ядра рассматриваемого семейства формируется с учётом оптимального использования индивидуальных аппаратных особенностей и ресурсов соответствующей серии ПЛИС, на базе которых он должен быть выполнен.

Предельные значения тактовой частоты для микропроцессорных ядер семейства MicroBlaze зависят от серии и конкретного типа ПЛИС, используемых для их реализации. Так, например, для кристаллов серии Virtex-4 предельная тактовая частота равна 200 МГц, для ПЛИС серии Virtex-II Pro она составляет 170 МГц и для ПЛИС серии Spartan-3 – 100 МГц. Максимальная производительность ядер данного семейства достигает 166 D-MIPS*.

В архитектуре микропроцессорных ядер семейства MicroBlaze используются отдельные шины данных и команд (Гарвардский тип), которые соответствуют спецификации OPB V2.0 (On-chip Peripheral Bus) фирмы IBM®. Каждая из этих шин фактически разделяется на две независимые магистрали: глобальную шину, соответствующую спецификации OPB, и локальную шину, соответствующую спецификации LMB (Local Memory Bus™). Шина LMB предоставляет прямой доступ к ресурсам блочной памяти ПЛИС Block SelectRAM. Во встраиваемых системах, разрабатываемых на основе ядер семейства MicroBlaze, шины данных и команд могут быть реализованы

как в полном составе, так и в виде только локальной LMB или только глобальной OPB магистрали. Разрядность всех шин ядра (адреса, данных, команд) составляет тридцать два бита.

Обобщённая архитектура микропроцессорных ядер семейства MicroBlaze изображена на рис. 2. Она включает в себя следующие элементы:

- 32-разрядное АЛУ;
- блок РОН;
- блок выполнения операций с плавающей запятой (FPU);
- регистры состояния (статуса);
- программный счётчик (счётчик команд);
- буфер команд (конвейерный регистр);
- блок дешифрации команд;
- контроллер интерфейса шины команд;
- контроллер интерфейса шины данных;
- регистры специального назначения Exception Address Register (EAR) и Exception Status Register (ESR);
- отладочная логика;
- кэш-память команд;
- кэш-память данных;
- схема управления прерываниями.

Последние пять элементов на рис. 2 не показаны. Возможность использования отладочной логики, кэш-памяти команд и данных определяется разработчиком в соответствии с конфигурацией проектируемой системы. Функциональное назначение большинства из перечисленных структурных элементов было описано при рассмотрении архитектуры микропроцессорных ядер семейства

PicoBlaze. Основные отличия этих элементов от элементов, приведённых в предыдущем разделе, заключаются в разрядности, функциональных возможностях и способе реализации. Поэтому далее обсуждаются только их особенности, а основное внимание уделяется описанию тех элементов, которые отсутствуют в архитектуре микропроцессорных ядер семейства PicoBlaze.

Блок АЛУ, кроме традиционных логических и арифметических операций, выполняет операции умножения и деления над 32-разрядными операндами, в качестве которых может использоваться содержимое любого РОН, а также 16- или 32-разрядные константы, указанные непосредственно в тексте команды. Результат выполнения операции заносится в один из РОН, номер которого задаётся в качестве соответствующего параметра выполняемой инструкции. В кристаллах семейств Spartan-3, Spartan-3E, Spartan-3L, Virtex-II, Virtex-II Pro, Virtex-4 и Virtex-5 для выполнения инструкций умножения могут использоваться блоки аппаратных умножителей, что позволяет значительно сократить время выполнения указанных операций. Для выполнения операций с плавающей запятой в состав архитектуры последней версии микропроцессорных ядер семейства MicroBlaze добавлен специальный прецизионный блок Floating-Point Unit (FPU), который соответствует спецификации стандарта IEEE-754. Включение блока FPU в состав ядра позволило расширить набор поддерживаемых команд соответствующей группой инструкций.

Регистр состояния (Machine Status Register, MSR) содержит значения флагов (признаков), формируемых блоком АЛУ при выполнении арифметических и логических инструкций, а также операций ввода/вывода и прерываний. Регистр статуса (Floating Point Status Register, FSR) предназначен для хранения значений флагов (признаков), формируемых блоком выполнения операций с плавающей запятой (FPU). Эти регистры имеют по 32 разряда, назначение которых подробно рассматривается в книге [5].

Блок РОН содержит 32 регистра. Длина каждого регистра составляет 32 разряда. При использовании этих

*Производительность процессоров, определенная с помощью специальной программы Dbrystone. Программа разработана в 1984 г. Рейнольдом Вейкером (Reinhold P. Weicker) и совершенствуется по сей день.

регистров в разрабатываемом ПО рекомендуется придерживаться соглашений, установленных интерфейсом Application Binary Interface (ABI). Интерфейс ABI определяет правила создания приложений на языке ассемблера для микропроцессорных ядер семейства MicroBlaze. Компилятор программ, написанных на языке высокого уровня Си/Си++, при их трансляции автоматически выполняет требования, предусмотренные ABI. Согласно классификации, принятой в ABI, все РОН условно разделяются на три группы:

- регистры, предназначенные для хранения временных (промежуточных) данных, которые не сохраняются при вызове функций (подпрограмм);
- регистры, содержимое которых восстанавливается после вызова функций (подпрограмм) в состоянии, предшествующее обращению к функции (подпрограмме);
- выделенные регистры, предназначенные для хранения строго определённых данных.

Подробное описание распределения РОН по группам приведено в книге [5].

Контроллеры интерфейсов шин данных и команд предназначены для организации взаимодействия микропроцессорного ядра и других компонентов проектируемой системы, включая программную и оперативную память, через соответствующие магистрали. Кроме упомянутых выше интерфейсов ядра семейства MicroBlaze поддерживают 8 входных и 8 выходных интерфейсов, соответствующих спецификации FSL (Fast Simplex Link), а также интерфейс Xilinx CacheLink™ (XCL).

Буферный (конвейерный) регистр команд используется для организации конвейерного способа обработки инструкций. Этот способ позволяет повысить производительность микропроцессорного ядра за счёт параллельного выполнения обработки нескольких команд. В основе этого способа лежит расщепление процесса обработки команды на фазы и совмещение во времени выполнения различных фаз некоторой последовательности инструкций. В микропроцессорных ядрах семейства MicroBlaze процесс обработки команды разбит на три фазы:

- выборка инструкции из программной памяти;
- дешифрация кода команды;
- исполнение инструкции.

Каждая из перечисленных фаз выполняется в течение одного машинного цикла. При этом выигрыш в производительности ядра достигается за счёт одновременного выполнения (на протяжении одного машинного цикла) соответствующих фаз трёх инструкций, которые последовательно выбираются из программной памяти. В течение одного машинного цикла производится выборка новой команды, дешифрация предыдущей инструкции и исполнение команды, которая предшествовала двум перечисленным инструкциям (трёхступенчатый конвейер). Для исключения сбоев в работе конвейера применяется буфер предварительной выборки команд.

Отладочный модуль реализуется на основе логики периферийного сканирования кристаллов FPGA. При включении этого модуля в состав микропроцессорного ядра обеспечивается возможность аппаратной отладки разрабатываемых приложений в кристалле через порт JTAG-интерфейса с помощью соответствующих программных средств Xilinx EDK. В процессе отладки можно установить требуемое число контрольных точек, выполнять отлаживаемую программу в пошаговом режиме, считывать данные и производить запись в память и во все регистры, включая регистр состояния и программный счётчик.

Диапазон адресного пространства программной памяти ядра позволяет использовать в составе разрабатываемой

микропроцессорной системы ППЗУ микропрограмм объёмом от 512 Кб до 4 Гб, которое может быть реализовано в трёх вариантах. *Первый вариант* предполагает организацию памяти микропрограмм в виде запоминающего устройства, реализуемого на основе ресурсов блочной памяти кристалла Block SelectRAM. Основным недостатком этого варианта является ограниченный объём программной памяти, который определяется физическими ресурсами блочной памяти ПЛИС. *Второй вариант* заключается в применении внешнего (по отношению к кристаллу FPGA) ППЗУ для хранения микропрограмм. В этом случае объём программной памяти может достигать максимально допустимого значения (4 Гб) при включении соответствующего числа микросхем ППЗУ. Для *третьего варианта* организации программной памяти характерно совместное использование внутренней блочной памяти ПЛИС и внешнего ППЗУ. При этом используются различные шины команд для каждого типа программной памяти.

Оперативная память встраиваемой микропроцессорной системы, выполняемой на базе ядра семейства MicroBlaze, может быть реализована как на основе ресурсов внутренней блочной памяти ПЛИС Block SelectRAM, так и в виде внешних запоминающих устройств различного типа. Её объём может составлять от 0 до 4 Гб.

МИКРОКОНТРОЛЛЕРЫ

- 8-разрядные RISC микроконтроллеры PICmicro
- Контроллеры с FLASH- и OTP-памятью
- Микроконтроллеры с ультрафиолетовым стиранием
- Тактовая частота 4–33 МГц
- 12-, 14-, 16-разрядные команды
- Малое энергопотребление
- Высокая эффективность
- Простота проектирования
- Программное обеспечение и инструментальные средства проектирования

Москва, ул. Ивана Франко, д. 40, стр. 2 • Тел./факс: (495) 97 000 99 • E-mail: platan@aha.ru

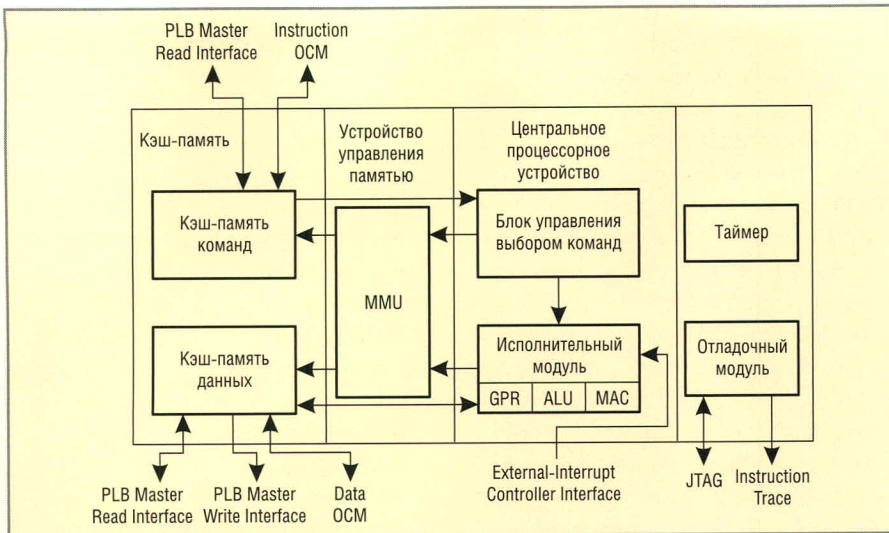


Рис. 3. Обобщенная архитектура микропроцессорного ядра PowerPC 405

Для повышения производительности проектируемой системы в состав микропроцессорного ядра может быть включена быстродействующая кэш-память команд и данных. Размер этой памяти может составлять 2, 4, 8, 16, 32 и 64 Кб. Для реализации высокоскоростного обмена между кэш-памятью и контроллером внешней памяти используется интерфейс XCL.

Система команд микропроцессорных ядер семейства MicroBlaze поддерживает 124 инструкции. При классификации команд по функциональному признаку можно выделить одиннадцать групп инструкций:

- инструкции, предназначенные для выполнения основных арифметических операций (сложения, вычитания, умножения, деления и сравнения двух 32-разрядных операндов);
- команды, используемые для осуществления поразрядных логических операций;
- команды арифметического и циклического сдвига данных;
- инструкции преобразования типов данных, выполняющие расширение данных различной длины до 32-разрядного значения;
- команды пересылки данных из памяти в POH и обратно;
- инструкции, предназначенные для управления последовательностью выполнения команд в программе;
- инструкции ввода/вывода, используемые для организации обмена данными между POH и входными/выходными интерфейсами, соответствующими спецификации FSL;
- специальные команды, выполняющие операции чтения информации из регистра статуса и записи её

в POH, а также записи содержимого, выбранного POH, в регистр состояния;

- команды, предназначенные для работы с кэш-памятью;
- инструкции, используемые для поразрядного сравнения двух операндов;
- команды, предназначенные для выполнения операций с плавающей запятой (поддерживаются только последней версией микропроцессорных ядер семейства MicroBlaze). При проектировании встраиваемых систем на основе микропроцессорного ядра MicroBlaze разработчику предоставляется в рамках комплекса Xilinx EDK широкий спектр периферийных модулей, выполненных в форме IP-компонентов, в том числе:
 - таймер-счётчик (Timer/Counter);
 - сторожевой таймер (WatchDog Timer);
 - универсальный асинхронный приёмник/передатчик UART (Universal Asynchronous Receiver/Transmitter) (UART – Lite);
 - контроллер прерываний Interrupt Controller (INTC);
 - контроллер стандартного интерфейса ввода/вывода (GPIO Controller);
 - контроллер интерфейса памяти SDRAM (SDRAM Controller);
 - контроллер интерфейса памяти DDR SDRAM (DDR SDRAM Controller);
 - контроллер интерфейса памяти Flash Memory (Flash Memory Controller);
 - контроллер интерфейса блочной памяти BlockRAM (BRAM Controller);
 - контроллер интерфейса Serial Peripheral Interface (SPI Master and Slave

Bus Controller), соответствующего спецификации фирмы Motorola®;

- универсальный асинхронный приёмник/передатчик UART, использующий для коммуникации JTAG-порт (JTAG UART).

Применение шины OPB, соответствующей стандарту архитектуры IBM CoreConnect™, позволяет использовать в составе проектируемых систем широкий спектр IP-ядер периферийных компонентов, разработанных не только фирмой Xilinx, но и «третьими» производителями.

Во встраиваемых микропроцессорных системах, выполненных на основе ядер семейства MicroBlaze, могут использоваться различные типы операционных систем реального времени (ОСРВ), в том числе: AT Nucleus PLUS RTOS, µC/OS-II RTOS, PetaLogix uCLinux, eSOL PrKERNELv4, RealFast AB Sierra RTOS.

Более подробные сведения об архитектуре, шинных интерфейсах, распределении адресного пространства памяти и системе команд микропроцессорных ядер семейства MicroBlaze приведены в книге [5].

Краткая характеристика и обзор архитектуры микропроцессорных ядер семейства PowerPC

Аппаратные микропроцессорные ядра семейства PowerPC, применяемые в ПЛИС фирмы Xilinx, полностью соответствуют стандарту одноименных ядер фирмы IBM. Ядра этого семейства встроены в кристаллы уже выпускающихся серий Virtex-II Pro и Virtex-4, а также будут использоваться в ПЛИС соответствующих сегментов серии Virtex-5.

Характерными особенностями микропроцессорных ядер семейства PowerPC 405, установленных в ПЛИС серий Virtex-II Pro и Virtex-4, являются:

- возможность работы в системах с тактовыми частотами до 400 МГц;
- высокая производительность, достигающая 600 D-MIPS;
- применение специальных аппаратных блоков для выполнения операций умножения и деления;
- применение блока POH, включающего тридцать два 32-разрядных регистра;
- наличие специального устройства управления памятью Memory Management Unit (MMU), обеспечивающего поддержку различных ОСРВ, в том числе Wind River Systems VxWorks

- RTOS, MontaVista Linux RTOS, AT Nucleus PLUS RTOS, QNX Neutrino RTOS, µC/OS-II RTOS, ENEA OSE RTOS;
- применение усовершенствованного контроллера интерфейса встроенной блочной памяти ПЛИС On-Chip Memory Block RAM;
- поддержка шинной архитектуры IBM CoreConnect™;
- наличие большого количества IP-компонентов периферийных модулей, доступных в рамках комплекса проектирования встраиваемых систем Xilinx EDK;
- возможность использования кэш-памяти данных и команд объемом 16 Кбит;
- наличие встроенных отладочных средств, поддерживаемых комплексом Xilinx EDK.

Структурное представление архитектуры микропроцессорного блока PowerPC 405 показано на рис. 3.

Основными элементами архитектуры являются:

- центральное процессорное устройство (ЦПУ);
- устройства управления памятью Memory Management Unit (MMU);
- кэш-память данных;
- кэш-память команд;
- отладочный модуль;
- таймер.

Детальное описание ПЛИС, содержащих аппаратные микропроцессорные ядра семейства PowerPC, а также архитектуры, параметров и системы команд этих ядер можно найти в [3, 4, 6 – 8].

Продолжение следует

ЛИТЕРАТУРА

1. Кузелин М.О., Кнышев Д.А., Зотов В.Ю. Современные семейства ПЛИС фирмы Xilinx. Справочное пособие. М.: Горячая линия – Телеком. 2004.
2. Spartan™-3 Platform FPGA Handbook. Xilinx Inc. 2003.
3. Virtex-II Pro™ Platform FPGA Handbook. Xilinx Inc. 2002.
4. Virtex-4 Handbook. Xilinx Inc. 2004.
5. Зотов В. Ю. Проектирование встраиваемых микропроцессорных систем на основе ПЛИС фирмы Xilinx. М.: Горячая линия – Телеком, 2006.
6. PowerPC Processor Reference Guide. Xilinx Inc. 2003.
7. PowerPC™ 405 Processor Block Reference Guide. Xilinx Inc. 2004.
8. Processor IP Reference Guide. Xilinx Inc. 2005.



Новости мира News of the World Новости мира

Blu-ray и HD DVD или DVD?

Поскольку конца-края «битве титанов» не видно, затянувшееся противостояние может сыграть роковую роль в судьбе обоих форматов: потребители готовы отвернуться от новой технологии как таковой, сохранив верность старому добру DVD, – к такому выводу пришли аналитики английской Screen Digest.

Те же опасения, выраженные в денежной форме, звучат так: только 28% денег, потраченных к 2010 г. на приобретение видеодисков покупателями в США, Европе и Японии, придётся на издания высокой чёткости. Это 11 из 39 млрд. долл.

Другими словами, нагнетая противостояние и шумиху вокруг него, производители добились того, что аппетит потребителей в отношении нового продукта, если так можно выразиться, стал идти на убыль.

В своё время формат DVD буквально «взорвал» рынок и создал отрасль на многие миллиарды долларов, предложив более удобную и качественную альтернативу видеокассетам. У него просто не было конкурентов. Сейчас оба новых формата предлагают примерно одинаковые качества – и выбор для рядового потребителя становится неочевиден.

Примечательно, что коммерциализация новых технологий началась только тогда, когда спрос на DVD стал утихать – покупатели уже сформировали свои домашние коллекции, покупая диски по доступным ценам.

Крупные сети розничной торговли в панике – они боятся повторения истории с VHS и Betamax. Уже сейчас они понима-

ют, что «сладкий» рождественский сезон 2006 г. под угрозой: потребители отложат покупку новых проигрывателей и дисков до того момента, пока не выявится победитель.

Что же будет дальше, по мнению экспертов Screen Digest? Ни один из форматов не станет доминировать, по крайней мере, в ближайшем будущем. В то же время они едва ли будут выброшены, что называется, на свалку истории. Вместо этого их внедрение будет затягиваться до того момента, пока не появятся доступные по цене универсальные решения, поддерживающие оба формата.

Что касается текущего года, Screen Digest оценивает общемировой объём продаж устройств для воспроизведения и записи дисков Blu-ray и HD DVD в 0,43 млн. шт. В будущем году будет продано 1,35 млн. таких устройств. Для сравнения – только в США в год появления DVD на рынке было продано 5,5 млн. проигрывателей, в следующем году – 25,1 млн., а в 2004 – более 37 млн.

www.dom.hi-fi.ru

Sanyo объявила о создании альянса с Quanta

Японская компания Sanyo Electric, третий по величине производитель бытовой техники в стране после Matsushita и Sharp, объявила о создании альянса с тайваньской компанией Quanta Computer, крупнейшим производителем ноутбуков, с целью реструктуризации производства телевизоров с плоским экраном. Об этом говорится в распро-

странённом совместном заявлении компаний.

В рамках альянса будут производиться исследования и разработка новых моделей, осуществляться закупка материалов и комплектующих. В дополнение к существующему подразделению по производству плоских телевизоров Sanyo, в октябре 2006 г. будет создано совместное предприятие, в котором 81% акций будет принадлежать японской компании, а 19% – тайваньской Quanta.

Впервые о создании альянса было объявлено в марте с.г., однако этим планам не было суждено реализоваться после того, как тайваньская компания Optronics объявила о намерении приобрести Quanta.

Решение о создании совместного предприятия продиктовано необходимостью сокращения издержек Sanyo при производстве бытовой техники массового потребления. Чистые убытки компании в I квартале 2006 – 2007 финансового года, завершившегося 30 июня, сократились почти в 3 раза – до 9,7 млрд. иен (83 млн. долл.) по сравнению с 26,2 млрд. иен (225 млн. долл.) в аналогичном периоде годом ранее. Выручка за отчётный период сократилась на 11,4% – до 504 млрд. иен (4,3 млрд. долл.) по сравнению с 569 млрд. иен (4,9 млрд. долл.), полученными в I квартале 2005 – 2006 финансового года.

Чистая прибыль Quanta, производящей ноутбуки для Dell, H-P, IBM, Gateway, по итогам первого полугодия 2006 г., снизилась на 18% – до 150 млн. долл.

www.rbc.ru/about_p.htm

Практикум программиста USB-устройств

Часть 4. Разработка программатора МК P89LPC9xx

Продолжение. Начало см. СЭ № 6, 2006

Дмитрий Чекунов (г. Ижевск)

В продолжении цикла статей, посвящённого проектированию USB-устройств, рассмотрена разработка системы команд программатора, их передача при помощи дополнительных требований и реализация записи данных в МК P89LPC9xx.

ДОПОЛНИТЕЛЬНЫЕ ТРЕБОВАНИЯ

Теперь нам предстоит разработать систему команд программатора. Передача команд будет осуществляться при помощи дополнительных требований, поэтому нам необходимо проанализировать команды и определить способы их доставки.

Сначала решим, в каком виде будет осуществляться передача и приём данных. На первый взгляд может показаться, что передача команд в HEX-формате наиболее удобна и понятна. Однако в таком случае придётся использовать фазу данных, потому что HEX-запись по своим размерам значительно превышает пакет SETUP. В то же время команда в виде HEX-записи удобна только для метода ISP, а для метода ICP использование входных данных в символьной кодировке влечёт необходимость введения лишних преобразований.

Поэтому оптимальным решением будет передача данных в пакете SETUP в двоичном виде. Посылку необходимого формата в соответствии с методом программирования сформирует из полученных данных сам МК.

Поскольку передаваемые данные имеют двоичный вид, возвращаемая информация будет также двоичная.

При разработке системы команд программатора необходимо объединить похожие команды в одно требование с целью минимизации количества требований. Объединяя похожие команды разных протоколов, следует контролировать, чтобы были включены все параметры, необходимые для формирования команды.

Большая часть команд протоколов совпадает, поэтому мы объединим их в общие требования и будем устанавливать признак, соответствующий методу, в младшем байте поля wIndex. Методу адресации ICP будет соответствовать значение 0, ISP – 1. (Если добавить поддержку параллельного метода, то метод PP – 2.)

Обработка требования будет заключаться в анализе выбранного метода и вызове соответствующей подпрограммы (см. рис. 7). Вызванная подпрограмма уже самостоятельно подготовит команду в формате собственного протокола.

Остаётся распределить оставшиеся поля пакета Setup между остальными параметрами команды. Поле bRequest должно соответствовать коду операции из табл. 2. Поле wValue будет использовано для передачи либо двухбайтовых значений, либо байта адреса и байта данных. Старший байт поля wIndex задействован только в одной команде для указания участка, подлежащего стиранию.

Какую же информацию мы ожидаем получить от программатора? Из таблицы команд ISP видно, что возвращаемый результат избыточен, поэтому придерживаться этого формата нецелесообразно. Тем более, ранее мы уже решили, что возвращаемые данные будут двоичными.

Рассмотрим возможные ситуации, возникающие в процессе работы и выберем такой формат ответа, чтобы он как можно полнее характеризовал текущее состояние P89LPC9xx.

Возможные ситуации в обоих методах программирования:

- задан неверный интерфейс программирования;
- МК не вошёл в режим программирования (ISP);
- МК обнаружил сбой контрольной суммы и вернул «X» (ISP);
- в процессе работы возникла ошибка (ICP);
- команда выполнена успешно (ICP) и МК вернул «.» (ISP).

В первых двух случаях можно вернуть ошибку уровня шины USB, т.е. ответить на запрос маркером STALL. Поскольку в команде присутствует грубое нарушение формата – интерфейс не определён, а во втором случае возник аппаратный отказ или отсутствует МК.

Если ошибка возникла в процессе программирования, то вернём символ «X», а в случае успешного завершения операции – символ «.».

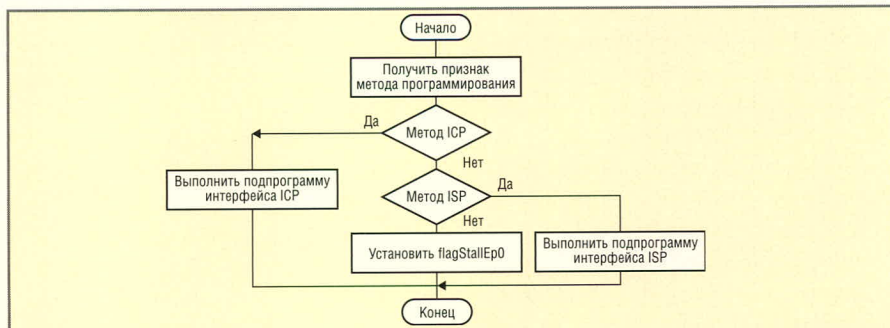


Рис. 7. Универсальный алгоритм дополнительного требования

Команды, которые по своему назначению должны вернуть полученные от P89LPC9xx данные, будут возвращать информацию в двоичном виде, дополненную символом, характеризующим результат выполнения.

Теперь мы можем составить полный список дополнительных требований программатора (см. табл. 5).

Приступим к дополнению проекта командами.

Файл ep0vrtab.asm. Исправляем переменную DEAL_VENDOR_REQUEST и расширяем таблицу подпрограмм дополнительных требований:

```
lcall vrLoadData ; 0
sjmp endVendorRequestTable
lcall vrReadVersionId ; 1
sjmp endVendorRequestTable
lcall vrMiscWriteFunc ; 2
sjmp endVendorRequestTable
lcall vrMiscReadFunc ; 3
sjmp endVendorRequestTable
lcall vrEraseSectorPage ; 4
sjmp endVendorRequestTable
lcall vrReadSectorCrc ; 5
sjmp endVendorRequestTable
lcall vrReadGlobalCrc ; 6
sjmp endVendorRequestTable
lcall vrLoadBaudRate ; 7
sjmp endVendorRequestTable
lcall vrResetMcu ; 8
sjmp endVendorRequestTable
lcall vrEraseGlobal ; 9
sjmp endVendorRequestTable
lcall vrWriteCcp ; 10
```

```
sjmp endVendorRequestTable
lcall vrPowerOff ; 11
endVendorRequestTable:
```

Файл ep0vr.asm. Добавляем подпрограммы обслуживания дополнительных требований. Все подпрограммы работают по единому алгоритму, представленному на рис. 7.

После анализа признака метода программирования будет вызвана подпрограмма для интерфейса ICP или ISP; в противном случае последует установка требования – вернуть маркер STALL.

Подпрограммы, соответствующие интерфейсам, разместим в файлах icp.asm и isp.asm. Для подключения новых файлов к нашему проекту добавим их имена в config.asm.

Приступаем к редактированию файлов протоколов. Поскольку любая команда имеет силу только тогда, когда P89LPC9xx находится в режиме программирования, в первую очередь напишем подпрограммы входа в данный режим: icpEnterProg и ispEnterProg. Алгоритмы подпрограмм представлены соответственно на рис. 8 и 9.

Для входа в режим программирования используем аппаратную инициализацию МК. Для этого после включения питания осуществляется манипуляция состоянием сигнала RESET. Длительность импульсов и их количество определяют выбираемый метод программирования.

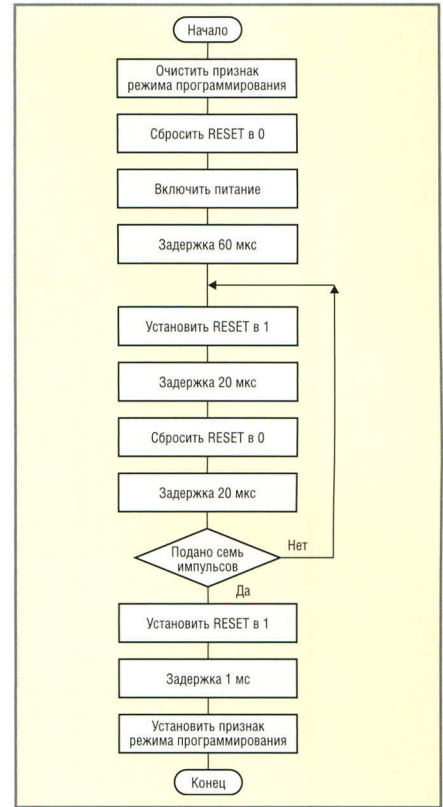


Рис. 8. Алгоритм входа в ICP-режим программирования

При успешном входе в режим программирования установим соответствующий признак, что позволит контролировать текущее состояние устройства и исключит повторную инициализацию P89LPC9xx.

Сразу же напишем короткие подпрограммы ввода и вывода, соответствующие интерфейсу.

Таблица 5. Перечень дополнительных требований программатора

Команда	bmRequestType	bRequest	wValue		wIndex		wLength	Примечания
			wVH	wVL	wIH	wIL		
Чтение версии ПО	C0h	1	0		Канал*		5	Возвращает код версии ПО
Запись служебной информации	C0h	2	Данные	Адрес	Канал*		1	Записывает данные в служебную ячейку. Адреса служебных ячеек показаны в таблице 6
								Возвращает байт идентификации**: «.» – выполнено успешно; «X» – отказ
Чтение служебной информации	C0h	3	Адрес		Канал*		2	Возвращает считанную информацию и байт идентификации. Адреса служебных ячеек показаны в таблице 6
Стирание сектора/страницы	C0h	4	Адрес	Цель	Канал*		1	Стирает по заданному адресу следующую цель: страницу; сектор
								Возвращаемый результат аналогичен команде 2
Чтение CRC-сектора	C0h	5	Адрес		Канал*		5	Возвращает контрольную сумму сектора и байт идентификации. Адрес сектора задаётся старшим байтом
Чтение глобальной CRC	C0h	6	0		Канал*		5	Возвращает контрольную сумму всего адресного пространства и байт идентификации
Загрузка скорости UART	40h	7	Старший	Младший	1		1	Загружает заданные значения непосредственно в формирователь скорости USART. Возвращаемый результат аналогичен команде 2
Сброс микроконтроллера	40h	8	0		Канал*		1	Осуществляет перезагрузку микроконтроллера. Возвращаемый результат аналогичен команде 2
Глобальное стирание	C0h	9	0		0		1	Стирает все сектора МК. Возвращаемый результат аналогичен команде 2
Очистить бит загрузки	C0h	10	0		0		1	Стирает загрузочный бит. Возвращаемый результат аналогичен команде 2

* Канал – задаёт используемый канал программатора: ICP-метод; ISP-метод.

** Байт идентификации – отражает результат выполнения операции, передаётся в последнем байте ответного пакета.

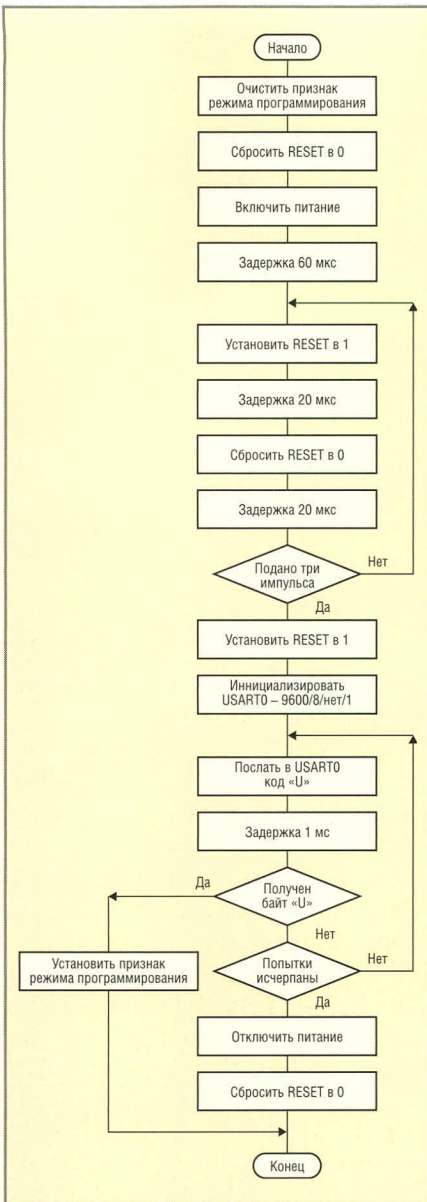


Рис. 9. Алгоритм входа в ISP-режим программирования

Файл *icp.asm*. Подпрограмма вывода информации *icpOut* в качестве входного параметра использует аккумулятор *a*:

```
icpOut:
    orl confIcp,#initIcpWrite
; программируем линию на вывод
    _NOPS_
    mov cntIcp,#8
icpO_1:    rrc a
    _NOPS_
    clr pinPcl
    mov pinPda,c
    _NOPS_
    setb pinPcl
    _NOPS_
    djnz cntIcp,icpO_1
    clr pinPcl
    _NOPS_
    ret
```

Подпрограмма ввода *icpIn* будет возвращать принятый байт в аккумуляторе *a*:

```
icpIn:
    anl confIcp,#initIcpRead
; программируем линию на ввод
    _NOPS_
    mov cntIcp,#8
icpI_1:    clr pinPcl
    _NOPS_
    setb pinPcl
    _NOPS_
    mov c,pinPda
    rrc a
    _NOPS_
    djnz cntIcp,icpI_1
    clr pinPcl
    _NOPS_
    ret
```

Чтобы сделать текст подпрограмм передачи команд более наглядным и понятным, добавим ещё два макроса. Первый – для выдачи байта на шину:

```
ICP_OUT_DATA MACRO BYTE
    mov a,BYTE
    lcall icpOut
ENDM
```

Второй – для приёма и сохранения байта данных. Адрес приёмника необходимо установить в регистре **dptr** заранее (обычно **EPOBUF**):

```
ICP_IN_DATA_ MACRO
    lcall icpIn
    movx @dptr,a
ENDM
```

Файл *isp.asm*. Входные и выходные параметры для подпрограмм ISP будут такими же. Подпрограмма выдачи будет иметь вид:

```
ispOut:
    mov sbuf0,a
    jnb ti_0,$
; ждём завершения передачи
    clr ti_0
    ret
```

Подпрограмма приёма:

```
ispIn:
    jnb ri_0,ispIn
; ждём прихода данных
    mov a,sbuf0
    clr ri_0
    ret
```

Поскольку на всякий принятый символ P89LPC9xx возвращает эхо, для обмена по интерфейсу ISP потребуется подпрограмма выдачи и приёма. Результат работы такой подпрограммы будет использован для последующего анализа корректности передачи:

```
ispOutCheck:
    lcall ispOut
    lcall ispIn
    ret
```

Для уменьшения числа возможных ошибок в программе и улучшения наглядности подпрограмм передачи данных добавим макросы ввода и вывода. Целесообразно сделать макрос вывода циклическим, потому что в HEX-записях часто встречаются последовательности одинаковых символов (табл. 2):

```
ISP_OUT_DATA MACRO BYTE,DEAL,LABEL
    LOCAL _IOD_
    IF DEAL > 1
        mov cntIsp,#DEAL
    ENDIF
    mov a,BYTE
IOD_:    lcall ispOutCheck
    cjne a,BYTE,LABEL
    IF DEAL > 1
        djnz cntIsp,_IOD_
    ENDIF
ENDM
```

Параметр LABEL введён для аварийного перехода в случае, когда от P89LPC9xx получен неправильный ответ. В макросе анализируем количество заданных передач DEAL, и если оно больше единицы, то организуем программный цикл.

Макрос *ISP_OUT_DATA* предназначен для передачи символов. Однако нередко возникает необходимость передать двоичный байт. Для этого случая также напишем макрос, где, помимо передачи, будет осуществляться ещё и кодирование байта в символы:

```
ISP_OUT_BYTE MACRO BYTE,LABEL
    mov a,BYTE
    swap a
    anl a,#0Fh
    lcall binToAscii
    _ISP_OUT_DATA_ b,1,LABEL
    mov a,BYTE
    anl a,#0Fh
    lcall binToAscii
    _ISP_OUT_DATA_ b,1,LABEL
ENDM
```

Подпрограмма binToAscii преобразует младшую тетраду аккумулятора в ASCII-код для последующей передачи этого кода по каналу ISP.

Макрос ввода, как и макрос вывода, создадим с возможностью циклической работы. Приём данных будем осуществлять в локальный буфер, поскольку информацию необходимо перекодировать в соответствии с требованиями к формату ответа системы команд:

```
ISP_IN_DATA MACRO DEAL, PTRBUF
    LOCAL _IID_
    IF DEAL > 1
        mov cntIsp, #DEAL
    ENDIF
IID_: lcall ispIn
    mov @PTRBUF, a
    IF DEAL > 1
        inc PTRBUF
        djnz cntIsp, _IID_
    ENDIF
ENDM
```

Теперь у нас всё готово для написания подпрограмм обмена.

В первую очередь подготовим подпрограммы для команды «чтение служебной информации». Эта команда

позволяет прочитать идентификаторы МК P89LPC9xx и не требует каких-либо специальных условий.

Файл icp.asm. Алгоритм команды «чтение служебной информации» в формате ICP показан на рис. 10. В данном случае нам необходимо передать 5 байт. В четвёртом байте должен быть указан адрес ячейки служебной информации, т.е. параметр, переданный в поле wValue (см. табл. 6).

Благодаря использованию макросов получаем легко читаемый текст программы:

```
icpMiscReadFunc:
    jb flagProgIcp, icpMRF_1
; исключение повторной
; инициализации
    lcall icpEnterProg
; вход в режим программирования
icpMRF_1:
    _ICP_OUT_DATA_ #WR_FMCON
    _ICP_OUT_DATA_ #CONF
    _ICP_OUT_DATA_ #WR_FMADRL
    _ICP_OUT_DATA_ usbBufSetup+wVL
    _ICP_OUT_DATA_ #RD_FMDATA
    mov dptr, #EPOBUF
    _ICP_IN_DATA_
    _MOVX_W_ EPOBUF+1, #'.'
```

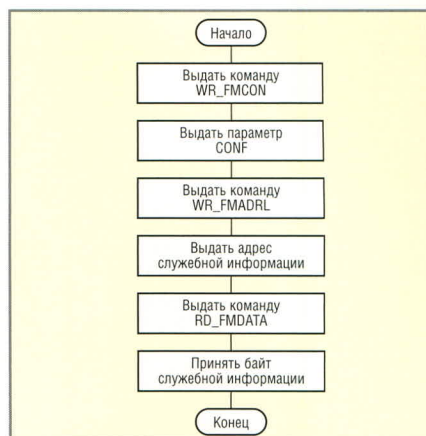


Рис. 10. Алгоритм команды ICP «чтение служебной информации»

```
lcall icpPowerOff
; отключение питания
ret
```

Файл isp.asm. Формат команды «чтение служебной информации» для метода ISP был представлен в табл. 4. Два символа AA необходимо сформировать из двоичного значения в поле wValue. А для того чтобы получить значение символов CC, необходимо вычислить контрольную сумму для всей записи и преобразовать её в ASCII-ко-

MOBILE & WIRELESS
 МЕЖДУНАРОДНАЯ КОНФЕРЕНЦИЯ И ВЫСТАВКА
БЕСПРОВОДНЫЕ И МОБИЛЬНЫЕ ТЕХНОЛОГИИ
21 - 23 Ноября 2006
 РОССИЯ, МОСКВА, СК ОЛИМПИЙСКИЙ
www.inconex.ru

Организатор:
INCONEX
 International Conferences & Exhibitions
 ИНКОНЭКС
 Тел.: +7(495) 739 55 09
 Факс: +7(495) 641 22 38
 e-mail: electronica@list.ru

ды. Текст программы выглядит элегантно и прост для понимания:

```
ispMiscReadFunc:
    jb flagProgIsp,ispMRF_1
    lcall ispEnterProg
    jb flagProgIsp,ispMRF_1
    setb flagStallEp0
; отказ при входе в режим
программирования
    ljmp ispMRF_2
ispMRF_3:
    _MOVX_W_ EP0BUF+1,#'X'
; ошибка при передаче данных
    ljmp ispMRF_2
ispMRF_1:
; передать команду
    ':01000003AACCC'
    _ISP_OUT_DATA_ #' ',1,ispMRF_3
; ':'
    _ISP_OUT_DATA_ #'0',1,ispMRF_3
; '0'
    _ISP_OUT_DATA_ #'1',1,ispMRF_3
; '1'
    _ISP_OUT_DATA_ #'0',5,ispMRF_3
; '00000'
    _ISP_OUT_DATA_ #'3',1,ispMRF_3
; '3'
    _ISP_OUT_BYTE
usbBufSetup+wVL,ispMRF_3
; AA
    mov crcIsp,#0FCh
    mov a,usbBufSetup+wVL
lcall calcCrc
    _ISP_OUT_BYTE_ crcIsp,ispMRF_3
; CC
```

Таблица 6. Адреса служебной информации

Адрес	Название	Описание
00h	UCFG1	Пользовательский байт конфигурации 1
01h	-	Зарезервировано
02h	Boot Vector	Вектор загрузки
03h	Status Byte	Байт статуса
04h	-	Зарезервировано
05h	-	Зарезервировано
06h	-	Зарезервировано
07h	-	Зарезервировано
08h	SEC0	Секретный байт 0
09h	SEC1	Секретный байт 1
0Ah	SEC2	Секретный байт 2
0Bh	SEC3	Секретный байт 3
0Ch	SEC4	Секретный байт 4
0Dh	SEC5	Секретный байт 5
0Eh	SEC6	Секретный байт 6
0Fh	SEC7	Секретный байт 7
10h	MFGID	Идентификатор производителя
11h	ID1	Идентификатор устройства
12h	ID2	Дополнительный идентификатор устройства

```
mov _ptrDest,#ispBufLocal
    _ISP_IN_DATA_ 5,_ptrDest
; принять информацию
    mov _ptrSrc,#ispBufLocal
; адрес входного буфера
    mov dptr,#EP0BUF
; адрес выходного буфера
    mov cntCode,#2
; количество символов для
; преобразования
    lcall asciiToBinExt
; преобразование в двоичный код
    _MOVX_W_ EP0BUF+1,#'.'
ispMRF_2:
    lcall ispPowerOff
; отключение питания
    ret
```

В соответствии с системой команд (см. табл. 2), программируемый МК вернёт пять символов, из которых только два – значащие. Именно эти символы преобразуем подпрограммой *asciiToBinExt* в двоичный код и сохраним в буфере точки EP0BUF. Для подтверждения успешного завершения операции добавляем к считанному данным символ «.».

Подпрограммы кодирования символов и чисел опишем в файле *util.asm*, поскольку они не имеют отношения к тому или иному методу программирования.

Минимальный набор команд, необходимых для работы программатора, содержит команды стирания и записи данных, поэтому реализуем ещё одно дополнительное требование – «стереть сектор/страницу». Это требование поддерживает две похожие команды: стирание сектора и стирание страницы. Алгоритмы команд схожи и различаются только точностью адресации блока в памяти МК.

Файл *ep0vr.asm*. Обработчик требования «стереть сектор/страницу» будет иметь следующий вид:

```
vrEraseSectorPage:
    mov a,usbBufSetup+wIL
    jnz vrESP_1
    mov a,usbBufSetup+wIH
    jb acc.0,vrESP_2
    lcall icpErasePage
; стереть страницу ICP
    ret
vrESP_2:
    lcall icpEraseSector
; стереть сектор ICP
    ret
vrESP_1:
    cjne a,#1,vrESP_3
```

```
mov a,usbBufSetup+wIH
    jb acc.0,vrESP_4
    lcall ispErasePage
; стереть страницу ISP
    ret
vrESP_4:
    lcall ispEraseSector
; стереть сектор ISP
    ret
vrESP_3:
    setb flagStallEp0
; недопустимый метод
    ret
```

Файл *icp.asm*. На рис. 11 представлен алгоритм команды «стереть сектор» в формате ICP. Передача всех команд и параметров завершается циклическим опросом байта статуса. Здесь необходимо не только контролировать завершение операции, но и анализировать возникновение ошибки.

При успешном завершении операции возвращаем хосту «.», иначе – «X».

```
icpEraseSector:
    jb flagProgIcp,icpES_1
; исключение повторной
инициализации
    lcall icpEnterProg
; вход в режим программирования
icpES_1:
    _ICP_OUT_DATA_ #WR_FMADRH
    _ICP_OUT_DATA_ usbBufSetup+wVH
    _ICP_OUT_DATA_ #WR_FMCON
    _ICP_OUT_DATA_ #ERS_S
    lcall usleep
; задержка перед опросом статуса
    lcall icpReadStatus
    jnz icpES_2
; анализ завершения результата
    mov a,#'.'
; успешное завершение
    sjmp icpES_3
icpES_2:
    mov a,#'X'
; завершение с ошибкой
icpES_3:
    mov dptr,#EP0BUF
    movx @dptr,a
    lcall icpPowerOff
; отключение питания
    ret
```

Файл *isp.asm*. Подпрограмма команды «стереть сектор» для метода ISP будет иметь следующий вид:

```
ispEraseSector:
    jb flagProgIsp,ispES_1
    lcall ispEnterProg
    jb flagProgIsp,ispES_1
```

```

setb flagStallEp0
; отказ при входе в режим
программирования
ljmp ispES_2
ispES_3:
  _MOVX_W_ EP0BUF+1, #'X'
; ошибка при передаче данных
ljmp ispES_2
ispES_1:
; передать команду
':0300000401HHLCC'
  _ISP_OUT_DATA_ #':',1,ispES_3
; ':'
  _ISP_OUT_DATA_ #'0',1,ispES_3
; '0'
  _ISP_OUT_DATA_ #'3',1,ispES_3
; '3'
  _ISP_OUT_DATA_ #'0',5,ispES_3
; '00000'
  _ISP_OUT_DATA_ #'4',1,ispES_3
; '4'
  _ISP_OUT_DATA_ #'0',1,ispES_3
; '0'
  _ISP_OUT_DATA_ #'1',1,ispES_3
; '1'
  _ISP_OUT_BYTE_
usbBufSetup+wVH,ispES_3
; HH
  _ISP_OUT_BYTE_
usbBufSetup+wVL,ispES_4
; LL
  sjmp ispES_5
ispES_4:
  ljmp ispES_3
ispES_5:
  mov crcIsp,#0F8h
  mov a,usbBufSetup+wVH
  lcall calcCrc
  mov a,usbBufSetup+wVL
  lcall calcCrc
  _ISP_OUT_BYTE_ crcIsp,ispES_4
; CC
  mov _ptrDest,#ispBufLocal
    
```

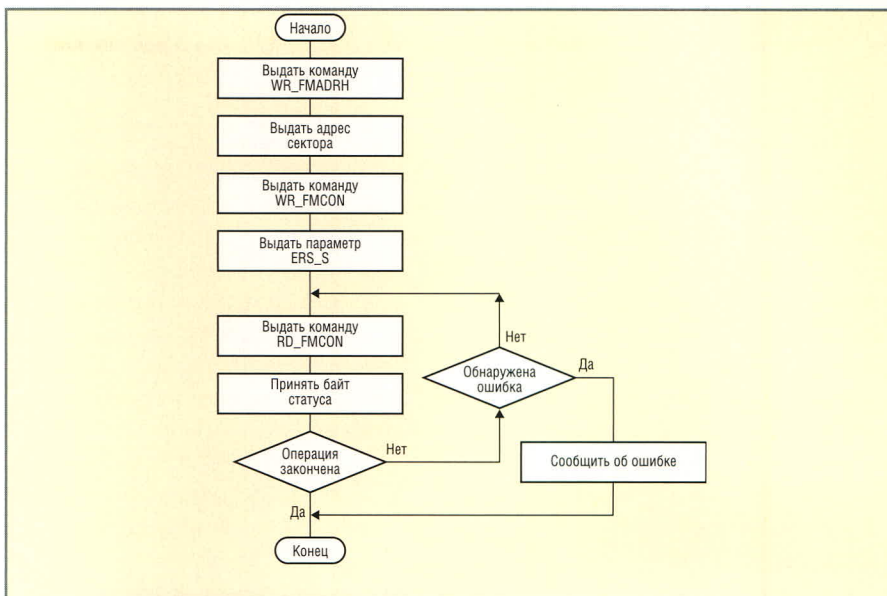


Рис. 11. Алгоритм команды ICP «стереть сектор»

```

  _ISP_IN_DATA_ 3, _ptrDest
; принять информацию
  mov _ptrDest,#ispBufLocal
; адрес входного буфера
  mov dptr,#EP0BUF
; адрес выходного буфера
  mov a,@_ptrDest
; выборка ответного символа
  movx @dptr,a
; сохранение для передачи хосту
ispES_2:
  lcall ispPowerOff
; отключение питания
  ret
    
```

После выдачи команды необходимо принять три ответных байта (в соответствии с табл. 2). Первый байт характеризует результат завершения операции, поэтому мы только его копируем в буфер EP0BUF для передачи хосту.

На данном этапе завершим кодирование дополнительных требований. Читателям не составит большого труда самостоятельно написать подпрограммы обработки остальных требований.

Продолжение следует

ЛИТЕРАТУРА

1. Чекунов Д. Разработка аппаратно-программного ядра USB-устройства. Современная электроника. 2005. № 5,6
2. Чекунов Д. EZ-USB FX2LP – универсальное USB-решение. Современная электроника. 2005. № 4
3. Чекунов Д. Расширение функций ядра USB-устройства. Современная электроника. 2006. № 1
4. User's Manual P89LPC920/921/922. <http://www.semiconductors.philips.com>
5. P89LPC900 In-Circuit Programming (ICP) Specifications. www.8052.com



AC/DC, DC/DC конвертеры мощностью от 3Вт до 20 кВт

- широкая номенклатура
- высокая надежность
- короткие сроки поставки
- низкие цены
- ОТК и приемка 5
- для жестких условий эксплуатации
- для специального применения
- для промышленного применения
- для коммерческого использования

www.aeps-group.ru

Москва:
 тел/факс: (495) 674-93-70
 674-93-60
 e-mail: aei@aedon.ru

Воронеж:
 тел/факс: (4732) 519-518
 763-390
 e-mail: alexdon@vmail.ru

Прага:
 тел: +420-266-107-303,
 +420-266-107-455
 тел/факс: +420-266-107-609
 - говорим по-русски
 e-mail: alecsan@aeps-group.com
<http://www.aeps-group.ru>

Знакомьтесь – TopElec ronics!

Сегодня выставочный бизнес развивается достаточно динамично. Причём всё более осязателен переход от количественных изменений к качественным. Заканчивается время появления мелких фирм, однотипных выставок и ярмарок. Изменения претерпевает и сама философия формирования выставочных проектов, которые не ограничиваются только экспозиционной составляющей, преобразуясь в Форумы и Конгрессы.

Сегодня задача совершенствования услуг всё чаще ставится перед операторами выставочной индустрии. Выставочная компания «Экспотроника» – один из них. В этом году организатор, известный главным мероприятием в области промышленной автоматизации и встраиваемых систем в России – выставкой ПТА, представляет новый концептуальный проект TopElectronics.

Оксана Афанасьева, генеральный директор ВК «Экспотроника»:

– Форум TopElectronics – не имеющее аналогов интерактивное мероприятие в сфере электроники и электронных компонентов, позволяющее специалистам сформировать топ-лист актуальных на рынке направлений. Основная задача формирования рейтинга состоит в повышении степени эффективности мероприятия за счёт более полного соответствия услуги организатора потребностям участников. Выбор экспертов становится предметом обсуждения на форуме – в этом и состоит уникальность нашего предложения.

Что же даёт специалистам формирование рейтинга Top10?

– Наша компания старается максимально удовлетворить потребности клиентов, поэтому мы создали, по нашим данным, первое интерактивное мероприятие в смысле взаимодействия клиента и организатора. Формирование рейтинга продуктов и услуг в области электроники и компонентов позволяет постоянно обновлять тематику форума в соответствии с экспертной оценкой и желаниями клиентов. Это в свою очередь помогает заинтересованным сторонам отслеживать актуальные тенденции и

изменения на рынке. Кроме того, первая тройка топ-листа – три темы по электронике и компонентам с наивысшим процентным показателем – становится центральной тематикой мероприятия. Компании, желающие представить доклады по темам Top3, получают право выступления в прайм-тайм.

Каким образом происходит формирование рейтинга?

– Методом электронного голосования любой специалист, занятый в области электронных и электротехнических технологий и оборудования, может понизить или повысить рейтинг одного из озвученных направлений или выставить на индексацию иную актуальную тему. Нам кажется удивительным, что никто ранее в выставочном бизнесе не прибег к онлайн-общению. Особенно это звучит странно при существующем уровне прогресса: сегодня легко можно найти программные средства, позволяющие очень быстро интегрировать средства интерактивного общения в веб-узел. Поэтому всех специалистов, занятых в области электроники и электронных компонентов, мы приглашаем на сайт мероприятия для голосования.

Когда и где состоится первый интерактивный форум?

– Впервые интерактивный форум TopElectronics состоится 20 сентября 2006 г. в Экспоцентре в рамках выставки «ПТА-2006», где будут представлены передовые технологии и оборудование для промышленной автоматизации и встраиваемых систем. Электроника и электронные компоненты всегда являлись неотъемлемой частью тематики выставок ПТА (ПТА, г. Москва; «ПТА-Урал», г. Екатеринбург; «ПТА-Санкт-Петербург»; «ПТА-Украина», г. Киев). И это понятно, ведь инженеры, внедряющие системы автоматизации, интересуются электронными компонентами, из которых собираются эти системы, а производители и разработчики электроники естественным образом изучают технические комплексы, использующие-

ся в решениях по автоматизации. Однако мы приняли решение выделить одну из самых перспективных отраслей промышленности в самостоятельное мероприятие. Планируем проводить форум два раза в год: в рамках ПТА в Москве и ПТА в Санкт-Петербурге. Поэтому уже известны даты второго форума TopElectronics – 15–17 мая 2007 г.

А какие возможности открываются перед участниками форума?

– В рамках форума участники имеют возможность не только выступить с докладом, но и продемонстрировать свои разработки и образцы электронной техники на стендах, что позволит сделать участие максимально эффективным. Поддержать индивидуальные отношения с клиентом, изучить предпочтения рынка, удержать и стимулировать интерес существующих клиентов и привлечь новых клиентов – этих целей можно достичь на форуме TopElectronics.

Кто из игроков рынка электротехники примет участие в первом мероприятии?

– До мероприятия остаётся всё меньше времени, а желающих принять участие всё больше. Одни из первых, кто заявил о своем намерении, – компания ПРОСОФТ. На форуме прозвучат доклады на темы: «Мощные полупроводниковые лампы компании Cree: характеристики и особенности применения», «Xlight – новое имя на российском рынке полупроводниковой светотехники» и «Высокоэффективные решения для систем RFID от компании Anadigm». С докладом выступит также Томилинский электронный завод («Первые российские карбид-кремниевые полупроводниковые приборы для силовой электроники»); компания «Гамма» («Флэш-накопители, модули и карты памяти компании Simpletech для использования в промышленных и военных применениях») и другие. Всех не перечислить...

Подробнее о мероприятии на www.tope.ru.

ФОРУМ

Top Electronics

20 сентября 2006

Экспоцентр, павильон 1

Организатор:

Экспопродмисс

WWW.TOPE.RU

Фотонные технологии – технологический прорыв XXI века

Дебют международной специализированной выставки оптической, лазерной и оптоэлектронной аппаратуры, её комплектующих изделий и компонентов – «Фотоника-2006» – прошёл в ЦВК «Экспоцентр» с 3 по 6 июля 2006 г. Экспоцентр, объединив свои усилия с наиболее авторитетными и уважаемыми профессиональными объединениями – Лазерной Ассоциацией, Российским оптическим обществом, Европейским оптическим обществом, Технологическим центром Союза немецких инженеров, – при поддержке государственных структур организовал первую международную специализированную выставку «Фотоника-2006».

Выставка в полной мере отразила особенности лазерной отрасли, в первую очередь, её массовость. Ни одна другая область отечественного хай-тека не включает в себя столько организаций, не распределена по такому большому числу регионов, не охватывает одновременно все сектора научно-технической сферы – от академического НИИ до заводских опытных участков, от крупных НПО до малых предприятий.

Уникален широкий круг потребителей продукции и, соответственно, специализация фирм отрасли. Сегодня трудно назвать область человеческой деятельности, где лазерно-оптические технологии не являлись бы критически важными, и, хотя практическое освоение этих технологий в нашей стране идёт не так интенсивно, как в индустриально развитых странах, оно неизбежно и у нас. Следует подчеркнуть, что наше лазерное производство в последние годы обновляется. Модельный ряд изменился примерно на 30%, состав фирм-производителей – на 15% (а в лазерной оптике – ещё больше). Отечественные производители лазерного оборудования предлагают сегодня рынку около 1200 моделей источников лазерного излучения, 190 моделей лазерного технологического оборудования, 154 модели приборов для технических измерений и диагностики, 269 моделей медицинской

лазерной аппаратуры, 66 моделей приборов для характеристики лазерного излучения.

Ключевые задачи, которые сейчас стоят перед лазерно-оптической отраслью, – расширение круга пользователей лазерно-оптических технологий, демонстрация высокой эффективности и доступности отечественного оборудования, инициирование спроса не него.

По мнению заместителя председателя Комитета Госдумы по образованию и науке С.И. Колесникова, выставка «Фотоника» позволит привлечь внимание производителей к новым разработкам, а правительственных кругов – к нуждам инновационных компаний, что позволит создать необходимые финансовые и инвестиционные инструменты для внедрения на рынок их продукции. Компаниям, работающим в этой перспективной области, выставка даст импульс для новых прорывных успехов.

В выставке приняли участие 110 компаний, из них 24 иностранные фирмы из 11 стран: Белоруссии, Германии, КНР, Литвы, Нидерландов, России, США, Украины, Франции, Чехии, Швеции. Свою продукцию представили такие известные компании, как Newport-Spectra-Physics (США), Hamamatsu Photonics Norden (Швеция), Laser Zentrum Hannover и Jenoptik Laser Diode (Германия), Standa (Литва), Solar LS и Lotis TP (Беларусь) и другие.

Среди российских экспонентов – НИИ «Полюс», «Инжект», «ИРЭ-Полюс», «Лазер-компакт», Лазерный центр, ЛОМО, НИИГРП «Плазма», «Полупроводниковые приборы», Сибирское отделение Российской Академии наук, ТРИНИТИ, Центр лазерных технологий, «Северные кристаллы», ЦФП ИОФРАН, МЛЦ МГУ и многие другие.

Основные виды продукции в области фотоники: оптические системы, оптоволоконное оборудование и инструменты, лазеры и лазерные системы, источники света, системы воспроизведения изображений, системы визуализации, биофотоника, а также сервисные и консультационные услуги – были представлены на

выставке «Фотоника-2006», занимающей площадь более 1000 кв. м.

Выставку посетило 3500 человек, из них 92% – посетители-специалисты. Процент иностранных посетителей составил 13%.

В рамках выставки состоялась насыщенная деловая программа: научно-практическая конференция «Фотонные технологии в современном обществе», расширенное заседание Экспертного совета по лазерным технологиям при Комитете по образованию и науке Госдумы РФ и презентация проекта целевой программы «Лазерно-оптические технологии». Прошли многочисленные тематические семинары и круглые столы. К смотру был приурочен XV съезд Лазерной ассоциации, обсудивший перспективы развития отечественной лазерной отрасли.

Состоялась презентация Московского лазерного инновационно-технологического центра, организованного для оказания практической помощи предприятиям Москвы в освоении лазерных технологий. Это пилотный проект регионального лазерного инновационного центра, реализованный в рамках российско-германского специализированного межправительственного соглашения о научно-техническом сотрудничестве в области лазеров и оптических технологий.

В последний день дипломами выставки «Фотоника-2006» были отмечены компании, представившие наиболее яркую экспозицию и проделавшие активную работу.

«Фотоника-2006» обозначила перспективы развития отрасли – выход на режим уверенного развития и обеспечения технологического суверенитета страны. Стоит отметить, что участники выставки высказали настойчивое пожелание сделать выставку ежегодной и подтвердили своё намерение собраться в ЦВК «Экспоцентр» на «Фотонике-2007», которая пройдёт в марте будущего года. Это внушает уверенность в активном внедрении и освоении всего спектра лазерно-оптических технологий.

ЧЕТВЕРТЫЙ РОССИЙСКИЙ ФОРУМ «ВСТРАИВАЕМЫЕ КОМПЬЮТЕРНЫЕ ТЕХНОЛОГИИ»

Форум состоится 25 октября 2006 г. в Москве. Организатор форума – компания RTСофт при участии фирм Kontron, Intel и LinuxWorks.

Ежегодный форум «Встраиваемые компьютерные технологии» – это традиционная встреча ведущих представителей технических и бизнес-кругов в области разработки отечественных аппаратно-программных комплексов мирового уровня.

Приглашаются руководители и специалисты компаний – производителей электронного оборудования и системных интеграторов, занятых в различных отраслях промышленности и разрабатывающих свои решения для

авиации и космоса, обороны, специальных применений, промышленной автоматизации, телекоммуникаций, медицины, игровой индустрии и др.

Тематика форума:

- Многоядерная революция в мире встраиваемых компьютерных технологий: современные тенденции;
- Продукты на основе многоядерных микропроцессоров: маркетинг или необходимость?;
- Новейшие аппаратные средства для разработчиков: от модулей и плат до базовых систем;
- Современный рынок встраиваемого программного обеспечения реального времени;

- Области применения оборудования: опыт отечественных системных интеграторов и OEM-производителей.

В рамках форума проводится выставка ведущих мировых производителей встраиваемых компьютерных технологий и отечественных разработок на их основе.

Для участия в форуме необходимо подать заявку по телефонам: (495) 742-6828, 967-1505, по факсу: (495) 742-6829 или по e-mail: forumvkt@rtsoft.ru или заполнить регистрационную форму на сайте: <http://www.rtsoft.ru/ru/press/subscribe-vkt-2006/>.

«БЫСТРЫЙ» КУРС ОБУЧЕНИЯ ПРОЕКТИРОВАНИЮ ВСТРАИВАЕМЫХ МИКРОКОНТРОЛЛЕРНЫХ СИСТЕМ

В настоящее время в России выпускается удручающе мало литературы, посвящённой характеристикам и свойствам микропроцессорных систем. Равным образом отсутствуют краткосрочные образовательные программы по обучению проектированию встраиваемых микроконтроллерных систем.

Для того чтобы несколько восполнить упомянутый пробел, в Санкт-Петербургском государственном политехническом университете (СПбГПУ) на факультете переподготовки специалистов (ФПС) работает обучающая программа по использованию микроконтроллеров. В рамках этой программы подготовлен и апробирован краткосрочный курс обучения проектированию встраиваемых микроконтроллерных систем. Программа обучения рассчитана на 24 часа лабораторных занятий. Обычный режим проведения занятий – вечерний, три занятия в неделю – рассчитан на обучение во вне рабочее время, длительность курса – две недели.

Для проведения практических занятий используется рабочее место учащегося с использованием отладочного модуля однокристального микроконтроллера ADuC7020 фирмы Analog Devices. Отличительными особенностями этого микроконтроллера является использование широко распространённого вычислительного RISC-ядра с популярной архитектурой ARM и наличие высококачественной подсистемы аналого-цифрового преобразования (12 бит, 1 мкс).

Рабочее место учащегося включает персональный компьютер, отладочный модуль (Evaluation Board) с однокристальным микроконтроллером ADuC7020 и измерительный комплекс «Осциген». Последний включает в себя два прибора: двухканальный цифровой осциллограф и двухканальный цифровой/аналоговый генератор сигналов.

Отладочный модуль с микроконтроллером через адаптер ULink подключен к интерфейсу USB персонального компьютера, на котором установлена интегрированная среда разработки Keil uVision 3. Среда включает богатый набор средств трансляции, удалённой загрузки и отладки программ на целевой микросистеме, а также симулятор микросистемы с возможностью имитации поведения внешней среды.

Измерительный комплекс «Осциген» позволяет формировать для микроконтроллера входные аналоговые или дискретные сигналы, а также наблюдать выходные сигналы микроконтроллера в интерфейсном приложении комплекса «Осциген».

На отладочном модуле все «пользовательские» выводы (входы/выходы АЦП и ЦАП, выводы параллельных и последовательных портов) выведены на стандартные штыри, расположенные с шагом 2,54 мм. К ним можно легко подключить внешние периферийные компоненты: датчики физических величин, контактные датчики, сигнальные светодиоды, входы исполнительных устройств, модули ЖКИ и т.п.

Такой набор аппаратных и программных средств позволяет в короткий срок практически изучить все основные подсистемы однокристальных микроконтроллеров: параллельный дискретный ввод-вывод, таймерную подсистему, последовательные коммуникационные интерфейсы, подсистему прерываний, аналого-цифровой ввод-вывод.

Разработанная методика обучения предполагает разработку небольшого проекта, в котором использованы все основные подсистемы, а задания для разных студентов индивидуализированы.

Описанный набор аппаратных и программных средств используется также в нескольких других учебных курсах, в частности:

- в вышеупомянутом курсе «Основы использования операционных систем реального времени во встраиваемых микроконтроллерах»;
- в курсах «Архитектура вычислительных систем» и «Микропроцессорные системы» (для студентов очной формы высшего образования, 128 ч);
- в курсе «Системы реального времени» (для слушателей трёхгодичной программы второго высшего образования ФПС, 40 ч).

Дополнительную информацию об учебных курсах, методике проведения, программах обучения, сроках проведения и других условиях можно получить на сайте ФПС СПбГПУ – www.avalon.ru.

ЭкспоЭлектронике – 10 лет!

«ЭкспоЭлектроника» стартовала в год кризиса. В начале своего пути выставка была в основном дистрибуторской.

Десять лет назад дистрибьюторы обеспечили доступ к западным компонентам и технологиям и показали новые решения в области логистики, услуг, развития бизнеса. Привнесенные новые идеи и технологии создали основы нового технологического мышления – 5–7 лет назад начала активно развиваться область разработок изделий электронной техники. Затем на российский рынок пришли производители конечного электронного оборудования и систем, в т.ч. контрактные производители. В результате в России возникли и развиваются новые коммерческие направления в производстве электроники.

Четыре года назад «ЭкспоЭлектроника» сделала отдельной экспозици-

ей специализированную выставку технологического оборудования и материалов для производства изделий электронной и электротехнической промышленности – «ЭлектронТехЭкспо». В 2006 г. этой выставке предоставили отдельный зал. Производственники, наконец, получили возможность продемонстрировать своё оборудование в работе, и шум не мешал другим участникам выставки.

В этом году впервые была выделена ещё одна экспозиция – «Автоматизация и встраиваемые системы». Многие российские электронные фирмы стартовали как разработчики и производители средств автоматизации, и для них дистрибуция электронных компонентов была вторичным, хотя и прибыльным, бизнесом. К тому же в области средств автоматизации отечественные фирмы оказались наиболее конкурентоспособными. Участ-

ники и посетители давно высказали пожелания более чётко позиционировать этот сегмент рынка.

А в апреле 2007 г. на «ЭкспоЭлектронике» все увидят новый тематический раздел – «НаноТех». Название говорит само за себя: он посвящён нанотехнологиям. Развитие нанотехнологий – это национальный проект. И государство обещает инвестировать в него не менее 5 млрд. долларов.

Плюс – около 6,5 млрд. долларов будет привлечено от частных инвесторов.

«ЭкспоЭлектроника» – глобальный деловой форум. Здесь встречаются, общаются и принимают решения о путях развития бизнеса участники рынка электронных компонентов: дистрибьюторы и потребители, разработчики и производители.

Они вновь соберутся в Москве, в «Крокус Экспо», 25 апреля 2007 г.

ЭлектроТехноЭкспо – 5 лет успеха

С 17 по 20 октября 2006 г. в 57 павильоне Всероссийского выставочного центра (ВВЦ) состоится Пятая международная специализированная выставка электротехнического оборудования и новых технологий в электроэнергетике «ЭлектроТехноЭкспо 2006». Организаторы выставки: выставочная компания «Майер Джей Экспо» и ЗАО «Экспоцентр».

Своей универсальностью и профессиональной содержательностью выставка во многом обязана своей тематике, которая расширяется с каждым годом и охватывает практически все аспекты современной электротехнической промышленности. В 2006 г. к числу участников добавились организации, представляющие отдельной экспозицией такие от-

ветвления отрасли, как возобновляемая и малая энергетика.

По сравнению с 2002 г. площадь выставки возросла на 50%. Свою продукцию представили 182 компании из двенадцати стран мира. Количество посетителей «ЭлектроТехноЭкспо 2005» увеличилось на 30%.

В 2006 г. проекту был присвоен почётный знак Всемирной ассоциации выставочной индустрии UFI Approved event. Это является подтверждением признания «ЭлектроТехноЭкспо» на международной арене как бизнес-мероприятия с высочайшим уровнем выставочных услуг.

Свой пятилетний юбилей «ЭлектроТехноЭкспо» отметит расширением экспозиции до 215 участников, а также интересной и насыщенной научной и деловой программой мероприятий.

На протяжении четырёх дней выставки в конференц-зале, а также специальном бизнес-секторе выставки «Деловой Клуб» в режиме non-stop пройдут семинары, конференции, презентации продукции и услуг от российских и иностранных компаний – лидеров мировой электротехнической промышленности.

Центральным событием научной программы выставки станет Седьмая научно-практическая конференция по новым разработкам электрооборудования городского транспорта. Также на протяжении 2 дней выставки в конференц-зале Российская инженерная академия будет проводить Третью международную конференцию по возобновляемой и малой энергетике.

Международная специализированная выставка «ЭлектроТехноЭкспо 2006» является блестящей демонстрацией интеллектуального потенциала российской электротехнической промышленности и предоставляет уникальную возможность для отечественных компаний во всеуслышание заявить о себе на международной арене.



Е•Х•Р•О ELECTRONICA



10-я МЕЖДУНАРОДНАЯ
СПЕЦИАЛИЗИРОВАННАЯ ВЫСТАВКА
ЭЛЕКТРОННЫХ КОМПОНЕНТОВ
И ТЕХНОЛОГИЧЕСКОГО
ОБОРУДОВАНИЯ

Совместно с:
ElectronTech expo



ПОКАЖИ СЕБЯ В МОСКВЕ

25 • 28 АПРЕЛЯ 2007

www.expoelectronica.ru



 **КРОКУС ЭКСПО**
МЕЖДУНАРОДНЫЙ ВЫСТАВОЧНЫЙ ЦЕНТР

Организаторы:

ПРИМЭКСПО



При содействии:



"Благодарный партнер"
Специальный приз конкурса



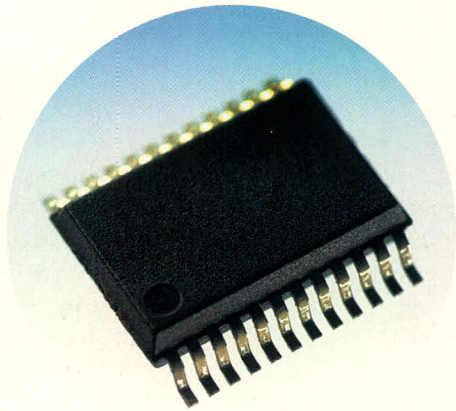
ЧЛЕН
МЕЖДУНАРОДНОГО
СОЮЗА ВЫСТАВОК
И ФАЙРАК



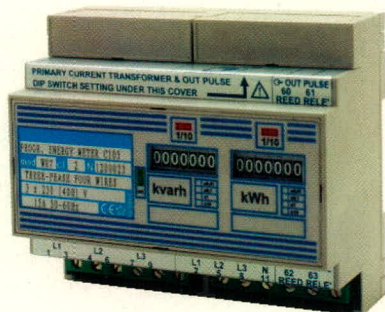
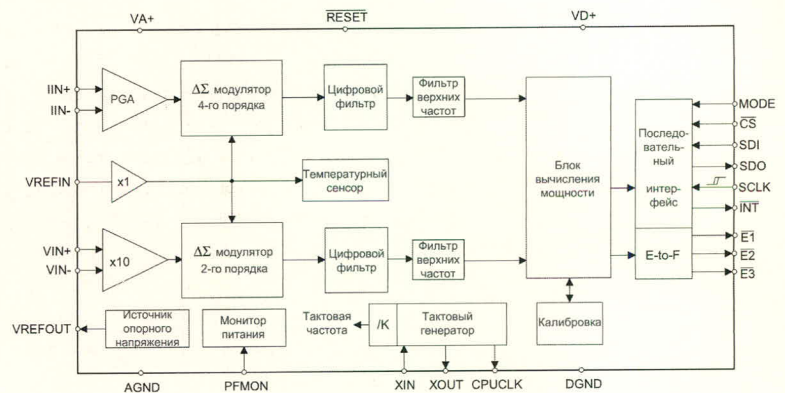
Тел.: +7(812)380 6007/03/00
Факс: +7(812)380 6001
E-mail: electron@primexpo.ru

Микросхемы для счётчиков электроэнергии:

точность измерения, простота использования



Микросхема CS5463



Основные достоинства

- Высокая точность и стабильность
- Минимум внешних компонентов
- Низкая цена конечного устройства
- Простота калибровки
- Большое количество контролируемых параметров
- Расширенный диапазон температур $-40...+85\text{ }^\circ\text{C}$

Технические характеристики

Наименование	Каналов	Линейность в диапазоне 1000:1	Импульсные выходы	Последовательный интерфейс	Текущ. I и V	Активная мощность	IRMS VRMS	Полная мощность	Реактивная мощность	Температ. сенсор	Корпус
CS5451A	6	—	—	+	+	—	—	—	—	—	28 SSOP
CS5460A	2	0,1 % от значения	+	+	+	+	+	—	—	—	24 SSOP
CS5461A	2	0,1 % от значения	+	+	+	+	+	+	—	+	24 SSOP
CS5462	2	0,1 % от значения	+	—	—	+	—	—	—	—	24 SSOP
CS5463	2	0,1 % от значения	+	+	+	+	+	+	+	+	24 SSOP
CS5466	2	0,1 % от значения	+	—	—	+	—	—	—	—	24 SSOP



КОНТРАКТНОЕ ПРОИЗВОДСТВО ЭЛЕКТРОНИКИ

ТЕХНОЛОГИИ МЕНЯЮТСЯ - *доверие остается*

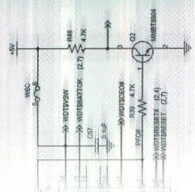
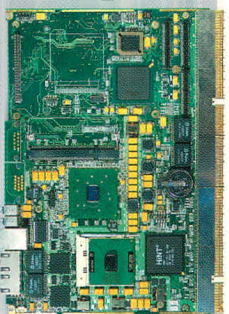
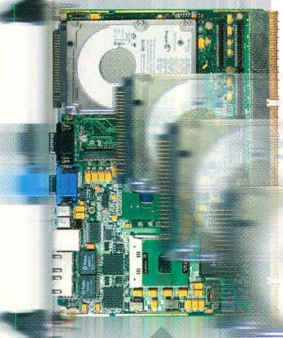
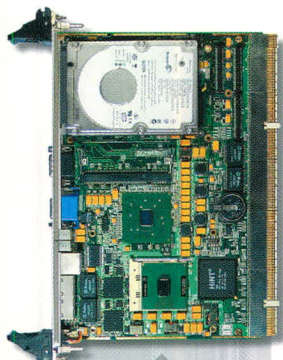
Fasteko – ведущий контрактный производитель электроники в России и СНГ.

Производственные ресурсы компании по квалификации персонала и составу оборудования стоят в ряду лучших европейских производств.

В активе компании прочные и эффективные отношения с признанными лидерами в области электронных компонентов, печатных плат и оборудования.

Компания предоставляет своим клиентам полный комплекс работ и услуг, осуществляя законченный цикл электронного производства.

Fasteko – мир передовых технологий, современных разработок, ответственных решений, заслуженно пользующихся доверием клиентов.



мир электроники Fasteko



www.fasteko.ru 117342, Москва, ул. Введенского, д. 3
тел.: (495) 739-0775 факс: (495) 739-0776



ЭлектроТехноЭкспо

Москва, ВВЦ, павильон 57, 17-20 октября 2006

Электрические машины и аппараты

Электроэнергетические
и энергосберегающие технологии

Высоковольтное оборудование

Низковольтная аппаратура

Электроустановочные изделия,
электротехнические аксессуары

Кабельно-проводниковые изделия
и изоляционные материалы

Светотехника

Автономные источники питания

Сварка, электротермия и родственные технологии

Электроника и электронные компоненты

Полупроводниковые силовые приборы.
Интегральные микросхемы.
Преобразовательная техника. Конденсаторы

Электромонтажное оборудование
и инструмент

Измерительная техника, метрология и автоматика

Возобновляемая и малая энергетика

Электробезопасность

Научно-практические мероприятия по актуальным
проблемам электротехники, электроэнергетики
и энергосбережению

Бизнес-программа ДЕЛОВОЙ КЛУБ: тематические
семинары, коммерческие мероприятия

Презентации современных технологий,
инновационных проектов

Организаторы: ООО «Майер Джей Экспо», ЗАО «Экспоцентр»
Под патронажем: Торгово-промышленной палаты РФ
При поддержке: Министерства промышленности и энергетики РФ
Российской инженерной академии
Международной организации «Интерэлектро»

MAYER J. ТПП РФ ЭКСПОЦЕНТР

Дирекция:

ООО «Майер Джей Экспо», 115093 Москва,
ул. Люсиновская, д. 36, стр. 1
тел./факс: +7 (495) 363-5032, 363-5033
<http://www.mayer.ru/electro>
e-mail: electro@mayer.ru

Генеральный информационный спонсор:

ЭЛЕКТРО
Info!

Генеральный Интернет-спонсор:

RusCable.Ru
Интернет-портал
Русский Кабель
www.ruscable.ru