

Разработка модели цифрового компонента в Altium Designer

Часть 3

Юрий Леган (yuri.legan@altium.com)

В статье рассмотрены задачи моделирования смешанных электрических цепей, приведены сведения о возможностях интегрированного имитатора электрических цепей Altium Designer, дано описание процесса разработки модели четырёхразрядного счётчика микросхемы MC14520B фирмы On Semiconductor от сбора исходных данных до формирования компонента библиотеки. В третьей части представлен процесс разработки макромодели компонента.

Разработка компонента интегрированной библиотеки

Реализацию модели компонента для дальнейшего применения удобно выполнить в виде макромодели, которую часто называют подсхемой (subcircuit). Макромодели для имитатора электрических цепей Altium Designer должны находиться в файлах с расширением .ckt. Файл .ckt представляет собой простой текст и может содержать несколько макромоделей, т.е., по сути, может являться библиотекой макромоделей компонентов. Однако для удобства работы, как правило, размещают одну макромодель.

Чтобы сформировать макромодель, необходимо соблюсти требования SPICE-языка. Описание макромодели состоит из четырёх основных частей, три из которых являются обязательными:

1. объявление макромодели с перечнем внутренних узлов, которые являются портами макромодели для соединения с другими моделями и макромоделями схемы (обязательная часть);
2. параметры макромодели, которые позволяют выполнить более точную настройку поведения макромодели без необходимости её изменения (необязательная часть);
3. тело макромодели, которое реализует основную функциональность макромодели и состоит из моделей-экземпляров, реализующих модели имитатора или другие макромодели (обязательная часть);
4. закрытие макромодели (обязательная часть).

Объявление макромодели должно иметь следующий вид:

```
.subckt <имя макромодели> <узел макромодели 1> [<узел макромодели 2>...<узел макромодели n>]
```

Обязательное ключевое слово *.subckt* указывает на начало описания макромодели. В объявлении должно присутствовать название макромодели, уникальное в пределах множества доступных имитатору файлов макромоделей. Обязательно должен присутствовать хотя бы один узел макромодели, осуществляющий взаимосвязь тела макромодели и её окружения. При этом перечисление узлов при вызове макромодели должно иметь тот же порядок, что и в объявлении макромодели. В квадратных скобках здесь и далее указаны необязательные параметры.

Объявление параметров макромодели должно быть выполнено в строке объявления макромодели и имеет следующий вид:

```
params: <имя параметра 1>=<значение по умолчанию> [, <имя параметра 2>=<значение по умолчанию>], ... <имя параметра m>=<значение по умолчанию> ]
```

Ключевое слово *params* должно присутствовать только при наличии хотя бы одного параметра макромодели. Версия имитатора для Altium Designer до 19.1 включительно требует обязательного наличия фигурных скобок при объявлении значения параметра по умолчанию. В Altium Designer 20.0 и последующих версиях синтаксис SPICE-языка является более гибким и позволяет опускать фигурные скобки. Обращение к параметру макромодели может быть выполнено по имени, но строго в пределах данной макромодели. Как правило, объ-

явление параметров выполняют в следующей за объявлением макромодели строке, предваряя объявление параметров знаком «+»:

```
+ params: ...
```

Использование отдельной строки при объявлении параметров делает код более удобочитаемым.

Тело макромодели должно содержать хотя бы одну модель-экземпляр или макромодель, имеющую в своём вызове указание узла/узлов макромодели. При необходимости тело макромодели может содержать не только вызовы моделей-экземпляров и макромоделей, но и объявления их прототипов. Модель-прототип – это описание встроенной модели имитатора, снабжённое определениями её параметров. Модель-экземпляр – это вызов модели-прототипа. На одну модель-прототип может ссылаться множество моделей-экземпляров. Встроенная модель имитатора, указанная в объявлении модели-прототипа, указывает имитатору тип модели-прототипа.

Пример вызова модели-экземпляра D1, имеющей модель-прототип *dbulk*, подключённую к узлам *anode* и *cathode* электрической цепи:

```
D1 anode cathode dbulk
```

Пример объявления модели-экземпляра *dbulk* типа D (диод) с определённым значением параметра $IS=10^{-7}$:

```
.model dbulk D(IS=1e-7)
```

Закрытие макромодели всегда имеет вид:

```
.ends [<имя макромодели>]
```

Формирование файла задания имитатора для расчёта электрической цепи. С помощью выполненного в задании описания построенной модели микросхемы MC14520B можно выполнить с минимальными корректировками, используя файл из задания на моделирование (см. рис. 17). На рисунке 18 показан фрагмент кода со строкой объявления макромодели.

Перечень параметров (см. рис. 19), которые требуется менять в объявлении макромодели, следует преобразовать согласно ука-

```
DigitalSchet
*SPICE Netlist generated by Advanced Sim server on 30.07.2020 18:01:15

*Schematic Netlist:
XA1_IN_C arg1_IN_C arg2_IN_C NetA1_IN_C_3 DIVIDER_CKT
XA1_IN_E arg1_IN_E arg2_IN_E NetA1_IN_E_3 DIVIDER_CKT
XA1_IN_R arg1_IN_R arg2_IN_R NetA1_IN_R_3 DIVIDER_CKT
XA1_IN_S arg1_IN_S arg2_IN_S NetA1_IN_S_3 DIVIDER_CKT
XA2_IN_C NetA1_IN_C_3 IN_c LIMITER_CKT
XA2_IN_E NetA1_IN_E_3 IN_e LIMITER_CKT
XA2_IN_R NetA1_IN_R_3 IN_r LIMITER_CKT
XA2_IN_S NetA1_IN_S_3 IN_s LIMITER_CKT
XAmlh_OUT_Q0 fvp_OUT_Q0 G_OUT_Q0 NetAmlh_OUT_Q0_3 MULTIPLIER_CKT
XAmlh_OUT_Q1 fvp_OUT_Q1 G_OUT_Q1 NetAmlh_OUT_Q1_3 MULTIPLIER_CKT
XAmlh_OUT_Q2 fvp_OUT_Q2 G_OUT_Q2 NetAmlh_OUT_Q2_3 MULTIPLIER_CKT
XAmlh_OUT_Q3 fvp_OUT_Q3 G_OUT_Q3 NetAmlh_OUT_Q3_3 MULTIPLIER_CKT
XAml1_OUT_Q0 fvp_OUT_Q0 G_OUT_Q0 NetAml1_OUT_Q0_3 MULTIPLIER_CKT
XAml1_OUT_Q1 fvp_OUT_Q1 G_OUT_Q1 NetAml1_OUT_Q1_3 MULTIPLIER_CKT
XAml1_OUT_Q2 fvp_OUT_Q2 G_OUT_Q2 NetAml1_OUT_Q2_3 MULTIPLIER_CKT
XAml1_OUT_Q3 fvp_OUT_Q3 G_OUT_Q3 NetAml1_OUT_Q3_3 MULTIPLIER_CKT
XAml2h_OUT_Q0 NetAmlh_OUT_Q0_3 log1_OUT_Q0 resulth_OUT_Q0 MULTIPLIER_CKT
XAml2h_OUT_Q1 NetAmlh_OUT_Q1_3 log1_OUT_Q1 resulth_OUT_Q1 MULTIPLIER_CKT
XAml2h_OUT_Q2 NetAmlh_OUT_Q2_3 log1_OUT_Q2 resulth_OUT_Q2 MULTIPLIER_CKT
XAml2h_OUT_Q3 NetAmlh_OUT_Q3_3 log1_OUT_Q3 resulth_OUT_Q3 MULTIPLIER_CKT
```

Рис. 17. Выдержка файла задания для имитатора электрических цепей

```
.subckt DigitalSchet enable reset clock out_q0 out_q1 out_q2 out_q3 power ground
|
|
|
|
XA1_IN_C arg1_IN_C arg2_IN_C NetA1_IN_C_3 DIVIDER_CKT
XA1_IN_E arg1_IN_E arg2_IN_E NetA1_IN_E_3 DIVIDER_CKT
XA1_IN_R arg1_IN_R arg2_IN_R NetA1_IN_R_3 DIVIDER_CKT
XA1_IN_S arg1_IN_S arg2_IN_S NetA1_IN_S_3 DIVIDER_CKT
```

Рис. 18. Объявления макромодели вентиля микросхемы

```
.OPTION KeepLastSetup=False
*Selected Circuit Analyses:
TRAN 1E-10 2E-6 0 1E-10

*Global Parameters:
.PARAM Cin=7.5e-12
```

Рис. 19. Исходное определение параметра Cin в файле задания имитатора

```
.subckt DigitalSchet enable reset clock out_q0 out_q1 out_q2 out_q3 power ground
+ params: Cin=(7.5e-12)
|
|
|
|
XA1_IN_C arg1_IN_C arg2_IN_C NetA1_IN_C_3 DIVIDER_CKT
```

Рис. 20. Перенос параметра в объявление макромодели вентиля микросхемы

```
VG1 enable ground 5
VG2 clock ground PULSE(0 5 0 in in 1e-7 1e-6)
VG3 reset ground 0
VG4 ground 0 0.5
VG5 power ground 5
VG6 OUT_Q0 ground DC 0 SIN(2.5 2.5 1meq 0 0) AC 1 0
```

Рис. 21. Внешнее окружение модели вентиля микросхемы

```
+ no yes
.model and d_and(rise_delay={rise_delay_inst} fall_delay={fall_delay_inst}
+ input_load={input_load_inst})
.ends and4_ckt
610
.model VOLTSWITCH sw(VT=0.5)
.model DIODE d()
616
.ends digitalschet
```

Рис. 22. Закрытие макромодели вентиля микросхемы

```
.subckt mcl4520b Ea Ra Ca Q0a Q1a Q2a Q3a Eb Rb Cb Q0b Q1b Q2b Q3b power ground
+ params: Cina=(7.5e-12) Cinb=(7.5e-12)
X1 Ea Ra Ca Q0a Q1a Q2a Q3a power ground DigitalSchet params: Cin=(Cina)
X2 Eb Rb Cb Q0b Q1b Q2b Q3b power ground DigitalSchet params: Cin=(Cinb)
.ends mcl4520b

.subckt DigitalSchet enable reset clock out_q0 out_q1 out_q2 out_q3 power ground
+ params: Cin=(7.5e-12)
|
|
|
|
XA1_IN_C arg1_IN_C arg2_IN_C NetA1_IN_C_3 DIVIDER_CKT
XA1_IN_E arg1_IN_E arg2_IN_E NetA1_IN_E_3 DIVIDER_CKT
XA1_IN_R arg1_IN_R arg2_IN_R NetA1_IN_R_3 DIVIDER_CKT
```

Рис. 23. Определение макромодели микросхемы содержит вызов двух вентилях

занным ранее требованиям (см. рис. 20). Тело макромодели следует откорректировать, убрав из него модели-экземпляры, реализующие тестовое окружение макромодели – источники G1–G6 (см. рис. 21). Завершить описание макромодели следует командой закрытия (см. рис. 22).

Сформированная макромодель описывает один из двух вентилях микросхемы, а сама модель содержит два таких вентилях, поэтому следует сформировать ещё одну макромодель, содержащую в теле два вызова макромодели одного вентилях микросхемы (см. рис. 23).

Сведения из спецификации по условному графическому обозначению (УГО) (см. рис. 24) могут быть использованы для разработки УГО элемента схемы в Altium Designer (см. рис. 25). Последним шагом в разработке элемента схемы будет назначение модели в редакторе УГО. Назначение модели не требует больших усилий, однако важно проверить назначение выводов УГО и портов модели. Если требуется, назначение выводов можно изменить в столбце Model Pin на вкладке Port Map окна Sim Model (см. рис. 26).

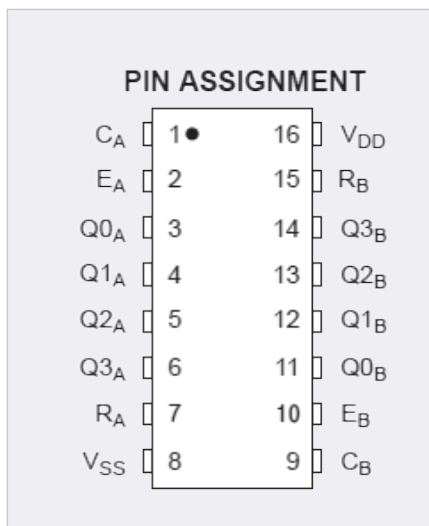


Рис. 24. Условное изображение корпуса микросхемы с выводами

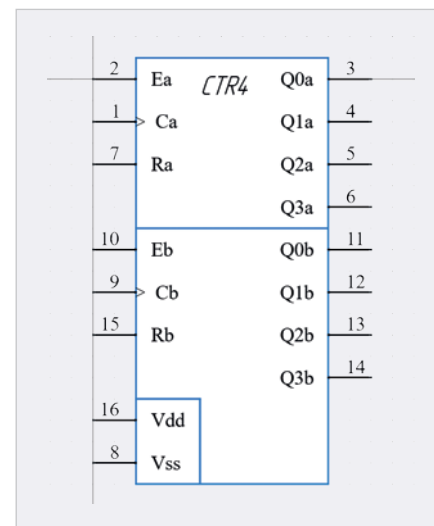


Рис. 25. Условное графическое обозначение микросхемы в Altium Designer

Заключение

Разработанная модель достаточно точно соответствует предельным требованиям, заявленным в спецификации электронного компонента. Модель разработана на основе сведений из спецификации, которые не являются исчерпывающими. При использовании в качестве источника информации большего массива данных, полученных с помощью

средств измерений и статистического усреднения, можно разработать модель, отражающую не предельные характеристики элемента, а нормальные эксплуатационные. Разработанная модель (SPICE-код) может быть использована с имитаторами электрических цепей, совместимых с Altium Mixed Sim по синтаксису, например ngspice и некоторых других.

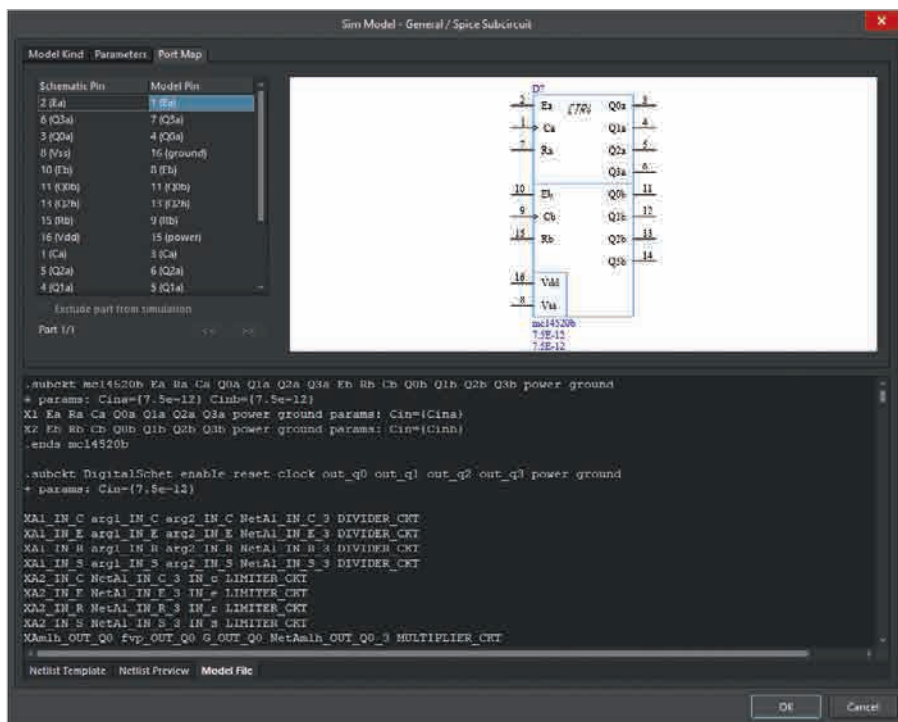


Рис. 26. Таблица назначения выводов условного графического обозначения портам макромодели

В статье подробно описаны процессы разработки модели и применение для этих целей средств моделирования Altium Designer как средства верификации.

В качестве дополнительных материалов для изучения имитатора электрических цепей автор рекомендует обратиться к руководству пользова-

теля [1] и библиотеке базовых моделей имитатора Altium Mixed Sim Primitive Library.IntLib [2]. Библиотека будет хорошим подспорьем для начинающих пользователей имитатора, т.к. большинство компонентов в ней сопровождается описанием на русском языке и примерами электрических цепей включения в виде отдельных проектов. Таким образом, библиотека играет роль практического пособия. Все компоненты библиотеки снабжены условными графическими обозначениями, соответствующими определениям ЕСКД (ГОСТ 2.721).

Литература

1. Altium Mixed Sim. Руководство пользователя Altium Designer. Сайт компании Altium. URL: <https://resources.altium.com/sites/default/files/2020-05/Altium Mixed Sim - Руководство пользователя Altium Designer.pdf>.
2. Библиотека базовых моделей Sim Lib GOST. Сайт представительства компании Altium в России и СНГ. URL: <https://www.altium.ru.com/sites/default/files/attachments/Sim%20Lib%20GOST.zip>.



Надежные тестовые решения требуют лучших технологий

- РАЗРАБОТКА**
Получайте полностью работоспособные опытные образцы
- ПРОИЗВОДСТВО**
Сделайте производственную линию совершенной с технологиями JTAG
- СЕРВИСНОЕ ОБСЛУЖИВАНИЕ И РЕМОНТ**
Ремонтируйте цифровые платы даже при отсутствии CAD-данных на них

JTAG 25 TECHNOLOGIES

We are boundary-scan.®

www.jtag.com • www.jtaglive.com • +7 812 602 09 15 • russia@jtag.com

Реклама