

# СОВРЕМЕННАЯ ЭЛЕКТРОНИКА 7 2012

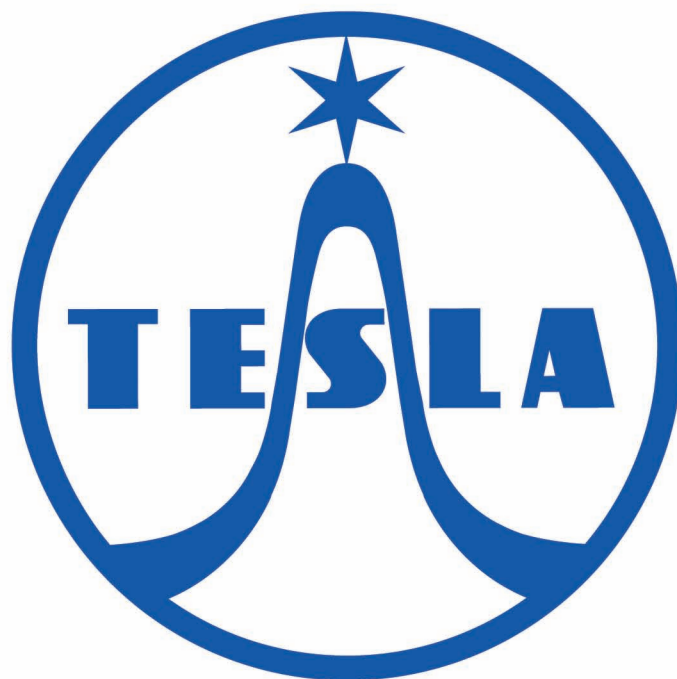
## В номере:

- Радиационно-стойкие микросхемы Atmel
- Регистрация данных в цифровых мультиметрах
- Полевые транзисторы в стабилизаторах напряжения
- OrCAD Capture: создание библиотек
- Адаптивная линейаризация характеристик датчиков

И многое другое



[www.soel.ru](http://www.soel.ru)



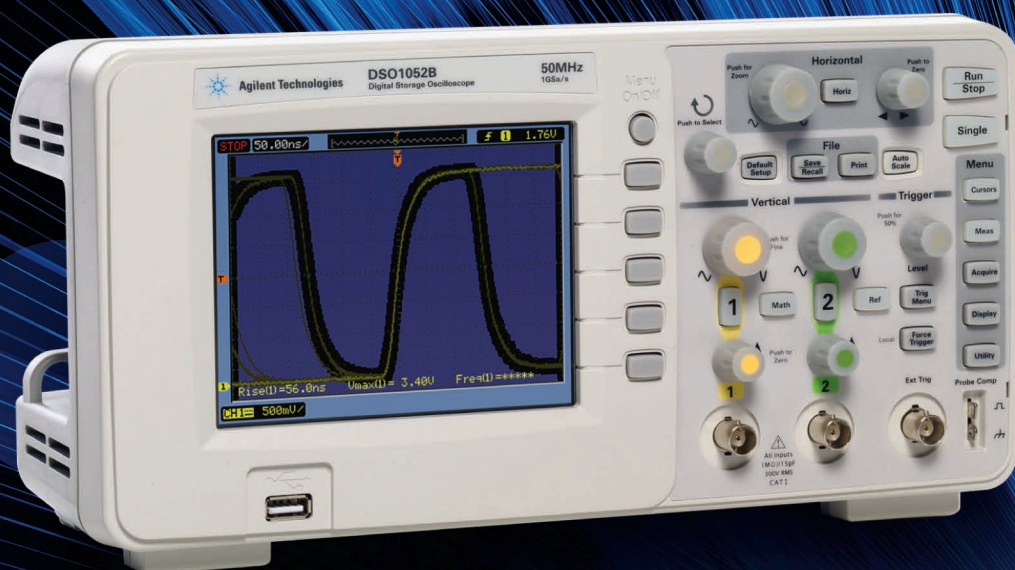
**Возвращение**  
на российский рынок  
легендарной компании  
**TESLA**



**Мощные высоконадежные  
источники вторичного  
электропитания**

[www.teslaelectric-eu.com](http://www.teslaelectric-eu.com), [russia@teslaelectric-eu.com](mailto:russia@teslaelectric-eu.com), тел./факс +7 (499) 393-31-56

# Новые осциллографы по УЛЬТРАНИЗКОЙ ЦЕНЕ: широкие возможности в рамках бюджета



от \$ 782\*

## Осциллографы серии 1000B

Полоса пропускания	50 МГц, 70 МГц, 100 МГц, 150 МГц
Число каналов	2
Глубина памяти	до 16 квыб
Частота дискретизации	до 1 Гвыб/с
Широкая функциональность	23 вида автоматических измерений, тестирование по маске, цифровые фильтры, последовательный захват по 1000 событиям запуска
Экран	5,7-дюймовый цветной QVGA

## Узнайте больше о серии 1000

[www.agilent.com/find/1000BSeries](http://www.agilent.com/find/1000BSeries)

+7 (495) 7973954, 8 800 500 9286 (звонок по России бесплатный)

\*Цена указана на условиях CIF, не включает таможенных и налоговых платежей, может быть изменена без уведомления.

© Agilent Technologies, Inc. 2012



Agilent Technologies

© СТА-ПРЕСС

**Главный редактор**  
Александр Майстренко

**Зам. главного редактора**  
Татьяна Крюк

**Редакционная коллегия**  
Александр Балакирев, Андрей Данилов,  
Виктор Жданкин, Сергей Сорокин,  
Рифат Хакимов

**Вёрстка**  
Олеся Фрейберг

**Обложка**  
Дмитрий Юсим

**Служба распространения**  
Ирина Лобанова (info@soel.ru)

**Служба рекламы**  
(advert@soel.ru)  
Ирина Савина



**Издательство «СТА-ПРЕСС»**  
Директор Константин Седов  
Почтовый адрес:  
119313, Москва, а/я 26  
Телефон: (495) 232-0087  
Факс: (495) 232-1653  
Сайт: www.soel.ru  
E-mail: info@soel.ru



Журнал выходит 9 раз в год  
Тираж 10 000 экземпляров  
Журнал зарегистрирован в Федеральной службе  
по надзору за соблюдением законодательства  
в сфере массовых коммуникаций  
и охране культурного наследия  
(свидетельство ПИ № ФС77-18792  
от 28 октября 2004 года)  
Свидетельство № 00271-000  
о внесении в Реестр надёжных партнеров  
Торгово-промышленной палаты Российской Федерации  
Цена договорная

Отпечатано: ООО ПО «Периодика»  
Адрес: 105005, Москва, Гарднеровский пер.,  
д. 3, стр. 4  
http://www.printshop13.ru

Перепечатка материалов допускается только  
с письменного разрешения редакции.  
Ответственность за содержание рекламы  
несут рекламодатели.  
Ответственность за содержание статей  
несут авторы.  
Материалы, переданные редакции,  
не рецензируются и не возвращаются.  
© СТА-ПРЕСС, 2012

# 7/2012 Contents

<b>MARKET</b>	
<b>News from the Russian Market</b> . . . . .	4
<b>Seven Events from the Life of Tesla Co.</b> . . . . .	8
<i>Natal'ya Stolpovskaya</i>	
<b>ELEMENTS AND COMPONENTS</b>	
<b>Radiation-Resistant Chips from Atmel</b> . . . . .	10
<i>Yurii Petropavlovskii</i>	
<b>DEVICES AND SYSTEMS</b>	
<b>Ease of Innovations and Intelligence in the Boundless World of Embedded Computers</b> . . . . .	16
<i>Aleksandr Kovalev, Sergei Rudenko</i>	
<b>Addressing Evolving Data Logging Demands in a Handheld Digital Multimeter</b> . . . . .	22
<i>See Yung ChaN</i>	
<b>Microwave Measuring Chamber for Component and Stage Testing</b> . . . . .	26
<i>Viktor Bezrukov, Stepan Shemshur</i>	
<b>PRACTICAL ELECTRONICS</b>	
<b>Testing of Powerful FETs and Op Amps in Precision Controllers and Voltage Regulators</b> . . . . .	28
<i>Aleksei Kuz'minov</i>	
<b>Controlled Dual-Channel Current Regulator</b> . . . . .	36
<i>Sergei Shishkin</i>	
<b>Output Voltage Stabilization in a Flyback Converter by Pumping Back Energy to the Primary Circuit</b> . . . . .	42
<i>Mikhail Sizov</i>	
<b>DESIGN AND SIMULATION</b>	
<b>Software Tools for Designing DSP Systems Based on Xilinx FPGAs</b> . . . . .	44
<i>Pavel L'vov, Aleksandr Tumachek</i>	
<b>Silicon Convergence and the Future of System Design</b> . . . . .	48
<i>Danny Biran</i>	
<b>OrCAD Capture: Methods of Creating Electronic Component Libraries and Symbols</b> . . . . .	52
<i>Anatolii Sergeev</i>	
<b>Antenna and Microwave Device Design Automation in Advanced Electrodynamical Simulators. Part 4: Waveguide Filter Built on Inductive Diaphragms</b> . . . . .	58
<i>Andrei Plastikov</i>	
<b>PROGRAMMING</b>	
<b>Module of Fast Fourier Transform</b> . . . . .	62
<i>Aleksei Grebennikov</i>	
<b>Accelerating the Development of Embedded Linux Devices with JTAG On-Chip Debugging Streamlining</b> . . . . .	68
<i>Joachim Humpp</i>	
<b>THEORY</b>	
<b>Algorithms for Adaptive Linearization of Sensor Characteristics in CAM Systems</b> . . . . .	74
<i>Natal'ya Gudkova</i>	
<b>EVENTS</b>	
<b>According to Sport Rules</b> . . . . .	78

# Содержание 7/2012

## РЫНОК

- 4 **Новости российского рынка**  
8 **Семь фактов из жизни компании Tesla**  
*Наталья Столповская*

## ЭЛЕМЕНТЫ И КОМПОНЕНТЫ

- 10 **Радиационно-стойкие микросхемы компании Atmel**  
*Юрий Петропавловский*

## ПРИБОРЫ И СИСТЕМЫ

- 16 **Свобода инноваций и интеллект в безграничном мире встраиваемых компьютеров**  
*Александр Ковалёв, Сергей Руденко*  
22 **Современные средства регистрации данных в ручных цифровых мультиметрах**  
*Си Юнг Чан*  
26 **Измерительная камера СВЧ для испытания компонентов и каскадов**  
*Виктор Безруков, Степан Шемшур*

## ПРАКТИЧЕСКАЯ ЭЛЕКТРОНИКА

- 28 **Использование мощных полевых транзисторов и операционных усилителей в прецизионных регуляторах и стабилизаторах напряжения**  
*Алексей Кузьминов*  
36 **Управляемый двухканальный стабилизатор тока**  
*Сергей Шишкин*  
42 **Стабилизация выходного напряжения обратноходового преобразователя путём возврата энергии в первичную цепь**  
*Михаил Сизов*

## ПРОЕКТИРОВАНИЕ И МОДЕЛИРОВАНИЕ

- 44 **Программные средства разработки систем ЦОС на основе ПЛИС Xilinx**  
*Павел Львов, Александр Тумачек*  
48 **«Конвергенция кремния» и будущее системного проектирования**  
*Денни Бирани*  
52 **OrCAD Capture. Методы создания библиотек и символов электронных компонентов**  
*Анатолий Сергеев*  
58 **Автоматизация процесса проектирования антенн и устройств СВЧ в современных программных комплексах электродинамического моделирования**  
**Часть 4. Волноводный фильтр на индуктивных диафрагмах**  
*Андрей Пластиков*

## ПРОГРАММИРОВАНИЕ

- 62 **Модуль быстрого преобразования Фурье**  
*Алексей Гребенников*  
68 **Ускорение отладки устройств на базе Linux при помощи внутрисхемной отладки JTAG**  
*Йоахим Хампп*

## ВОПРОСЫ ТЕОРИИ

- 74 **Алгоритмы адаптивной линеаризации характеристик датчиков в АСУ ТП**  
*Наталья Гудкова*

## СОБЫТИЯ

- 78 **По спортивным правилам**

## ПОДПИСКА НА ЖУРНАЛ

Число бесплатных подписчиков журнала «Современная электроника» неуклонно растёт, соответственно растёт и число рассылаемых по почте журналов. Безусловно, нам приятно осознавать рост читательского интереса к нашему журналу. Но вместе с тем, всё больше подписчиков сообщают нам о фактах пропажи журнала на почте или из почтового ящика.



Редакция гарантирует только отправку журнала бесплатному подписчику, но не может гарантировать его доставку.

Риск пропажи журнала можно уменьшить. Во-первых, можно обратиться в отдел доставки вашего почтового отделения и оформить получение журнала до востребования. Во-вторых, можно оформить платную подписку на журнал, и в этом случае почта будет нести ответственность за его доставку.

## ПЛАТНАЯ ПОДПИСКА

### Преимущества:

- подписаться может любой желающий, тогда как бесплатная подписка оформляется только для специалистов в области электроники. Поступающие в редакцию подписные анкеты тщательно обрабатываются, и часть их отсеивается;
- журнал будет гарантированно доставлен, тогда как при бесплатной подписке редакция гарантирует только отправку, но не доставку журнала;
- эту подписку могут оформить иностранные граждане.

### «Роспечать»

Оформить платную подписку можно в почтовом отделении через агентство «Роспечать». Тел.: (495) 921-2550. Факс: (495) 785-1470

Подписаться можно как на 6 месяцев, так и на год. Подписные индексы по каталогу агентства «Роспечать»: на полугодие – **46459**, на год – **36280**.

Кроме того, можно оформить платную подписку через альтернативные подписные агентства.

### «Агентство «ГАЛ»»

Тел.: (495) 981-0324, (800) 555-4748  
<http://www.setbook.ru>

### «Интер-Почта-2003»

Тел./факс: (495) 500-0060; 788-0060  
[interpochta@interpochta.ru](mailto:interpochta@interpochta.ru)  
<http://www.interpochta.ru>

### «Урал-Пресс»

Тел.: (495) 961-2362  
<http://www.ural-press.ru>

**Читатели из дальнего зарубежья** могут оформить подписку через агентство

### «МК-Периодика»

Тел.: +7 (495) 672-7012  
Факс: +7 (495) 306-3757  
[info@periodicals.ru](mailto:info@periodicals.ru)

## Новости российского рынка

### Элементы и компоненты

#### Новый сигнальный процессор 1892BM10Я со встроенной функцией ГЛОНАСС/GPS-навигации

Зеленоградскими предприятиями ОАО НПЦ «ЭЛВИС» и ОАО «АНГСТРЕМ-Т» при участии ООО «НЕЛС» разработан сигнальный процессор 1892BM10Я (Навиком-02Т) со встроенной функцией ГЛОНАСС/GPS-навигации и пониженным энергопотреблением.



Процессор 1892BM10Я обеспечивает соотношение «мощность потребления ядра/производительность» менее 0,4 мВт/MFLOP при повышенном питании, частоте 250 МГц (4 GFLOPs), работе в диапазоне температур от  $-60$  до  $+85^{\circ}\text{C}$  и потребляемой мощности ядра около 1,5 Вт. При работе на частоте 100 МГц микросхема потребляет около 130 мВт в реальных приложениях.

Микросхема изготовлена за рубежом по КМОП-технологии 0,13 мкм. Количество транзисторов – 50,2 млн.

Архитектура микропроцессора – трёхъядерная на базе CPU-ядра MIPS32 и программируемого двухпроцессорного кластера DSP с плавающей и фиксированной точкой, дополненная многоканальным ГЛОНАСС/GPS-коррелятором.

DSP-кластер имеет ряд новых возможностей: набор графических команд, аппаратный ускоритель кодера Хаффмана, возможность отработки DSP-ядрами внешних прерываний, возможность доступа DSP-ядер к внешнему адресному пространству, гибкая граница программной памяти кластера DSP, прерывания от исключительных ситуаций при операциях с числами с плавающей запятой.

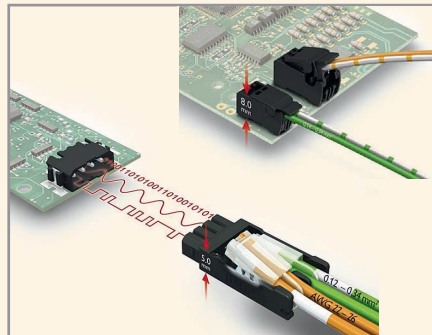
[www.multicore.ru](http://www.multicore.ru)

Тел.: +7 (495) 913-3251

#### Разъёмы РТМ и клеммы РТQ для Ethernet-приложений

Немецкий концерн Phoenix Contact объявляет о начале продаж разъёмов РТМ для Ethernet-приложений (100 Мбит/с), которые были специально разработаны для

компактных промышленных устройств. Разъёмы РТМ имеют значительно меньшие габариты (ширина разъёма 14,4 мм, высота всего 5 мм) в сравнении со стандартными для таких приложений разъёмами RJ45. Кроме того, разъёмы РТМ имеют прокалывающие контакты для подключения витой пары сечением от 0,14 до 0,34 мм<sup>2</sup> (AWG26 – AWG22) и могут монтироваться на кабель без специального инструмента.



Ответная часть разъёма может иметь планарные выводы или контакты для монтажа в отверстия. Разъёмы на плату производятся в THR/SMD-исполнении и предназначены для автоматизированного монтажа (поставляются в лентах на катушке), что позволяет сократить производственные затраты на этапе монтажа. По скорости передачи данных разъёмы соответствуют категории Cat5e, а также поддерживают технологию PoE.

Также для подключения витой пары непосредственно на печатную плату Phoenix Contact предлагает быстрозажимные клеммы серии РТQ с IDC-контактами. Клеммы РТQ имеют удобный механизм подключения проводников благодаря специальной конструкции с поворотной-откидной верхней крышкой. Двухполюсные клеммы поставляются в исполнении для автоматизированного монтажа.

[www.phoenixcontact.ru](http://www.phoenixcontact.ru)

Тел.: +7 (495) 933-8548

#### Новые высокочастотные прецизионные маломощные кварцевые генераторы ГК317-ТС и ГК318-ТС

ОАО «МОРИОН» (Санкт-Петербург) – ведущее предприятие России и один из мировых лидеров в области разработки и серийного производства пьезоэлектронных приборов стабилизации и селекции частоты – представляет качественно новые прецизионные маломощные кварцевые генераторы ГК317-ТС и ГК318-ТС.

ГК318-ТС имеет корпус с размерами 50,8 × 50,8 мм и высотой 12,7 мм. Постав-

ляется с частотами от 48 до 100 МГц. Характеризуется высокой температурной стабильностью частоты (до  $5 \times 10^{-8}$ ) в широком интервале рабочих температур, высокой долговременной стабильностью частоты (до  $1 \times 10^{-7}$  за год!) и низким уровнем фазовых шумов: до  $-176$  дБ/Гц для частоты 100 МГц при отстройке 100 кГц. ГК318-ТС имеет выходной сигнал SIN и напряжение питания 12 В.

В свою очередь ГК317-ТС, при схожих параметрах с ГК318-ТС, имеет миниатюрный корпус с размерами 25,4 × 25,4 мм и с высотой 12,7 мм.

Дополнительная информация об этих и других новых приборах доступна на сайте ОАО «МОРИОН».

[www.morion.com.ru](http://www.morion.com.ru)

Тел.: (812) 350-7572, (812) 350-9243

#### XP Power расширила серию JCK 60-Вт DC/DC-преобразователями

Компания XP Power объявила о расширении серии JCK моделями DC/DC-преобразователей с выходными мощностями 60 Вт, которые выпускаются в металлических корпусах с размерами 50,8 × 50,8 × 10,2 мм. Новые модели JCK60 характеризуются высоким значением удельной мощности 37,5 Вт/дюйм<sup>3</sup> и КПД до 92%. Таким образом, серия JCK в настоящее время включает модули с выходными мощностями от 15 до 60 Вт.



Модули предназначены для работы в диапазонах входного напряжения 18...36 и 36...75 В. Предлагаются одноканальные модели с выходными напряжениями 3,3; 5; 12 и 15 В.

Гальваническая развязка между первичной и вторичной цепями и между первич-

## Новости российского рынка

ной/вторичной цепью и корпусом составляет 1600 В (постоянный ток). Командный вход управления включением/выключением является стандартной функцией и может быть использован для управления последовательностью подачи напряжений на нагрузку. Все модули оснащены защитами от перенапряжения, перегрузки и перегрева, возможно подключение внешней обратной связи. Имеется функция регулировки выходного напряжения в диапазоне  $\pm 10\%$  внешним потенциометром. Нелинейность по току и напряжению составляет  $\pm 0,5\%$ . Уровень кондуктивных помех и помех излучения соответствует Class A без применения дополнительных внешних компонентов.

Эти высокоэффективные DC/DC-преобразователи предназначены для работы в диапазоне температур от  $-40$  до  $+85^\circ\text{C}$  со снижением выходной мощности при температурах выше  $+40^\circ\text{C}$ , а максимальная температура корпуса составляет  $+105^\circ\text{C}$ .

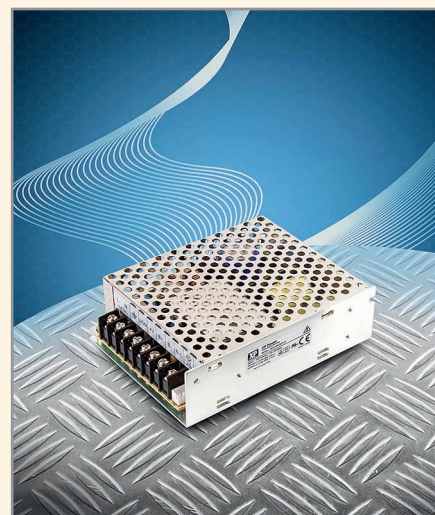
[www.prosoft.ru](http://www.prosoft.ru)  
Тел.: (495) 234-0636

### Источники питания AC/DC для применений с аварийным батарейным питанием

Компания XP Power объявила о начале производства источников питания серии BCS, предназначенных для широкого ряда

применений, в которых используется резервное батарейное питание для сохранения работоспособности оборудования при аварии в сети электроснабжения. Серия включает модели с выходными мощностями 75, 100 и 155 Вт, которые доступны с выходными напряжениями 13,8 или 27,6 В для номинальных выходных напряжений  $+12$  или  $+24$  В. Модули работают в режиме генератора напряжения при питании нагрузки. Отдельный выход, поддерживающий режимы генератора тока и напряжения, заряжает резервную батарею. Опциональный третий выход стабилизированного напряжения 5 В/3 А доступен для обеспечения питанием логических схем, вентиляторов или дополнительных функций управления.

В случае понижения напряжения на входе, выход заряженной аккумуляторной батареи переключается к выходу источника, обеспечивая нагрузку питанием. Модули серии BCS снабжены защитными функциями: защита батареи от перегрузки, обратной полярности, перенапряжения и короткого замыкания, которые предотвращают повреждение нагрузки, внешних батарей и собственно источника питания. Сигналы управления обеспечивают отключение при низком уровне заряда батареи, предупреждение о низком уровне заряда батареи и состоянии сетевого напряжения.



Модули BCS75 (75 Вт), BCS100 (100 Вт) и BCS155 (155 Вт) поставляются защищенными металлическими корпусами и способны обеспечивать полную мощность в диапазоне температур от  $-20$  до  $+50^\circ\text{C}$  без понижения мощности и до  $+70^\circ\text{C}$  с понижением мощности. Модули с выходными мощностями 75 и 100 Вт также доступны в исполнении «открытый каркас».

Модули серии BCS способны работать в широком диапазоне входных напряжений от 90 до 264 В, что позволяет применять их во многих странах.

Гарантийный срок составляет 3 года.

[www.prosoft.ru](http://www.prosoft.ru)  
Тел.: (495) 234-0636

## Приборы и системы

### Новые многофункциональные регистраторы данных Chroma серии 51101

Температурные многофункциональные регистраторы производства Chroma измеряют температуру, напряжения и токи с высокой точностью и разрешением. Например, они поддерживают измерения с 8 типами термопар с оговоренном в ITS-90 температурном диапазоне с погрешностью  $0,3^\circ\text{C}$  и разрешением  $0,01^\circ\text{C}$ , тогда как большинство регистраторов данных на рынке имеют погрешность  $1^\circ\text{C}$  и разрешение  $0,1^\circ\text{C}$ . Регистраторы производства Chroma имеют развязку каналов, рассчи-



танную на 1000VDC на канал, что позволяет подсоединять термопары к объектам с высоким напряжением, таким как аккумуляторы, солнечные батареи, рабочие печатные платы и т.д., и всё же получать корректные данные. Множество конкурентных изделий в подобных случаях отказывают или даже выходят из строя. Выборка данных в регистраторах производства Chroma осуществляется по параллельной архитектуре, тогда как большинство конкурентных изделий использует метод последовательного мультиплексирования. Это означает, что скорость передачи данных на канал в регистраторах производства Chroma большая и постоянная, а у всех остальных замедляется с ростом числа каналов.

<http://test-expert.ru>  
Тел.: +7 (495) 225-6737

### Сетевые фильтры с задержкой включения

Расширяя программу поставок энергосберегающего оборудования, ООО «Балтийская электронная компания» предст-



вила на рынке сетевые фильтры для бытовой техники. Отличительной особенностью этих сетевых фильтров является функция задержки повторного включения после блокировки нестандартного напряжения (пропадания фазы, пониженного, повышенного скачков, грозовых разрядов). На компактных фильтрах TVGuard и VoltGuard, рассчитанных на подключение одного прибора (телевизора, холодильника) с током потребления до 7 А, установлено время задержки 30 с. Для подключения стиральных машин и кондиционеров рекомендуется сетевой фильтр ACGuard со встроенным автоматом защиты. В этой модели пред-

## Новости российского рынка

усмотрена плавающая длительность времени задержки, которая зависит от частоты прерываний. Пользователь также может самостоятельно устанавливать порог отключения при отклонении напряжения в сети от номинального значения. Для комплексной защиты всего электрооборудова-

ния дома (квартиры) рекомендуется устанавливать последовательно с автоматами защиты квартирный сетевой фильтр AVS30 с максимальным током потребления до 30 А. В этом устройстве пользователь может также самостоятельно устанавливать время задержки от 30 с до 3 мин.

Для эффективного продвижения продукции открыт интернет-магазин сетевых фильтров и блоков питания [www.блокиэлектропитания.рф](http://www.блокиэлектропитания.рф), обслуживающий физических и юридических лиц.

[www.bec.spb.ru](http://www.bec.spb.ru)  
Тел. (812) 449-0270

## Надёжность и качество

### XP Power – для передовых технологий медицины

Компания XP Power упростила соответствие требованиям к безопасности 3-го издания стандарта с введением средств защиты пациента. Компания объявила, что выпускаемые источники питания для медицинской техники с выходными мощностями от 25 до 2500 Вт сертифицированы на соответствие требованиям к безопасности стандарта IEC60601-1 новой 3-й редакции.

Схемотехнические решения компании XP Power в соответствии с требованиями нового стандарта дополнены средствами защиты пациента (2 x MOPP, means of patient protection), в то время как другие производители обеспечивают только защиту оператора (2 x MOOP, means of operator protection) и безопасность источников питания для медицинского оборудования.

В 3-м издании стандарта особые требования предъявляются к данным, которые позволяют производить анализ и управление рисками. Предоставление этих сведений исключает дополнительные расходы разработчиков конечного продукта для достижения соответствия указанному стандарту.

IEC60601-1 является гармонизированным стандартом для медицинского электрического оборудования, получившим распространение во всём мире. В Европе новое 3-е издание стандарта является обязательным с 1 июня 2012 г. и будет приме-

няться к изделиям как произведённым после обозначенной даты, так и выпущенным ранее.

Аналогичным стандартом в США является ANSI/AAMI ES60601-1:2006, который начнёт действовать с 1 июля 2013 г. В Канаде – стандарт CAN/CSA C22.2 No 601.1, применяемый уже с июня текущего года. В соответствии с законодательствами этих стран, только новые изделия, поставленные на рынок после вступления стандартов в силу, должны будут соответствовать требованиям 3-го издания.

Все источники питания компании XP Power, предназначенные для применения в медицинском электрическом оборудовании, в настоящее время отвечают требованиям стандарта IEC60601-1:2006, а также сертифицированы на соответствие стандартам США и Канады.

Производители медицинского оборудования должны быть осведомлены об основных изменениях, принятых при переходе от 2-го издания стандарта к 3-му. Для этого XP Power подготовила подробный информационный проспект.

Новое издание стандарта по общим требованиям безопасности медицинских электрических изделий подразумевает, что все сертифицированные источники питания должны иметь средства защиты не только оператора, но и пациента. Кроме того, в стандарте прописана необходимость применения производителями требований



ISO 14971 и внедрение системы управления рисками для медицинских устройств ISO 13485. Компания XP Power при производстве источников питания для медицинских устройств успешно использует систему управления качеством.

Однако некоторые страны до сих пор не приняли третью редакцию стандарта IEC60601-1. Поэтому специалисты компании XP Power решили осуществлять сертификацию источников питания на соответствие не только 3-й, но и 2-й редакции. Это позволит производителям комплексного оборудования (OEM) заявлять, что безопасность источника питания соответствует необходимым требованиям в полном объёме.

[www.prosoft.ru](http://www.prosoft.ru)  
Тел.: (495) 234-0636

## События

### Семинар для разработчиков «Многослойные печатные платы на СВЧ-материалах»

10 октября 2012 г. в Москве компания PCB technology проведёт очередной семинар на тему «Проектирование многослойных плат на СВЧ-материалах».

В рамках семинара будут освещены следующие темы:

- материалы СВЧ;
- структуры многослойных плат;
- расчёт и контроль импеданса;
- специальные технологии;

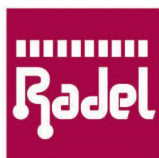
- особенности подготовки проектов;
- выбор СВЧ-материалов;
- замена материалов ФАФ и ФЛАН;
- монтаж СВЧ-плат;
- СВЧ-платы на металлическом основании;
- обзор стандартов IPC, относящихся к проектированию ВЧ- и СВЧ-плат.

Семинары по проектированию, которые регулярно проводит PCB technology, предназначены для главных инженеров и технологов, руководителей предприятий и инженеров конструкторских бюро и по-

священы практическим аспектам проектирования печатных плат. Семинары дают разработчикам знания, необходимые для грамотного и технологичного проектирования сложных плат и берегающие от чрезмерных потерь времени и денег при их проектировании, изготовлении и монтаже.

Ведёт семинар технический директор PCB technology – Акулин Александр Игоревич.

[www.pcbtech.ru](http://www.pcbtech.ru)  
Тел.: (499) 558-02-54, 8 (800) 333-97-22  
(бесплатно по России)

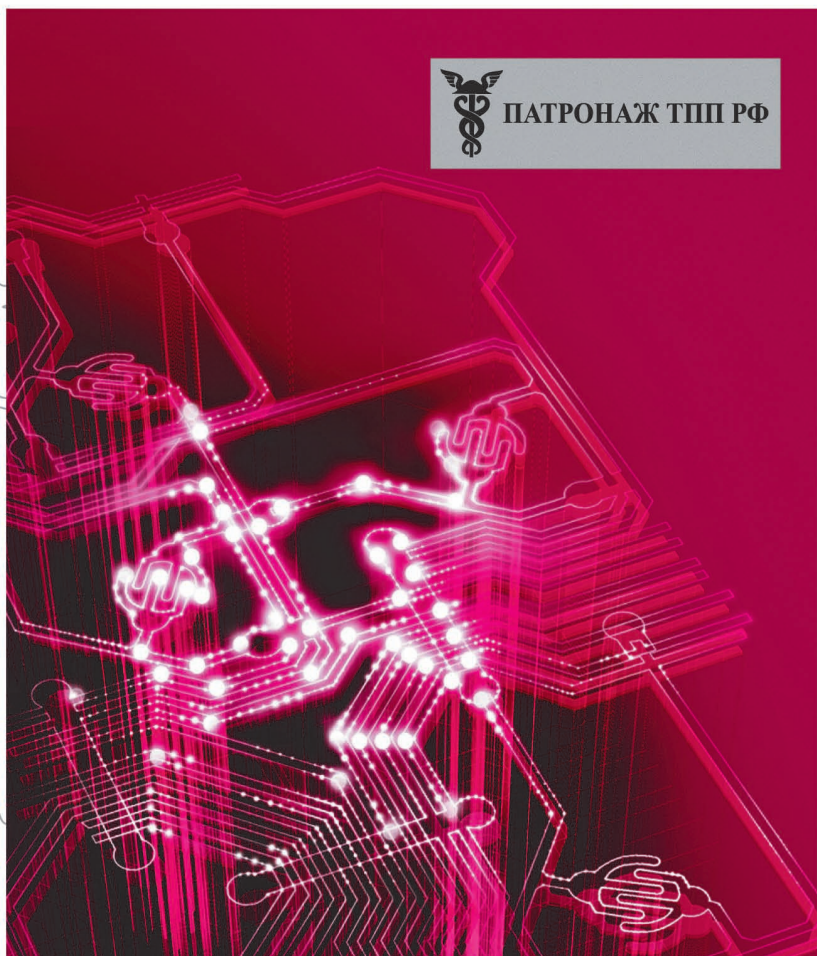


# РАДИОЭЛЕКТРОНИКА И ПРИБОРОСТРОЕНИЕ

XII МЕЖДУНАРОДНАЯ СПЕЦИАЛИЗИРОВАННАЯ ВЫСТАВКА



ПАТРОНАЖ ТПП РФ



- Электронные компоненты
- Комплектующие
- Печатные платы
- Светотехника
- Материалы
- Конструктивы
- Технологии
- Промышленное оборудование и инструменты
- Контрольно-измерительные приборы и лабораторное оборудование

Организаторы выставки:



radel2@orticon.com, www.farexpo.ru/radel  
тел.: +7 (812) 777-04-07, 718-35-37

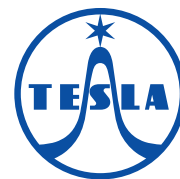
Место проведения: Санкт-Петербург, СКК, пр. Ю. Гагарина, 8, м. «Парк Победы»

**24–26 октября 2012**

Санкт-Петербург, СКК

# Семь фактов из жизни компании Tesla

На правах рекламы



## Наталья Столповская (г. Прага, Чехия)

Сегодня название чехословацкой электротехнической компании, созвучное фамилии известного учёного-физика, по большей части знакомо специалистам-радиотехникам. Вместе с тем, история народного предприятия электротехники Tesla – прямое подтверждение того, что инициативность, опора на передовые достижения науки и инновационный подход к работе способны творить настоящие чудеса.

Практически невозможно отыскать сферу жизни, к которой бы не имела отношения продукция, выпускаемая под брендом Tesla. В ряду известных научных разработок и продуктов гиганта радиотехнической промышленности радиоприёмники, телевизионные и телефонные аппараты, радиолокационные станции, контрольно-измерительная аппаратура, космическая бортовая и наземная приёмно-передающая техника, аудиоаппаратура, бытовая и медицинская оптика. Объять необъятное и коротко рассказать о жизни огромного радиотехнического предприятия, имевшего все признаки того, что сегодня принято называть «кластером», невозможно. Из богатой и сложной биографии компании Tesla взяты семь страниц. Семь фактов, подтверждающих широту её научной деятельности, актуальность направлений развития, по-настоящему новаторский стиль работы.

### ФАКТ ПЕРВЫЙ: ФИРМА ЕЛЕКТРА ПРЕВРАЩАЕТСЯ В ПРЕДПРИЯТИЕ TESLA

Название компании Tesla родилось в результате сокращения слов «телекоммуникация» и «слаботочная техника». Это случилось в 1946 г., и ассоциация с образом великого учёного Никола Теслы, безусловно, была заложена в концепцию названия. Однако свою первую известность компания получила в далёком 1921 г. под именем Elektra. В 1923 г. здесь был выпущен первый средневолновой радиопередатчик. Через несколько лет здесь же был разработан и собран первый коротковолновой передатчик. Начиная с 1932 г. и вплоть до 1945 г. фирма работала под крылом концерна Philips.

### ФАКТ ВТОРОЙ: НАРОДНОЕ ПРЕДПРИЯТИЕ ОБЪЕДИНЯЕТ ЛУЧШИЕ УМЫ ЧЕХОСЛОВАКИИ

40-е годы. После окончания 2-й мировой войны в 1946 г. фирма проходит

этап национализации и переходит в статус народного предприятия радиоэлектроники Tesla. С этого момента компания представляет собой разветвлённую сеть научных баз и производственных площадок, расположенных на территории социалистической Чехословакии. В итоге под маркой Tesla удалось объединить работу 68 предприятий, в том числе радиотехнические заводы Братиславы, местечек Градец, Пардубице, Кралове и многих других. Общее число сотрудников народного предприятия Tesla приближается к цифре 30 000. В жизни компании начинается продолжительный и плодотворный этап сотрудничества с СССР и странами СЭВ (Совета экономической взаимопомощи – предвестника нынешнего Европейского экономического Совета).

### ФАКТ ТРЕТИЙ: БРЕНД TESLA ВЫХОДИТ ЗА ПРЕДЕЛЫ СТРАНЫ

50-е годы. Под маркой Tesla выпущен первый телевизионный передатчик с антенной системой собственной разработки мощностью 5 кВт. Радиовещательные и телевизионные приёмники становятся основной продукцией предприятия. На заводах Tesla начат выпуск измерительной техники, систем радиорелейной связи для телевидения, оснащения радио- и телевизионных центров вещания. В это же время радиотехника под маркой Tesla находит широкое применение в странах СЭВ, активно конкурирует с капиталистическими производителями, находит постоянных покупателей в Египте, Алжире, Йемене, Сирии.

### ФАКТ ЧЕТВЁРТЫЙ: ВЫПУСК РАДИОЛОКАЦИОННЫХ СТАНЦИЙ – МОЩНЫЙ РЫВОК В РАЗВИТИИ

60-е годы. Компания представляет одну из своих первых разработок в области военной радиотехники – радиорелейную линию связи. В это же время на предприятиях Tesla полным ходом идут работы над созданием и выпуском радиолокационных станций, или радаров, предназначенных для разведки воздушного пространства, обнаружения наземных и морских целей. Полноценно функционирующая система второго поколения получает женское имя Ramona и



На правах рекламы

первоначально разрабатывается под шифром PRP-2. В модернизированном виде система получает длинное обозначение KRTP-81M Ramona-M. В её задачи входит ведение разведки на стратегическом уровне. Всего предприятиями Tesla было произведено 17 единиц Ramona, 14 единиц модернизированных станций Ramona-M и одна учебная станция. Из этого количества в СССР было поставлено 14 станций KRTP-81 Ramona и 10 станций KRTP-81M Ramona-M.

### **ФАКТ ПЯТЫЙ: ТОВАРЫ НАРОДНОГО ПОТРЕБЛЕНИЯ ПОД МАРКОЙ TESLA ПОЛУЧАЮТ ВСЕНАРОДНОЕ ПРИЗНАНИЕ**

60–70-е годы. Начинается массовый выпуск бытовой техники под маркой Tesla. Телевизоры, радиоприёмники, телефонные аппараты, лампы накаливания насыщают не только внутренний рынок Чехословакии, но и активно экспортируются в СССР. Высокое качество и современный дизайн делают бытовые приборы из братской Чехословакии желанными и ставят в один ряд с другими дефицитными товарами. Их по достоинству оценивают радиолюбители и профессиональные музыканты. Аудиотехника, выпущенная компанией Tesla, – в числе обязательных приобретений немногочисленных групп советских граждан, выезжающих в ЧССР на отдых или в командировку.

### **ФАКТ ШЕСТОЙ: АППАРАТУРА, ВЫПУЩЕННАЯ КОМПАНИЕЙ TESLA, ПОКОРЕЯЕТ КОСМОС**

70–80-е годы. Начало развития совместной советско-чехословацкой космической программы. Научные разработки компании перемещаются в область космического приборостроения. Первые полёты советских космических ракет свидетельствуют о том, что для усовершенствования научно-исследовательских космических приборов в части повышения качества получаемой с борта космического аппарата информации необходимо внедрение новых подходов ко всей бортовой и наземной приёмно-передающей аппаратуре. На базе предприятий Tesla создаётся специальная телеметрическая система TC-1, состоящая из бортового передатчика, бортового магнитофона в качестве записывающего устройства, наземной приёмной антенны с маломощным усилителем и наземных приёмников, разработанных в институте связи Tesla VÚST. Эта телеметрическая система бы-



ла успешно опробована на спутнике «Интеркосмос-5» уже в 1971 г.

### **ФАКТ СЕДЬМОЙ: ВЫПУЩЕНЫ РАДИОЛОКАЦИОННЫЕ СТАНЦИИ, КОТОРЫМ НЕТ РАВНЫХ**

80-е годы. Принято решение усовершенствовать систему KRTP-81M Ramona-M. Новый проект получает название Тамага. Теперь уже модернизированная радиолокационная система может быть использована для ведения стратегической и тактической разведки. Ей под силу обнаруживать радиолокаторы, излучатели радиолокаторов, передатчики системы «Свой-чужой», навигационные системы TACAN, дальномеры системы DME, системы обмена тактической информацией JTIDS, а также постановщики активных помех, работающие в диапазоне 0,82...18 ГГц. Одна из приобретённых Советским Союзом радиолокационных станций Тамага была обнаружена в 2005 г. на склоне горы Ахун, что неподалеку от Сочи.

И сегодня выпускаются уникальные радиолокаторы, которые работают без малейшего излучения радиосигналов, в связи с чем их практически невозможно обнаружить. Принцип работы

этих радиолокаторов основан на запатентованных специальных математических методах обработки сигнала. И это – одно из величайших достижений чехословацкой научной школы и ещё одно подтверждение силы бренда Tesla, который, безусловно, не исчерпал свой мощный потенциал.

В начале 90-х огромная империя народного предприятия электроники дала жизнь множеству акционерных компаний и обществ с ограниченной ответственностью как внутри Чехии, так и за её пределами. В России есть свои продолжатели дела фирмы Tesla. В той же мере, в какой это было свойственно великому «повелителю молний» и владельцу 300 научных патентов, им присущ дар предугадывать дальнейшие движения научной мысли, опережать своё время, формировать очертания будущего. «Я не тружусь более для настоящего, я тружусь для будущего», – любил повторять Никола Тесла. Известно, что его последователи и биографы в наши дни работают над тем, чтобы отыскать архив учёного. Есть мнение, что некоторые преуспели в этом деле. Как знать? История бренда Tesla – ещё одно доказательство того, что ничто не исчезает бесследно.



# Радиационно-стойкие микросхемы компании Atmel

Юрий Петропавловский (Ростовская обл.)

В статье рассмотрены особенности микросхем для космических, военных и специальных применений компании Atmel. Приведены параметры радиационно-стойких ИС микропроцессоров, ПЛИС и памяти.

Компания Atmel (Сан-Хосе, Калифорния, США) является ведущим мировым производителем микропроцессоров, энергонезависимой памяти, микросхем частного применения, современных логических устройств, различных датчиков и других изделий. В последние годы фирма существенно увеличила производство микропроцессоров (на 25% в 2011 г.).

Кроме ИС широкого применения, компания выпускает изделия космического, специального и военного назначения. В каталог 2012 г. вошли специализированные микросхемы (ASIC) для авионики и военной промышленности, радиационно-стойкие микросхемы для телекоммуникаций, памяти, FPGA и микропроцессоры.

Компания сертифицирована по стандартам MIL-PRF-38535, ESCC 9000, DSCC QML уровня Q (Military), V (космос), ESCC 2549000 (ESCC QML) и ряду других. Центр снабжения министерства обороны США (DSCC, Defense Supply Center Columbus) проводит регулярный аудит продукции компании военного назначения. Кроме того, компания квалифицирована Европейским космическим агентством (ESA), национальным центром космических исследований Франции (CNES) и NASA.

Потребителями продукции Atmel являются многие известные компании и агентства, в том числе Lockheed-Martin, Northrop Grumman, Raytheon, EADS

(European Aeronautic Defense and Space Company), Boeing и др.

К изделиям военного и специального назначения предъявляются особые требования по надёжности при эксплуатации в особо жёстких условиях внешней среды и радиационной стойкости. На электронную аппаратуру, находящуюся на больших высотах и в космосе, воздействуют электроны, протоны, другие космические частицы, рентгеновское и гамма-излучение. При их взаимодействии с КМОП-структурами микросхем ионизируются затворы транзисторов и подзатворный окисел, в полупроводниковых структурах появляются различные дефекты. В результате возникает паразитный проводящий слой, и изменяются некоторые параметры транзисторов, в частности, пороговые напряжения, токи утечки, динамические характеристики и др. Степень деградации облучённых структур зависит от суммарной дозы полученной радиации и интенсивности облучения.

При больших дозах радиации могут происходить случайные переключения (SET, Single Event Transient) и защёлкивания (Latch-up) транзисторов. Наиболее часто различные отказы космических систем возникают из-за случайных воздействий космических частиц (SEE, Single Event Effect). Наиболее распространённый, но наименее опасный тип – одиночный сбой (SEU, Single

Event Upset) – может вызывать изменения состояний триггеров и ячеек памяти. При обнаружении одиночного сбоя можно перезаписать или восстановить правильное состояние схемы сигналом перезагрузки. Одним из самых опасных событий является защёлкивание транзисторов (SEL, Single Effect Latchup) [1].

Существуют различные методы повышения радиационной стойкости микросхем. Одним из распространённых способов борьбы с одиночными сбоями и накоплением индуцированного излучением заряда является технология «кремний на диэлектрике» (SOI) [2]. Для повышения надёжности КМОП-микросхем применяют различные подходы на уровне библиотек элементов и при проектировании устройств. К ним относятся увеличение длины затворов транзисторов и уровней сигналов переключения, использование метода тройного резервирования (TMR, Triple Modular Redundancy), основанного на создании дубликатов критических узлов схем (см. рис. 1). В ячейках памяти часто применяют двойные защёлки (DICE, Dual Inter-locked Storage, см. рис. 2) с четырёхузловой структурой избыточности, что гарантирует защиту от одиночных сбоев при воздействии космических частиц только на один узел системы.

Большинство ИС типа FPGA построены на базе статического ОЗУ, основная часть которого приходится на схемы конфигурирования. В случае возникновения одиночного сбоя могут измениться значения в списке логических элементов, что приведёт к неправильному функционированию устройства. Радиационно-стойкие FPGA обычно оснащают функцией периодической проверки набора элементов реконфигурирования по отношению к сохранённым по умолчанию состояниям [3]. Более надёжными считаются FPGA с соединениями на антиперемычках, которые подвержены воздействию радиации.

Для повышения эффективности противодействия одиночным сбоям некоторые триггеры микросхем осна-

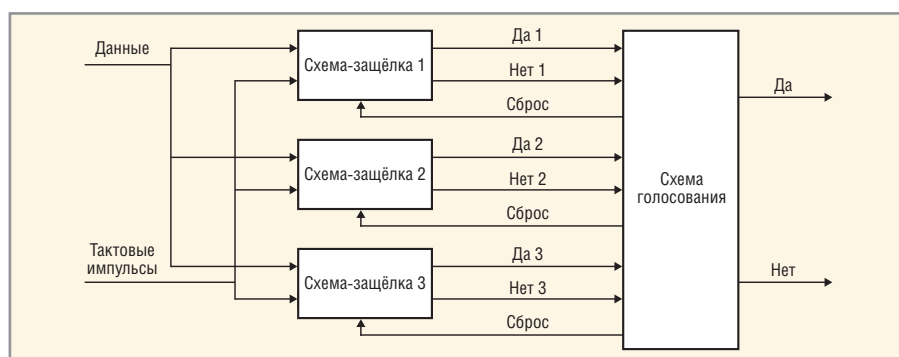


Рис. 1. Метод тройного резервирования

щают устройствами задержки, которые удерживают логику от переключения в течение времени, достаточного для рекомбинации генерированных ионами зарядов (при этом снижается быстродействие микросхем). Другой метод состоит в сохранении состояний узлов (Temporal Sampling) с периодом большим, чем длительность импульса тока, вызванного радиацией. Обычно его применяют в дополнение к тройному резервированию. Такая временная фильтрация защищает и от случайного переключения. Применяются также проверка чётности и корректирующие коды (ECC).

Фирма Atmel предлагает для космических приложений ИС типа «море транзисторов» (Sea of Gates). Также компания выпускает ASIC на базе библиотечных элементов ATC18RHA, выдерживающие дозу радиации до 300 крад, и радиационно-стойкие 32-разрядные SPARC-процессоры, предназначенные для бортовых компьютеров космических аппаратов. Для предотвращения неисправностей, вызванных SEU и SET, процессоры оснащены TMR и устройствами обнаружения и исправления ошибок (EDAC, Error Detection and Cor-

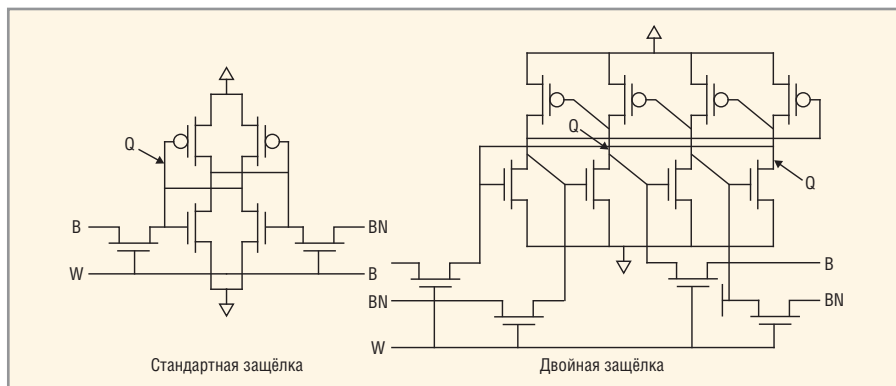


Рис. 2. Структура избыточности ячеек памяти

rection), а также схемами проверки чётности в кэш-памяти.

Процессоры фирмы Atmel сохраняют работоспособность при дозах облучения до 300 крад в соответствии со стандартом Mil Std 883, Test Method 1019. При их использовании в аппаратуре, находящейся на геостационарной орбите, события типа SEU или SET могут происходить не чаще, чем один раз в 200 лет.

В каталог компании 2012 г. включены радиационно-стойкие микросхемы следующих категорий:

- микросхемы ASIC для аэрокосмических систем;

- микросхемы для телекоммуникаций;
- микросхемы FPGA для космических систем;
- микросхемы памяти;
- микропроцессоры для авионики и космических систем;
- микросхемы для военной промышленности и авионики [4].

**Микросхемы ASIC для аэрокосмических систем**

Линейка данных микросхем пополняется всякий раз, когда компания внедряет новые технологии.

ATC18RHA – ASIC на базе библиотечных элементов, изготовленных по

**НАДЕЖНАЯ и КАЧЕСТВЕННАЯ  
“кремниевая броня”  
для реализации самых дерзких замыслов**

серии для военного и аэрокосмического применения

**Memories  
FPGAs  
ASICs  
Processors  
Communication ICs**

**Аргуссофт - проверенный временем поставщик**  
(сертификат 2 поставщика)

www.argussoft.ru  
**ARGUSSOFT**  
ОФИЦИАЛЬНЫЙ ДИСТРИБЬЮТОР

• Москва  
Тел.: (495) 660-2855  
Факс: (495) 660-2855  
E-mail: cmp@argussoft.ru

• Санкт-Петербург  
Тел.: (812) 412-0107  
Факс: (812) 412-1849  
E-mail: spb@argussoft.ru

• Новосибирск  
Тел.: (383) 227-1155  
Факс: (383) 222-4031  
E-mail: nsk@argussoft.ru

• Екатеринбург  
Тел.: (343) 378-3242  
Факс: (343) 378-3241  
E-mail: ural@argussoft.ru

• Казань  
Тел.: (843) 293-4100  
Факс: (843) 293-4100  
E-mail: kazan@argussoft.ru



Рис. 3. Внешний вид микросхемы ATC18R95

КМОП-технологии с пятислойной металлизацией и топологическими нормами 0,18 мкм (см. рис. 3). Ячейки памяти для таких ИС разработаны с помощью САПР фирмы Cadence на базе ячеек, устойчивых к одиночным сбоям. В микросхемы также интегрированы устройства обнаружения и исправления ошибок (EDAC). Особенности и основные параметры микросхем:

- обширная библиотека стандартной логики и устройств ввода/вывода;
- возможность использования до 6,5 млн. логических ячеек, эквивалентных NAND2;
- напряжение питания ядра 1,8 В, устройств ввода/вывода – 3,3 В или 2,2 В;
- резервные спаренные буферы (Cold Sparring Buffers); быстродействующие LVDS-буферы (655 Мбит/с); буферы PCI;
- электростатическая устойчивость не менее 2000 В для устройств ввода/вывода, не менее 1000 В для узлов ФАПЧ;
- допустимая доза радиации 300 крад в соответствии со стандартом Mil Std 883, Test Method 1019;
- ни одного случайного переключения и защёлкивания при пороге линейной передачи энергии LET Threshold (LET, Linear Energy Transfer) не более, чем 95 МэВ/мг/см<sup>2</sup> при  $T = 125^\circ\text{C}$ ;
- уровни стандартов качества Mil-Prf 38535 QML-Q и QML-V, ESCC9000;
- триггеры, устойчивые к одиночным отказам;
- диапазон рабочих температур  $-55...125^\circ\text{C}$ ;
- корпус MQFP (до 352 выводов) или MLGA (до 625 выводов).

Предусмотрено пять исполнений микросхем с различным числом контактных площадок (216–544) и используемых логических элементов (от 1 Mgate/ATC18R95\_216 до 6,5 Mgate/ATC18R95\_544); размеры корпусов от 6,19 × 6,19 мм до 14,0 × 14,03 мм.

Для работы с микросхемами необходимо получить программные средства (в разделе Tools интернет-страницы компании [www.atmel.com](http://www.atmel.com)), аппаратные средства и образцы ИС (у дистрибьюторов Atmel), документацию и дополнительные справочные материалы (на вкладке Documentation той же интернет-страницы).

Микросхемы MG2RT предназначены для космических приложений типа «море транзисторов», базирующихся на КМОП-технологии с топологическими нормами 0,5 мкм. Массивы микросхем могут состоять из большого числа вентилялей (до 480К), выполненных из трёх слоёв металла с помощью процесса SCMOS 3/2RT. Ячейки ИС отличаются высокой степенью маршрутизации и плотностью памяти. Высокая точность хода встроенных часов достигается применением систем ФАПЧ и программного обеспечения Clock Tree Synthesis Software. Для подавления шумов ячеек и периферии используются специальные методы.

Некоторые другие особенности и параметры микросхем:

- оптимизированная библиотека для синтеза, поэтапного планирования (Floor Plan) и для автоматической генерации тестов (ATG, Automatic Test Generation);
- напряжения питания 3 и 5 В;
- максимальная задержка распространения в памяти NAND2 (при  $U_{\text{пит}} = 4,5 \text{ В}$ ) 450 пс; частота переключения триггеров (Toggle Frequency) не менее 610 МГц (при  $U_{\text{пит}} = 4,5 \text{ В}$ );
- потребляемая мощность 1,96 мВт/на элемент/МГц (при  $U_{\text{пит}} = 5 \text{ В}$ );
- матрица с 484 полностью программируемыми контактными площадками;
- CMOS/TTL/PCI-интерфейсы;
- поддержка основных САПР, включая Cadence, Mentor, Vital и Synopsys Reference Platforms;
- образцовые форматы EDIF и VHDL;
- соответствие категории качества Space Quality Grades (SCC, MIL-PRF-38535);
- ни одного случайного переключения и защёлкивания при пороге линейной передачи до 80 МэВ/мг/см<sup>2</sup>;
- испытания на общую дозу облучения 60 крад в соответствии со стандартом MIL 883, Test Method 1019;
- широкий выбор корпусов MQFP и MCGA с числом выводов до 472;
- диапазон рабочих температур  $-55...125^\circ\text{C}$  (максимальная температура кристаллов  $175^\circ\text{C}$ ).

Микросхема MG2RTP с числом вентилялей до 270К. Особенности и параметры приборов (отличные от характеристик MG2RT):

- максимальная задержка распространения в памяти NAND2 (при  $U_{\text{пит}} = 4,5 \text{ В}$ ) 505 пс;
- потребляемая мощность 2,7 мВт/элемент/МГц;
- матрица с 360 полностью программируемыми контактными площадками;
- испытания на общую дозу радиации до 300 крад.

Микросхемы MMHIRT – радиационно-стойкие ASIC, выполненные по КМОП-технологии с топологическими нормами 0,35 мкм. Массивы транзисторов и встроенные массивы (Embedded Array) содержат до четырёх металлизированных слоёв для межэлементных связей, до 1,6 млн. вентилялей и до 596 контактных площадок. Высокая плотность и большое число выводов в сочетании с возможностью встраивания IP-ядер делают эти ИС одним из лучших вариантов для системной интеграции. Изделия поддерживаются передовым программным обеспечением на основе отраслевых стандартов и коммерческих инструментов, включая Verilog, DFT, Synopus и Cadence Logic Design Planner.

Другие особенности и параметры микросхем:

- задержка в цепях вентилялей (Gate delay) 170 пс;
- типы памяти SRAM и TPRAM;
- интерфейсы ввода/вывода CMOS, LVTTTL, LVDS, PCI, USB и др.;
- программируемый выходной ток от 2 до 24 мА с шагом 2 мА;
- максимальные частоты 250 МГц (ФАПЧ), 220 МГц (LVDS), 800 МГц (Toggle Frequency) при  $U_{\text{пит}} = 3,3 \text{ В}$ ;
- поддержка субмикронных САПР (Deep Submicron CAD Flow);
- ни одного случайного переключения и защёлкивания при пороге линейной передачи до 80 МэВ/мг/см<sup>2</sup>;
- триггеры, устойчивые к одиночным отказам;
- испытания на общую дозу радиации 300 крад в соответствии с Mil STD 883, Test Method 1019;
- градации качества QML Q и V в соответствии с SMD 5962-01B01 и 5962-08B01; ESCC QML в соответствии с ESCC 9202/076;
- поддержка САПР Cadence (доступные инструменты: NCslm-Verilog Simulator; Encounter TM-Floorplan-

ner; RTL compiler Synthesis (Ambit)); Mentor/Model Tech (доступные инструменты: Questasim/Modelsim Verilog и VHDL (VITAL) Simulator; DFT-Scan insertion и ATPG, BIST); Synopsys (доступные инструменты: Design Compiler™-Synthesis; Primitime-Static Path; Formality-Equivalence Checking; DFTmax-Scan insertion и ATPG);

- варианты корпусов: MQFP- 132, 196, 256 и 352 вывода, MCGA и MLGA – 349 выводов, 472 вывода (шаг 1,27 мм).

## МИКРОСХЕМЫ ДЛЯ ТЕЛЕКОММУНИКАЦИОННЫХ СИСТЕМ СПУТНИКОВ

Для ряда ключевых клиентов компания Atmel перерабатывает некоторые специализированные ИС в стандартные продукты, имеющие наибольший спрос на рынке. Одним из таких вариантов является набор изделий SpiceWire, позволяющих создавать сети на основе радиационно-стойких микросхем.

*AT7910E 10× SpaceWire Router* – данный маршрутизатор обеспечивает возможность коммутации узлов. Прибор состоит из восьми интерфейсов SpaceWire и матрицы маршрутизации, которая позволяет передать пакеты данных с одного устройства на другие. Микросхемы изготавливаются на основе библиотеки ячеек MH1RT по КМОП-технологии с нормами 0,35 мкм.

*AT7911E* – строенный быстродействующий контроллер SpaceWire Iink (см. рис. 4). Микросхема содержит интерфейс связи между тремя линиями SpaceWire в соответствии со спецификацией стандарта ECSS-E-50-12A, а также узел обработки данных, состоящий из микропроцессора и памяти данных. Микросхемы производятся на основе библиотеки устойчивых к одиночным сбоям ячеек (MG2RT) и поддерживают выполнение основной части протоколов межпроцессорных связей.

*AT7912E* – одинарный быстродействующий контроллер, обеспечивающий связь между интерфейсом SpaceWire и другими интерфейсами (см. рис. 5). Микросхема изготавливается на основе SEU-библиотеки радиационно-стойких ячеек MG2RT.

## МИКРОСХЕМЫ FPGA ДЛЯ КОСМИЧЕСКИХ СИСТЕМ

При проектировании космических систем с относительно небольшим количеством вентилях (Low gate count designs) существует тенденция к использованию микросхем FPGA вместо

ASIC. Пользуясь опытом в разработке элементов, не подверженных одиночным сбоям, компания Atmel успешно доработала свои коммерческие статические ОЗУ на основе перепрограммируемых FPGA для использования в жёстких условиях.

*AT17LV010-10DP* – последовательное ЭСППЗУ, позволяющее организовать простую в использовании и эффективную память для одной или нескольких микросхем FPGA. Особенности и некоторые параметры микросхемы:

- энергоэффективная технология КМОП (EEPROM Process);
- системное программирование через двухпроводную шину;
- простой интерфейс для ОЗУ FPGA;
- совместимость с приборами AT40K;
- возможность каскадирования для поддержки дополнительных конфигураций или для массивов высокой плотности;
- малая мощность потребления в режиме ожидания;
- долговечность  $5 \times 10^4$  циклов считывания, сохранность данных 10 лет;
- ни одного случайного срабатывания при пороге линейной передачи до 80 МэВ/мг/см<sup>2</sup>;
- испытания на общую дозу радиации 60 крад;
- диапазон рабочих температур  $-55...125^{\circ}\text{C}$ , напряжение питания 3...3,6 В;
- корпус FPDIL 28.

*AT40KEL040* – последовательное ЭСППЗУ для организации простой и эффективной памяти для одной или нескольких микросхем FPGA (см. рис. 6). *AT69170E* – ЭСППЗУ с организацией 4 М×1 бит для FPGA.

*ATF280* – статическое ОЗУ на основе FPGA для космических систем. Изготавливается по КМОП-технологии Atmel AT58KRHA с нормами 0,18 мкм (см. рис. 7). Структурная схема ИС приведена на рисунке 8, на рисунке 9 показана плата отладки на базе ATF280.

## МИКРОСХЕМЫ ПАМЯТИ

*AT28C010-12K* – параллельное ЭСППЗУ 1 Мбит (128К×8).

*AT60142F/FT* – маломощное КМОП статическое ОЗУ 512К×8.

*AT60142H/HT* – усовершенствованное маломощное статическое ОЗУ 512К×8.

*AT65609ENV* – маломощное КМОП статическое ОЗУ 128К×8.

*AT55609ENHW* – маломощное КМОП статическое ОЗУ 8К×8.

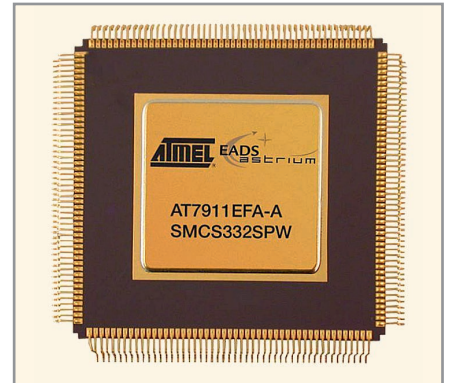


Рис. 4. Внешний вид микросхемы AT7911EFA

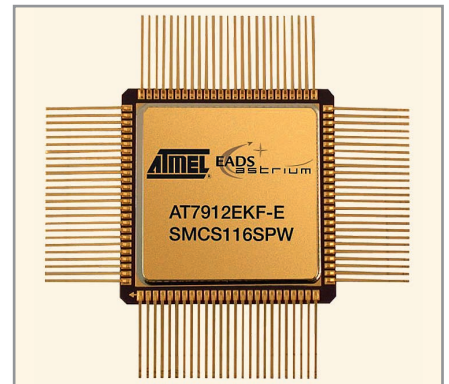


Рис. 5. Внешний вид микросхемы AT7912EKF



Рис. 6. Внешний вид микросхемы AT40KFL

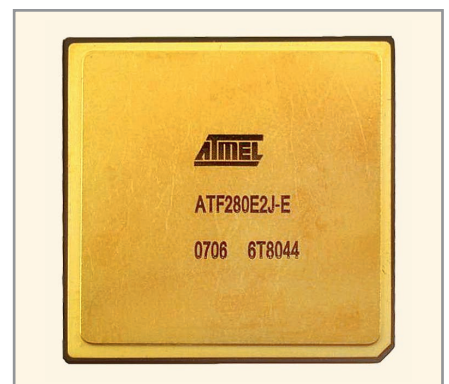


Рис. 7. Внешний вид микросхемы ATF280E

*AT68166F/FT* – мультикристальный модуль статического ОЗУ с напряжением питания 3,3 В/5 В.

*AT68166H/HT* – усовершенствованный мультикристальный модуль статического ОЗУ.

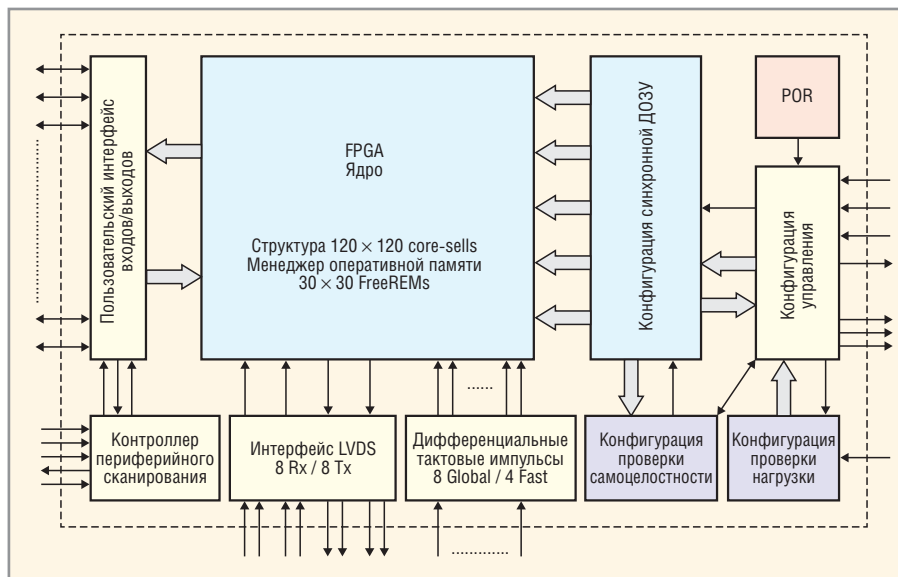


Рис. 8. Структура микросхемы ATF280E

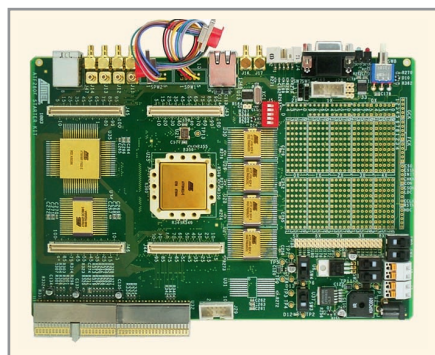


Рис. 9. Плата отладки на базе ATF280E



Рис. 10. Внешний вид микросхемы ATF697E

AT69170E – ЭСППЗУ для FPGA объемом 4 Мбит.

### МИКРОПРОЦЕССОРЫ

Последние 15 лет компания Atmel последовательно придерживалась микропроцессоров, основанных на архитектуре SPARK. Версия Sparc V8-AT697 была разработана при поддержке Европейского космического агентства, что свидетельствует о растущем спросе

на микропроцессоры для бортовых компьютеров.

AT697E – высокопроизводительный 32-разрядный встраиваемый RISC-процессор высокой степени интеграции, выполненный на базе архитектуры SPARK V8 (см. рис. 10). Процессор основан на отказоустойчивой модели LEON 2 Европейского космического агентства. При выполнении большинства инструкций за один такт, произво-

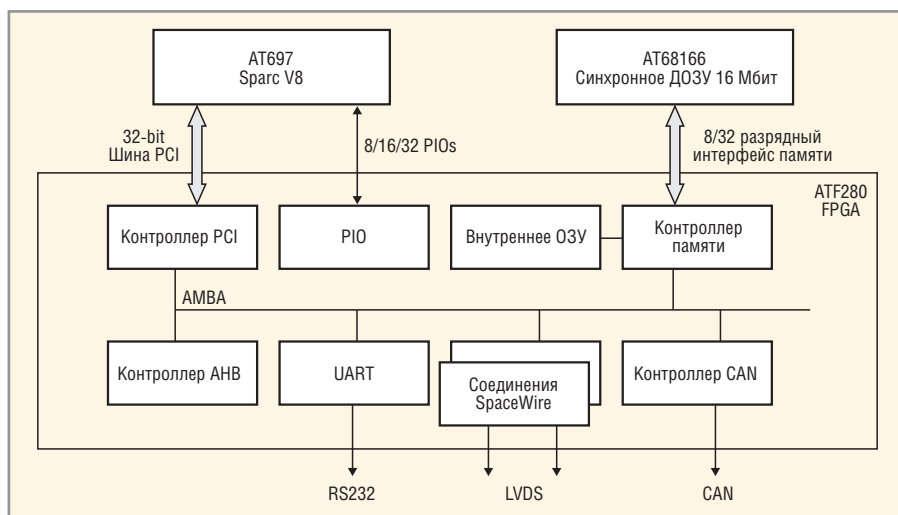


Рис. 11. Структурная схема применения микросхем ATF280, AT697, AT68166

дительность процессора приближается к 1 MIPS/МГц. Микропроцессор предназначен для использования в качестве компонента компьютеров для бортовых приложений реального времени. Он предоставляет современные функциональные возможности и обеспечивает высокую для космической техники производительность. Для построения законченного бортового компьютера к микропроцессору необходимо подключить внешнюю память и необходимые периферийные устройства (см. структурную схему на рисунке 11). Основные параметры микропроцессора:

- расширенная архитектура включает стандартную внутреннюю шину Amba Bus для построения системы на кристалле, пятиступенчатую конвейерную организацию; 32 Кбит ассоциативной четырёхходовой кэш-памяти инструкций; 16 Кбит ассоциативной двухходовой кэш-памяти данных;
- периферия на кристалле включает интерфейсы памяти PROM, SRAM, SDRAM, два 24-разрядных таймера, сторожевой таймер, два восьмиразрядных UART; контроллер прерываний с четырьмя внешними программируемыми входами; 32 параллельных интерфейса ввода/вывода; интерфейс PCI 2.2 (33 МГц); интегрированный 64/32-разрядный модуль операций с плавающей точкой по IEEE 754;
- высокая отказоустойчивость за счёт применения полного тройного резервирования (TMR), обнаружения и исправления ошибок (EDAC), проверки чётности (Parity Protection);
- отладочное и испытательное оборудование включает интерфейс JTAG по IEEE 1149.1, внутрисхемный эмулятор (DSU, Debug Support Unit), четыре точки наблюдения (Four Hardware Watchpoint);
- 8-, 16- и 32-разрядные интерфейсы boot-PROM (флэш) с возможностью организации EDAC;
- диапазоны рабочих температур и напряжений питания –55...+125°C и 3,3 ± 0,3 В В для ввода/вывода, 1,8 ± 0,15 В для ядра;
- тактовая частота до 100 МГц при мощности потребления до 1 Вт;
- производительность 86 MIPS (Dhrystone 2.1), 23 MFLOPS (Whetstone);
- общая доза радиации до 60 крад (Si); SEU-поток ошибок менее чем

$1 \times 10^{-5}$  ошибок/прибор/в день  
(1 E-5 error/device/day);

- ни одного случайного срабатывания при пороге линейной передачи до 70 МэВ/мк/см<sup>2</sup>;
- корпуса MCGA-349 (9g) и MQFP-256;
- отладочные средства включают AT697 Evaluation Board, AT697E Sample.

Особенности микропроцессора AT697F (отличия от AT697E):

- общая доза радиации до 300 крад;
- отладочные средства AT697F.

AT7913E – контроллер терминалов дистанционного управления для телекоммуникационных сетей SpaceWire (см. рис. 12). Микросхема представляет собой систему на кристалле, выполняющую задачи ядра LEON2-FT SPARC V8 совместно с MEIKO FPU (стандарт IEEE-754). Такая архитектура позволяет эффективно выполнять обработку данных на уровне платформы и мощную обработку данных на уровне полезной нагрузки (payload level). Она включает в себя интерфейсы CAN и SpaceWire для надёжной скоростной передачи информации от сетей датчиков, встроенный микропроцессор, CAN-контроллер, АЦП/ЦАП, стандартные интерфейсы и ресурсы (UART, таймеры, устройства ввода/вывода). Другие параметры микросхемы:

- 4 Кбит кэш-памяти инструкций, 4 Кбит кэш-памяти данных;
- контроллер прерываний;
- интерфейсы ОЗУ, GPIO, FIFO, JTAG;
- две двунаправленные линии SpaceWire с поддержкой RMAP, полнодуплексные коммуникации (от 1,25 до 200 Мбит/с в каждом направлении);
- диапазон рабочих напряжений питания и температур 1,65...1,95 В (ядро), 3...3,6 В (ввод/вывод), -55...125°C;
- потребляемая мощность 1 Вт при  $f_{\text{такт}} = 50$  МГц;
- общая доза радиации до 300 крад (Si) в соответствии со стандартом MIL-STD883, Test Method 1019;
- ни одного случайного срабатывания при пороге линейной передачи до 80 МэВ/мг/см<sup>2</sup>;
- размещение в корпусах MCGA, MLGA (349 выводов), CQFP (352 вывода).

Микросхема TSC695F – высокопроизводительный 32-разрядный встраиваемый RISC-процессор высокой степени интеграции (архитектура SPARC V7). Разработан при поддержке Европейского космического агентства по КМОП-технологии с нормами 0,5 мкм и предназначен для встра-

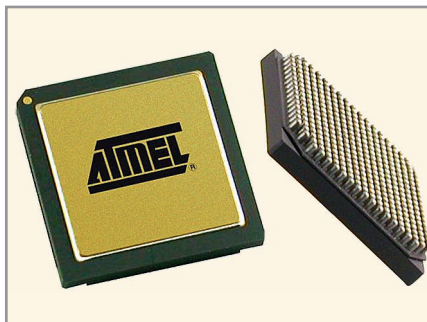


Рис. 12. Внешний вид микросхем AT913E

иваемых приложений космических систем. Основные параметры микропроцессора:

- генератор и контроллер чётности и EDAC, арбитр ПДП, таймеры (GPT, RTCT, WDT); контроллер прерываний (пять внешних входов);
  - интерфейс памяти, GPI, сдвоенный UART, ОЗУ с оптимизацией скорости кода; 8- или 40-разрядный загрузочный флэш-интерфейс;
  - тестовый порт доступа (TAP, Test Access Port) по IEEE 1149.1;
  - производительность 20 MIPS/5 MFlops (двойная точность) при  $f_{\text{сист}} = 25$  МГц;
  - диапазон напряжений питания и рабочих температур 4,5...5,5 В и -55...125°C;
  - общая доза радиации до 300 крад (Si) в соответствии со стандартом MIL STD 883, Test Method 1019;
  - ни одного случайного срабатывания и защёлкивания при пороге линейной передачи до 80 МэВ/мг/см<sup>2</sup>;
  - градации качества ESCC/9512/003 и QML-Q или V/5962-00540;
  - корпус MQFPF 256, технология безэлектродной сварки золотосодержащим сплавом.
- Микросхема TSC695FL (основные отличия от TSC695F):
- производительность 12 MIPS/3 MFlops при  $f_{\text{сист}} = 15$  МГц;
  - напряжение питания 3,15...3,45 В.

#### ЛИТЕРАТУРА

1. [http://www.edn.com/article/470298-Cosmic\\_radiation\\_comes\\_to\\_ASIC\\_and\\_SOC\\_de\\_sign.php](http://www.edn.com/article/470298-Cosmic_radiation_comes_to_ASIC_and_SOC_de_sign.php).
2. Mayer D.C., Laco R.C. Designing Integrated Circuits to Withstand Space Radiation. Vol. 4, № 2. Crosslink. <http://www.aerospace.org/wp-content/uploads/crosslink/CrosslinkV4N2.pdf>.
3. <http://www.eetimes.com/electronics-products/fpga-pld-products/4078581/Radiation-tolerant-FPGA-density-climbs-to-four-million-gates>.
4. [http://www.atmel.com/products/other/space\\_rad\\_hard\\_ics/default.aspx](http://www.atmel.com/products/other/space_rad_hard_ics/default.aspx).

Messe München  
International

мир нуждается  
в инновативных  
электронных  
решениях.  
здесь вы можете  
с ними  
ознакомиться.

Реклама

electronica 2012

inside tomorrow

25-я ведущая всемирная выставка компонентов, систем и технологий электронной промышленности  
Messe München  
13–16 ноября 2012 г.  
[www.electronica.de](http://www.electronica.de)

Контактное лицо в России:  
г-жа Лариса Коваленко  
тел. 495 697 1670, 697 1672  
[info@messe-muenchen.ru](mailto:info@messe-muenchen.ru)

# Свобода инноваций и интеллект в безграничном мире встраиваемых компьютеров

Александр Ковалёв, Сергей Руденко (Москва)

Статья рассказывает об основных направлениях развития стандарта COM Express для рынка встраиваемых компьютеров на базе процессоров x86, а также о новом открытом стандарте Ultra-Low Power Computer-On-Modules (ULP-COM) с поддержкой архитектуры ARM.

Основными преимуществами технологии «компьютеров на модуле» (Computer-On-Module) для разработчиков встраиваемых компьютерных систем являются возможность ускоренного вывода продуктов на рынок, широкий диапазон функциональных возможностей, в том числе улучшенный контроль над механическими характеристиками продукции, обилие поддерживаемых коммуникационных технологий и стандартов, снижение затрат и устранение некоторых факторов риска при разработке продукции. Все эти достоинства в полной мере относятся к сегодняшнему поколению «компьютеров на модуле», сочетаясь с новым уровнем вычислительной производительности и энергоэффективности современных микропроцессоров и поддержкой высокоскоростных последовательных интерфейсов.

К настоящему времени опыт применения «компьютеров на модуле» насчитывает более десяти лет. Как показывают маркетинговые исследования, масштабы этого применения расширяются и, по сравнению с аналогичными решениями, претендующими на те же рыночные ниши (в частности, одноплатные и стековые системы

стандарта PC/104), популярность «компьютеров на модуле» сейчас не только выше, но и растёт быстрее. Согласно недавнему прогнозу VDC Research, мировой рынок «компьютеров на модуле» к 2015 г. должен вырасти до 883 млн. долл. США (см. рис. 1), а с учётом поставок серийно выпускаемых готовых плат-носителей общий объём рынка COM-продуктов составит почти 1,1 млрд. долл.

Среди известных вариаций «компьютеров на модуле» наибольшим успехом пользуются изделия стандарта COM Express, который, по мнению специалистов, сейчас является локомотивом индустрии COM. Первая версия базовой спецификации COM.0 была утверждена в 2005 г. Открытый международный стандарт, каковым является COM Express, подразумевает, прежде всего, широкий рынок совместимых продуктов различных производителей, т.е. свободу выбора.

Не менее важна и свобода воплощения новаторских идей. Развитие стандарта модульных решений обеспечивает поддержку самых передовых вычислительных и коммуникационных технологий, в то время как основные силы разработчиков могут быть сосредоточены на решении прикладных задач. Методология ускоренного проектирования с использованием «компьютеров на модуле» позволяет создавать компактные и надёжные встраиваемые системы для различных приложений, включая разнообразные портативные и мобильные устройства, медицинское оборудование, игровые автоматы, оборудование для АСУ ТП, проекты оборонного назначения и т.д.

К настоящему моменту оформилась тенденция наращивания интеллектуальных возможностей систем на основе «компьютеров на модуле» и, в част-

ности, расширения объёмов их применения в составе решений типа M2M (Machine-To-Machine), воплощающих концепцию «Интернета вещей» (Internet of Things). Если опираться на характеристики современных встраиваемых процессоров и планы их разработчиков (в частности, Intel), то можно предположить, что эта тенденция продолжится и в дальнейшем. Ниже мы расскажем о современных средствах интеграции новаторских идей и интеллектуальных функций во встраиваемые решения на базе «компьютеров на модуле».

## ОТКРЫТЫЙ СТАНДАРТ – КЛЮЧЕВОЙ ФАКТОР УСПЕХА

Для многих разработчиков встраиваемых систем одной из наиболее привлекательных черт архитектуры «компьютеров на модуле» является возможность сфокусировать инженерные ресурсы на выполнении основных задач, не беспокоясь о поддержке новых процессоров и технологий ввода-вывода. Как это реализуется на практике, можно проследить на примере эволюции стандартных спецификаций COM Express.

Напомним, что появлению этого стандарта предшествовала разработка спецификации ETX, определившей параметры модулей, реализуемых на базе x86-совместимых процессоров и обладающих габаритами 95 × 114 мм и поддержкой параллельных шин ISA и PCI. Спецификация была представлена компанией JUMPtec в 2000 г. и быстро завоевала популярность у производителей модулей и разработчиков готовых систем.

В 2002 г. компания JUMPtec вошла в холдинг Kontron, а уже в 2003 г. на волне успеха стандарта ETX была выпущена новая открытая спецификация – ETXexpress. Именно стандарт ETXexpress был взят за основу при выработке версии 1.0 спецификации COM.0 (COM Express) в рамках консорциума PICMG. В разработке этой спецификации, помимо Kontron, также принимали участие корпорации Intel и Radisys.

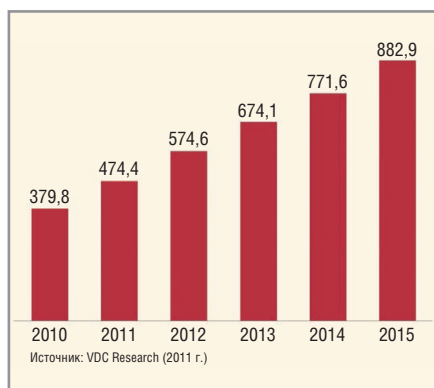


Рис. 1. Мировой рынок модулей COM в 2010-2015 гг. (в млн. долл. США)

Стандарт COM Express основан на последовательной шине PCI Express. Как следствие, модули этого стандарта обладают более высокой производительностью и обеспечивают лучшую масштабируемость. В версии 1.0 спецификации COM.0, принятой в июле 2005 г., были определены пять типов модулей в соответствии с вариантами их подключения к базовым платам (при помощи 220-контактных разъёмов в одиночной или парной конфигурации) и два форм-фактора – basic (с габаритами 95 × 125 мм) и extended (110 × 155 мм).

В августе 2010 г. была выпущена следующая версия стандарта COM.0 с порядковым номером 2.0. Среди её новшеств следует отметить расширение возможностей высокопроизводительной обработки графических данных и поддержку следующего поколения высокоскоростных последовательных шин (таких как USB 3.0). Кроме того, в этом выпуске стандарта появились форм-фактор compact с габаритами 95 × 95 мм (ранее он был введён в обиход компанией Kontron под названием microETXexpress) и ещё два типа модулей, Type 6 и Type 10, которые по сути являются производными от Type 2 и Type 1 – наиболее популярных вариантов реализации архитектуры COM Express в соответствии с версией 1.0 спецификации COM.0.

Модули COM Express Type 6, аналогично Type 2, для подключения к базовым платам используют два высокоплотных низкопрофильных разъёма, но с иным назначением контактов. Самое важное отличие Type 6 от Type 2 заключается в наличии дополнительных портов цифровых дисплейных интерфейсов (SDVO, HDMI и Display Port) с возможностью вывода одновременно на несколько мониторов, что не только предоставляет разработчику свободу выбора, но и обеспечивает максимальную графическую производительность и снижение стоимости создаваемых систем. Кроме того, в Type 6 отсутствует поддержка шин PCI и IDE, а освободившиеся контакты можно использовать для реализации высокоскоростных последовательных интерфейсов (например, USB 3.0).

Другой тип модулей, появившийся в обновлённом варианте стандарта, предназначен для малогабаритных систем и предполагает использование процессоров со сверхнизким тепловыделением (типа Intel Atom). Специа-



### Встраиваемые платформы на Intel Core i3/i5/i7 второго поколения (Sandy Bridge) фундаментально расширяют возможности и сокращают затраты при разработке перспективных проектов

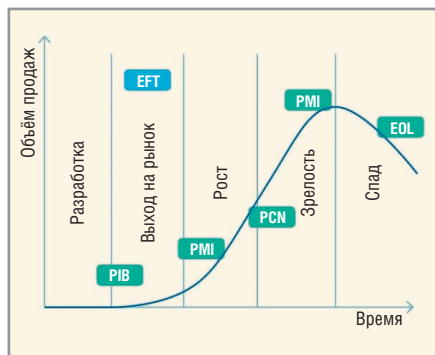
- Энергоэффективность. Непревзойденная вычислительная мощность
- Передовые технологии: эффективная обработка векторных данных AVX, 1/10 GB Ethernet, PCI Express Gen2, SATA III, USB 3.0, HD-графика и звук
- Исполнение: 0 +60C и -40 +85C, MTBF – от 150 000 часов
- Поддержка ОС: Windows/WEmbedded, Linux, LynxOS, VxWorks, QNX и др.
- Длительный жизненный цикл до 7 и более лет
- Гарантия: от 2 до 5 лет
- Соответствие современным открытым стандартам и предыдущим поколениям платформ
- Низкие цены
- Профессиональная инженерная поддержка «РТСофт» и Kontron AG!

Подробнее: [www.rtssoft.ru/core2s](http://www.rtssoft.ru/core2s)

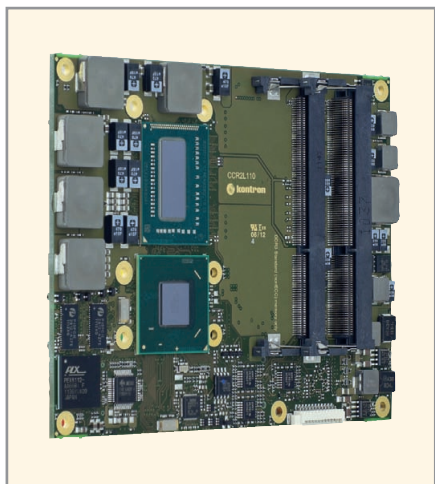
**Закажите тестдрайв!**  
**Готовые комплекты разработчиков**



Москва, Никитинская, 3, ЗАО «РТСофт»  
тел: (495) 976 1505 | факс: (495) 742 6829  
почта: rtssoft@rtssoft.ru | сайт: www.rtssoft.ru



**Рис. 2. Этапы жизненного цикла продуктов COM Express компании Kontron**



**Рис. 3. Модули Kontron COMe v1P# на базе процессоров третьего поколения Intel Core поддерживают одновременный вывод независимых видеопотоков на три дисплея**

листы называют COM Express Type 10 «братом-близнецом» Type 1. Модули обоих типов оснащаются одним 220-контактным разъёмом, при этом схемы назначения контактов совместимы между собой. Но следует соблюдать осторожность при переходе от Type 1 к Type 10, не забывая о том, что часть контактов, прежде использовавшихся в качестве портов SATA, в версии 2.0 стандарта COM.0 зарезервирована для других целей (в частности, для USB 3.0). Ещё одним новшеством Type 10 является возможность использовать цифровой дисплейный интерфейс (SDVO, DisplayPort или HDMI/DVI), заменивший собой дополнительный канал LVDS, а также выходы TV и VGA.

Огромный интерес к ультракомпактным форм-факторам и энергоэффективным процессорным архитектурам обусловил достаточно быстрый выход следующего обновления спецификации COM.0. В июне текущего года в рамках PICMG была ратифицирована версия этой спецификации под номером 2.1, дополнившая стандарт форм-фактором mini с размерами 55 × 84 мм

(ранее был предложен Kontron под названием nanoETXexpress) и шиной CAN (Controller Area Network) и оформившая поддержку USB 3.0. Кроме того, в новом варианте стандарта появились дополнительные возможности работы с графическими интерфейсами и расширился ряд поддерживаемых напряжений питания (4,75...20 В).

Обновление до версии 2.1 фактически превратило COM Express в единственный глобальный стандарт «компьютеров на модуле» на основе процессоров x86, охватывающий практически все популярные на сегодняшний день сферы применения данной методологии – от компактных систем с пониженным напряжением питания до высокопроизводительных решений. Действительно, позиции COM Express на рынке в настоящее время исключительно прочны. В особенности это касается сегмента высокопроизводительных решений, где процессорам Intel Core и AMD Fusion фактически нет альтернативы.

Вместе с тем, как показала выставка Embedded World в феврале этого года в Нюрнберге, стремительный рост популярности микросхем типа SoC (System-on-Chip) и, в частности, процессоров архитектуры ARM при проектировании энергоэффективных встраиваемых систем, не только является одной из ярко выраженных тенденций на рынке, но и поднимает вопрос стандартизации в данной области. В ходе выставки группа компаний во главе с Kontron, Adlink, Fortec и Greenbase представила предварительный вариант версии 1.0 открытой спецификации под рабочим наименованием ULP-COM (Ultra-Low Power Computer-On-Modules), который мы рассмотрим ниже.

### COM EXPRESS: УВЕРЕННОЕ ДВИЖЕНИЕ ВПЕРЕД

К настоящему времени на рынке модулей COM Express сложился устойчивый круг лидеров, среди которых чаще всего упоминаются такие компании, как Adlink, Advantech, Kontron и Radisys. Холдинг Kontron выделяется на общем фоне не только тем, что является родоначальником COM Express и некоторых других стандартов встраиваемых модульных решений, – его также называют в числе наиболее заметных участников процесса совершенствования стандартных спецификаций под эгидой PICMG, наряду с та-

кими гигантами ИТ-индустрии, как Cisco Systems, Fujitsu, IBM, Intel, NEC и Oracle. В одном из материалов на сайте VDC Research было подчёркнуто, что ключевой для Kontron сферой компетенции является опора на стандарты при разработке новаторских встраиваемых решений, характеризующихся многообразием вариантов промышленного применения.

Особенностью всех модулей COM Express, выпускаемых Kontron, является прозрачность их жизненного цикла (см. рис. 2) – обычно не менее 5–7 лет, – что может быть критически важным обстоятельством для проектов, рассчитанных на средне- и долгосрочную перспективу. Прозрачный жизненный цикл подразумевает, в частности, своевременное уведомление заказчиков и партнёров о важнейших изменениях в статусе продуктов – от доступности инженерных прототипов для тестирования и до последних дат заказа и отгрузки. Кроме того, «компьютеры на модуле» Kontron проходят лабораторное тестирование на электромагнитную совместимость в соответствии с европейским стандартом EN 55011.

Свобода инноваций на рынке встраиваемых систем тесно связана с поддержкой новейших поколений микропроцессоров. Для холдинга Kontron этот аспект является одним из важнейших. Характерный пример: в апреле нынешнего года состоялся официальный дебют третьего поколения процессоров Intel Core, а уже в начале июня компанией Kontron были представлены две новые серии модулей COM Express/basic на базе этих процессоров – COMe v1P2 (Type 2) и COMe v1P6 (Type 6) (см. рис. 3).

Модули COMe v1P# ориентированы на задачи, требующие высокой вычислительной производительности, и отличаются используемым процессором. Это может быть двух- или четырёхъядерный процессор семейства Intel Core i5-3000 или Core i7-3000 (в модификации для встраиваемых мобильных приложений) с тактовой частотой от 1,7 до 2,7 ГГц и тепловым пакетом от 17 до 45 Вт. Все модули двух представленных серий с процессорами Intel Core i5 или i7 выполнены с использованием набора микросхем Mobile Intel QM77 Express и допускают установку одного или двух модулей памяти SO-DIMM типа DDR3-1333 и DDR3-1600 суммарным объёмом до 16 Гб.

Графический контроллер Intel GMA HD4000, интегрированный с процессорными ядрами, поддерживает OpenGL 4.0, DirectX 11, OpenCL 1.1 и обеспечивает аппаратное декодирование видео Blu-ray 2.0, AVC/H.264, VC1 и WMV9. Все модули COMe bIP2 и COMe bIP6 позволяют реализовать одновременный вывод независимых видеопотоков на три дисплея. При этом поддерживаются три интерфейса DisplayPort (с помощью переходников можно использовать DVI и HDMI), в том числе, один eDP (вариант DisplayPort для встраиваемых приложений). При необходимости для вывода видеопотока можно задействовать порт SDVO, двухканальный интерфейс LVDS или VGA с разрешением до 2048 × 1536. Возможности представленных модулей по работе с дисковыми накопителями включают поддержку двух устройств SATA-3 (6 Гбит/с) и двух SATA-2 (3 Гбит/с). Модули с разъёмом Type 2 также позволяют использовать один дисковый накопитель с ATA-интерфейсом.

В несколько большей степени от типа модуля зависят варианты поддержки интерфейсов PCI, PCI Express и USB. Так, модули Type 2 позволяют использовать восемь портов USB 2.0, пять линий PCI Express 3.0 и шину PCI 2.3 (33 МГц). В модулях Type 6 присутствуют четыре порта USB 3.0, четыре USB 2.0 и семь линий PCI Express 3.0. Поддержка PCI отсутствует. Коммуникационная подсистема обоих модулей включает интерфейс Gigabit Ethernet. Во всех модулях COMe bIP2 и COMe bIP6 установлен криптопроцессор Infineon (TPM 1.2), обеспечена поддержка ACPI 3.0 и использованы твердотельные конденсаторы с танталовым анодом, обладающие повышенной надёжностью.

Программная поддержка продуктов серий COMe bIP2 и COMe bIP6 включает пакеты BSP (Board Support Package) для ОС семейства Windows (Windows XP, Windows Vista, Windows 7, Windows Embedded Standard 7, в перспективе – Windows 8), а также Linux и OCPB Vx-Works компании Wind River.

Среди других продуктов стандарта COM Express, предлагаемых в настоящее время компанией Kontron, выделяется серия модулей COMe mTT10 в форм-факторе mini. В моделях этой серии используются 45-нм процессоры Intel Atom серий E600 и E600T с тактовой частотой до 1,6 ГГц и тепловым пакетом от 3,3 до 4,5 Вт. Модули COMe

mTT10 выполнены с расположением выводов Type 10 и в модификации для промышленного применения рассчитаны на температуру окружающей среды –40...85°C. Обладая повышенной стойкостью к воздействию высоких и низких температур на уровне всей используемой компонентной базы, эти модули могут применяться в устройствах и решениях, ориентированных на жёсткие условия эксплуатации (в том числе, в различных вариациях M2M-архитектур), в оборонном комплексе, энергетике, системах промышленной автоматизации и т.д.

Российский партнёр Kontron, являясь частью экосистемы поддержки технологии COM Express, также вносит свой вклад в развитие и распространение идей и средств, позволяющих сократить цикл разработки и производства компактных, функциональных и высоконадёжных встраиваемых решений широкого назначения на основе стандарта COM.0. В частности, специалистами компании разработана ультракомпактная базовая платформа «Кена» (см. рис. 4), поддерживающая модули COM Express Type 2 и Type 6 в форм-факторах compact и basic.

Носитель «Кена» (150 × 25 × 48 мм) может использоваться в устройствах с активным и пассивным охлаждением. Функциональные характеристики платформы включают возможность установки 2,5-дюймового накопителя SATA, приёмника GPS с выходом на внешнюю антенну, а также разъёмов для SIM-карт и модулей расширения Mini PCI Express, с помощью которых может быть реализована поддержка различных технологий беспроводных коммуникаций (GSM, CDMA, GPRS, LTE, Wi-Fi и WiMAX). Для внешних подключений могут использоваться интерфейсы DisplayPort, USB 2.0 и 3.0, RS-232, Ethernet и т.д. По заказу возможна установка порта RS-485 и трёх дополнительных интерфейсов SATA. Для подачи электропитания может использоваться любой универсальный промышленный источник постоянного тока с напряжениями от 10,8 до 14,5 В.

Важно отметить, что носитель «Кена» может применяться и как самостоятельный продукт, и как инструментальная платформа для разработки новых решений. Конструкцию носителя можно быстро приспособить под конкретное приложение. По индивидуальным заказам обеспечиваются проектирование, производство и по-



Рис. 4. Носитель «Кена» имеет габариты 150 × 25 × 48 мм и может применяться в устройствах с активным и пассивным охлаждением

ставка корпусов, оптимизированных для установки носителей «Кена» и модулей COM Express. Варианты исполнения платформы включают поддержку температурного диапазона –40...85°C. Основными заказчиками «Кены» являются разработчики и OEM-производители интеллектуальных встраиваемых систем для цифровых систем оповещения и рекламы, АСУ ТП и розничной торговли, телекоммуникационного оборудования, приборостроения, транспорта и оборонного комплекса.

#### ULP-COM: КОМПАКТНОСТЬ И ЭНЕРГОЭФФЕКТИВНОСТЬ

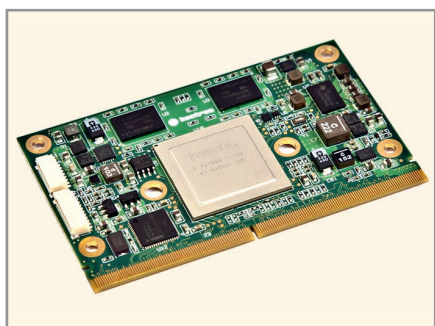
По мнению специалистов, открытый стандарт «компьютеров на модуле» на основе SoC-продуктов и процессоров архитектуры ARM является в настоящее время необходимым условием дальнейшего развития рынка встраиваемых систем. Поэтому появление спецификации под рабочим названием ULP-COM, поддержанной ведущими производителями модулей, является своевременным и важным шагом, укрепляющим фундамент нового рыночного сегмента и определяющим перспективы его развития.

В рамках выставки Embedded World 2012 было объявлено об учреждении отраслевой ассоциации SGET (Standardization Group for Embedded Technologies) и делегировании ей полномочий по доработке версии 1.0 спецификации ULP-COM. Основная цель этой группы, согласно опубликованным документам, заключается в том, чтобы работа над стандартами модульных решений для встраиваемых систем велась ускоренными темпами, т.е. с минимальным объёмом бюрократических процедур.

Сам стандарт ULP-COM отчасти находит истоки в COM Express, но есть и суще-



**Рис. 5. Рабочие прототипы модулей ULP-COM на основе ARM-процессоров Nvidia Tegra 3 и TI Sitara AM3874 демонстрировались компанией Kontron на выставке Embedded World 2012**



**Рис. 6. Модуль стандарта ULP-COM производства холдинга Kontron AG**

ственные отличия. Не следует забывать, что модули стандарта COM Express оптимизированы для использования процессоров x86. В свою очередь, архитектура ULP-COM рассчитана на сверхнизкое энергопотребление и мобильные приложения с автономным питанием. По сравнению с COM Express, модули ULP-COM обладают более скромными возможностями реализации соединений USB и PCI Express, в них также отсутствует поддержка технологии PEG (PCI Express Graphics) и шины LPC. В то же время в стандарте ULP-COM предусмотрены возможности работы с шиной SPI (Serial Peripheral Interface), интерфейсами цифровых камер и флэш-картами SDIO (Secure Digital I/O).

Спецификация ULP-COM 1.0 определяет два форм-фактора модулей – полноразмерный (82 × 80 мм) и укороченный (82 × 50 мм). Для подключения к платам-носителям выбран 314-контактный разъём открытого стандарта

MXM (Mobile PCI Express Module) версии 3.0. При этом используется собственный вариант схемы назначения контактов, отличающийся от спецификации MXM 3.0. В качестве дисплейных интерфейсов могут использоваться LVDS (18/24 бит), HDMI и DisplayPort (в том числе, eDP). Кроме того, поддерживаются ЖК-мониторы с параллельным RGB-интерфейсом (24 бит) и стандарт DSI (Display Serial Interface), относящийся к компетенции отраслевой ассоциации Mobile Industry Processor Interface (MIPI) Alliance.

Готовность ведущих производителей к серийному выпуску модулей ULP-COM была продемонстрирована ещё минувшей зимой в ходе выставки Embedded World 2012. Так, на стенде Kontron были представлены рабочие прототипы модулей ULP-COM на основе ARM-процессоров Nvidia Tegra 3 и TI Sitara AM3874 (см. рис. 5). Поставки этих модулей на рынок должны начаться во втором полугодии нынешнего года.

Процессор Tegra 3, выполненный по технологии 40 нм, содержит четыре вычислительных ядра ARM Cortex-A9 с рабочей частотой 1,3 ГГц и одно дополнительное ядро со сверхмалым напряжением питания, предназначенное для выполнения фоновых задач или воспроизведения медиафайлов в энергосберегающем режиме (тактовая частота 500 МГц при энергопотреблении менее 1 Вт). Кроме того, Tegra 3 включает 12-ядерный графический контроллер Nvidia GeForce, оптимизированный для систем с низким энергопотреблением, но при этом позволяющий просматривать видео в формате 1080p без существенного увеличения потребления. Это даёт возможность использовать модули ULP-COM на основе Tegra 3 (см. рис. 6) в таких суперсовременных приложениях, как цифровые системы оповещения и рекламы, работающие на солнечной энергии. Среди других возможных вариантов можно выделить измерительные системы и интеллектуальные системы видеонаблюдения.

Модули Kontron на основе процессора Sitara AM3874 компании Texas Instrument рассчитаны на эксплуатацию в диапазоне температур -40...85°C. Сам процессор представляет собой 45-нм SoC на ядре ARM Cortex-A8 (тактовая частота до 1 ГГц при энергопотреблении менее 2 Вт). Помимо вычислительного ядра, на кристалле

есть и другие компоненты. Типовым вариантом промышленного применения модулей ULP-COM на основе Sitara AM3874 являются автоматизированные системы контроля производственных линий.

Рыночная ниша для стандарта ULP-COM практически не пересекается с технологией COM Express, кроме, возможно, изделий COM Express mini на процессорах Intel Atom. Вместе с тем, следует отметить их функциональное сближение, что приводит к обострению конкуренции в сегменте ультракомпактных решений со сверхнизким энергопотреблением. Победителя определит время. Пока же холдингу Kontron и другим участникам группы SGET развитие открытых международных стандартов предоставляет возможность реализации собственных стратегий формирования и расширения глобальных экосистем поддержки модульных решений в перспективных рыночных нишах.

## ЗАКЛЮЧЕНИЕ

Пройдя за последние десять лет большой путь, индустрия «компьютеров на модуле» не намерена останавливаться в своём движении вперёд, локомотивом которого по-прежнему выступает международный стандарт COM Express. Развитие процессорных технологий обеспечивает выпуск миниатюрных SoC-продуктов с ещё более высокой степенью интеграции и сверхмалым энергопотреблением, что вызывает дальнейший рост популярности компактных форм-факторов (таких как ULP-COM). Неизбежным представляется и очередной скачок производительности «компьютеров на модуле» в конструктивах более крупных размеров.

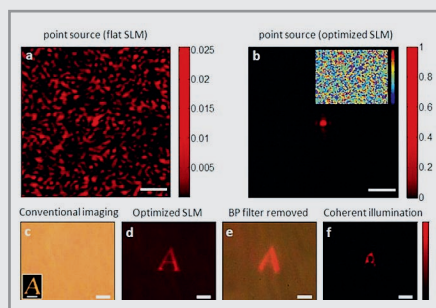
Бурное развитие технологии «компьютеров на модуле» открывает перед разработчиками встраиваемых решений, в том числе российскими, широчайшее поле для реализации новаторских идей и создания систем с качественно новым уровнем интеллектуальных возможностей. Это даёт основания для оптимизма в отношении перспектив данной технологии в нашей стране. Как показывает практика, отечественные инженеры практически молниеносно осваивают новейшие зарубежные технологии и создают на их основе конкурентоспособные продукты, ориентированные не только на внутренний, но и внешние рынки.



### Израильские учёные создали камеру, способную заглядывать за углы

Команда израильских учёных из Института Вейцмана разработала камеру, снимающую рассеянный свет и пропускающую его через устройство, именуемое пространственным модулятором света. Используя различные фазы каждой волны, камера способна извлекать относительно чёткие изображения того, что находится за углом или по другую сторону объекта.

Основным ограничителем, к сожалению, является сам рассеянный свет. Из-за него камера может работать только с предметами, пропускающими свет, – например, со льдом или кожей.



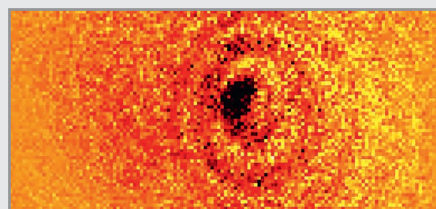
Исследователи заявляют: «Способность создавать изображения неоднородной среды невероятно ценна во многих сферах, варьирующихся от астрономических наблюдений в турбулентной атмосфере до создания микроскопических изображений плотных тканей». Учёные также добавили, что камеру можно использовать и в более приземлённых целях – для наблюдения за туманными пейзажами или для более чёткого отображения объектов во время ливней.

<http://news.softpedia.com/>

### Тень атома: прорыв к квантовым компьютерам

Австралийским учёным из университета Гриффита (Брисбен) удалось отследить тень, которую отбрасывают единичные атомы в ультрафиолетовом свете. Для этого они сконструировали специальную камеру, где атомы можно удерживать в пространстве довольно долгое время с помощью электромагнитной ловушки Пауля.

Учёные использовали атомы металла иттербия-174. Это тяжёлый металл, благода-



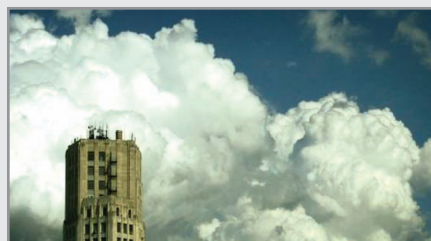
ры чему атом отбрасывает относительно большую тень. Перед помещением атома в ловушку он был охлаждён до температуры, близкой к абсолютному нулю. На атом был направлен луч ультрафиолетового лазера. С помощью фазовой линзы Френеля была получена уникальная фотография, где тёмное пятно и является тенью атома, облучённого ультрафиолетовым светом.

Полученная система способна сохранять стабильность в течение многих часов. Её практическое применение позволит существенно продвинуться в разработке квантовых компьютеров, где индивидуальные атомы будут использоваться для проведения вычислений. Кроме того, технология имеет огромный потенциал в биологических исследованиях.

<http://www.engadget.com/>

### Радар высокого разрешения обнаруживает капли дождя

Инженеры Научно-исследовательской лаборатории ВМФ США разработали доплеровский радар высокого разрешения, обнаруживающий миниатюрные гидрометеоры, в том числе капли дождя размером более 0,5 мм. Данное исследование позволит лучше понять устройство и поведение облаков, что в конечном итоге приведёт к более точным прогнозам погоды.



Доплеровский радар испускает сфокусированные микроволновые сигналы в направлении исследуемого объекта и улавливает их отражения. Анализируя полученный сигнал, изменения частоты микроволн в соответствии с эффектом Доплера, система измеряет скорость, с которой движется объект. Мощность радара составляет 3 МВт, ширина испускаемых им пучков микроволн составляет 0,22 градуса, что позволяет производить исследования участков облака объёмом до 14 кубометров на расстоянии до 2 км. В пределах этого объёма радар получает данные обо всех каплях дождя в указанной зоне.

Следует отметить, что существующая версия системы пока ещё далека от совершенства, капли размером более 0,5 мм обладают большой отражающей способностью, однако их концентрация в облаке относительно мала, стандартный диаметр

капель воды, составляющих облако, равняется 10...15 мкм. А дальнейшее увеличение разрешения доплеровского радара потребует более мощных вычислительных ресурсов для обработки поступающих данных.

<http://www.gizmag.com/>

### 60-Вт DC/DC-преобразователи с конвекционным охлаждением

Фирма XP Power представляет серию JCK60 DC/DC-преобразователей в металлическом корпусе, предназначенных для использования в телекоммуникационных, сетевых и промышленных приложениях. Их размеры 50,8 × 50,8 × 10,16 мм, а удельная мощность составляет 37,5 Вт/дюйм<sup>3</sup>. Преобразователям с конвекционным охлаждением для работы не требуется ни принудительное охлаждение, ни дополнительный радиатор или охлаждение через подложку.



Отдельные выходные устройства работают с входным диапазоном 2 : 1 и имеют схему отключения при понижении напряжения. Они предлагаются с номинальным постоянным напряжением или 24 В (18...36 В), или 48 В (36...75 В) и выдают на выходе постоянные напряжения 3,3; 5; 12 или 15 В. Возможна регулировка выходного напряжения с помощью триммера в диапазоне ±10%.

С использованием выводов для датчиков могут компенсироваться возникающие потери в проводах. Преобразователи имеют рабочий температурный диапазон –40...+85°C. Они способны выдавать полную мощность до +40°C без ухудшения параметров.

Все модели имеют прочность изоляции между входом и выходом и между входом или выходом и корпусом 1600 В постоянного напряжения. Преобразователи выполняют без применения внешних элементов требования предельной кривой А норм EN55022 для электромагнитных помех, как излучаемых, так и наводимых в проводах.

<http://www.xppower.com/>

# Современные средства регистрации данных в ручных цифровых мультиметрах

Си Юнг Чан (Малайзия)

Мультиметры предлагают различные способы регистрации данных для разных приложений. Понимание процесса регистрации данных позволяет с максимальной эффективностью использовать ручные цифровые мультиметры для обнаружения возможных неполадок. Данная статья поясняет способы применения и описывает преимущества отдельных методов регистрации данных, применяемых в различных мультиметрах.

## ВВЕДЕНИЕ

Согласно статье «Новый взгляд на возможности рынка промышленной электроники», опубликованной компанией IPC Market Research, общий объём товаров на рынке промышленной электроники составил в 2007 г. 174 млрд. долл. В некоторых отраслях промышленности, таких как производство электроэнергии, ожидаемый рост составляет 15% в связи с более широким использованием источников возобновляемой энергии. Рост производства электронного оборудования в промышленных и электроэнергетических системах приводит к усложнению обслуживания и диагностики, порождая потребность в повышении квалификации инженеров и совершенствовании ручных контрольно-измерительных приборов. Усложнение задач способствовало развитию ручных цифровых мультиметров. Всё больше и больше мультиметров оснащаются функциями, свойственными высококлассным настольным приборам. Одной из таких функций является регистрация данных для последующего анализа. Разные мультиметры предлагают различные функции регистрации. Правильный выбор функции регистрации в цифровом мультиметре может непосредственно повлиять на возможность выполнения работы, её эффективность и безопасность. Данная статья поясняет способы применения и описывает преимущества методов регистрации данных, применяемых в различных мультиметрах.

## УДЕРЖАНИЕ ДАННЫХ

Простейшей формой регистрации данных в большинстве ручных цифровых мультиметров является функция «Удержание» (Hold). Эта функция

сохраняет в энергозависимой памяти единственное измеренное значение, которое пропадает при выключении питания или выборе другой функции. Функция «Удержание» очень полезна в тех случаях, когда результат измерения надо посмотреть позже, или записать, или обсудить. Кроме того, «Удержание» используется в тех случаях, когда измерения выполняются в неблагоприятных условиях (например, в условиях высокой температуры или высокой влажности) или когда дисплей мультиметра расположен под неудобным для считывания углом.

Более совершенные цифровые мультиметры предлагают улучшенные возможности функции «Удержание», такие как «Удержание по запуску» (Trig-Hold) и «Автоматическое удержание» (Auto-Hold), которые в некоторых случаях повышают эффективность работы. «Удержание по запуску» оптимизирует типичное удержание одного измеренного значения для повторяющегося удержания. Существует множество ситуаций, в которых инженер/техник хотел бы зафиксировать показания и обновлять их при изменении некоторых условий. В режиме «Удержание по запуску» для обновления показаний кнопка Hold нажимается один раз, а не дважды (первое нажатие – удержание, второе нажатие – возврат в обычный режим).

В тех случаях, когда инженеру/технику нужно зафиксировать показания автоматически, без нажатия кнопки при изменении входного сигнала, идеально подойдёт функция «Автоматическое удержание». Например, при измерении цепей, находящихся под высоким напряжением, где главным условием является безопасность, элек-

трик должен держать пробники в разных руках и фокусировать взгляд на контрольных точках, чтобы не допустить случайного замыкания. В режиме «Автоматическое удержание», когда входной сигнал изменяется по сравнению с прежним удерживаемым значением и стабилизируется на другом значении, мультиметр автоматически запоминает новые показания и подаёт звуковой сигнал. Это значит, что функция «Автоматическое удержание» сохраняет показания лишь тогда, когда входной сигнал изменяет значение на некоторую определённую величину и стабилизируется.

Другой инновационной возможностью удержания данных является функция «Удержание и регистрация» (Hold-Log). В отличие от обычной функции удержания, она позволяет удерживать не одно показание, а несколько. Результаты измерений можно вызвать позже до тех пор, пока прибор не будет выключен. Эта функция удобна в тех случаях, когда электрик пытается измерить несколько напряжений, стоя на стремянке. Функция «Удержание и регистрация» позволит ему без риска и с удобством вызвать сохранённые данные, спустившись на пол.

## РУЧНАЯ РЕГИСТРАЦИЯ

Удерживаемое значение сохраняется в энергозависимой памяти, которая используется для каждого следующего значения. Таким образом, при выключении питания, при смене режима или вида измерений данные будут потеряны. Если требуется постоянное хранение данных, необходима ручная регистрация. В режиме ручной регистрации результаты измерений сохраняются в энергонезависимой памяти и остаются там даже после выключения питания или смены режима измерений. Как правило, счётчик ячеек памяти ручной регистрации (например, отображаемый на дисплее адрес ячейки) увеличивается на 1 при каждом событии ручной регистрации.

Маркетинговые исследования выявили необходимость функции ручной регистрации в цифровых мультиметрах, способной заменить запи-

си на бумаге. Например, инженер, обслуживающий станок для изготовления кабельных жгутов, должен измерить и сравнить напряжения в разных контрольных точках для определения оптимального режима работы станка, но у него не оказалось с собой ручки и бумаги. В такой ситуации регистрация данных становится незаменимой.

### ИНТЕРВАЛЬНАЯ РЕГИСТРАЦИЯ

Интервальная регистрация чрезвычайно полезна для мониторинга и отслеживания тенденций. Именно такой тип регистрации используется обычно для диагностики неперiodически проявляющихся неисправностей. Мониторинг и отслеживание тенденций позволяет понять суть таких проблем. Например, инженер-метролог может в течение некоторого времени наблюдать токовый выход с диапазоном 4...20 мА, чтобы определить причину дрейфа. Поскольку регистрация данных выполняется автоматически, во время регистрации он может заняться другими делами в другом месте. Это исключает простои и тем самым повышает эффективность.

Интервал регистрации обычно выбирается в диапазоне от 1 с до 99 мин. В зависимости от объёма внутренней энергонезависимой памяти и срока службы батареи мультиметра, период регистрации может длиться от нескольких секунд до недели и более.

Отдельные уникальные мультиметры имеют возможность безопасного подключения к ПК через переходной кабель ИК-на-USB. Некоторые изготовители предлагают бесплатное программное обеспечение для регистрации данных, которое расширяет возможности интервальной регистрации, используя вычислительную мощность и «неограниченную» память компьютера (рис. 1). Некоторые новые функции позволяют добавлять дату и метки времени, предлагая табличное и графическое представление данных с возможностью экспорта в Microsoft Excel и другие табличные процессоры для дальнейшего анализа и документирования, причём всё это делается на большом удобном дисплее с помощью мыши и клавиатуры.

### РЕГИСТРАЦИЯ СОБЫТИЙ

Регистрация событий ориентирована на удовлетворение растущих потребностей производственных инже-

неров в отладке и обслуживании сложных систем. Функция регистрации событий позволяет автоматически сохранять во внутренней энергонезависимой памяти мультиметра такие события, как максимальное, минимальное, пиковое или удерживаемое значение.

Как уже говорилось, функции удержания сохраняют данные в энергонезависимой памяти. Функция «Удержание-Регистрация» событий добавляет возможность сохранения данных в энергонезависимой памяти мультиметра. Это особенно полезно при периодическом выполнении большого числа измерений. Классическим примером такой ситуации является тестирование аккумуляторных батарей источника бесперебойного питания (ИБП). Для определения состояния батареи во время цикла заряда/разряда напряжение каждой батареи должно измеряться ежедневно в течение 10 ч. В мощных промышленных ИБП число батарей может достигать до 300 и более. Ручная регистрация или «Удержание-Регистрация» событий могут успешно заменить в такой ситуации запись на бумаге, которая подвержена ошибкам и отнимает много времени. Зарегистрированные данные можно затем перенести в ПК для составления отчётов и дальнейшего анализа.

Основное отличие функции определения максимального/минимального значения (Max/Min) от функции определения пикового значения (Peak) заключается в скорости. Скорость функции Max/Min совпадает с обычной скоростью измерения и, следовательно, имеет погрешность не больше, чем в обычном режиме измерения мультиметра. В зависимости от мультиметра, функция Peak может обнаруживать изменения сигнала длительностью от 250 мкс. События появления максимального/минимального или пикового значения тоже могут регистрироваться во внутренней памяти мультиметра с помощью функции регистрации событий. Обычно функции Max/Min и Peak показывают только последние события, тогда как функция регистрации Max/Min и Peak записывает все события по мере их появления (рис. 2). Это позволяет строить профили или тенденции перемежающихся или переходных неисправностей, ускоряя решение проблемы.



Рис. 1. Регистрация данных на ПК с помощью бесплатной программы регистрации данных Agilent, HNDMM на органических светодиодах Agilent U1253B и кабеля ИК-на-USB U1173A

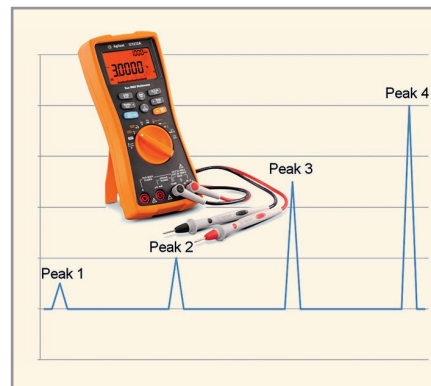


Рис. 2. Функция определения пикового значения покажет только Peak 4, тогда как функция регистрации событий мультиметра Agilent U1272A зарегистрирует все пиковые значения во внутренней памяти



Рис. 3. Беспроводной мониторинг электрического тока на промышленном предприятии с помощью планшета с ОС Android, промышленного мультиметра Agilent U1273A с индикатором на органических светодиодах, адаптера ИК-Bluetooth Agilent U1177A и ПО Agilent Mobile Logger (доступно бесплатно через магазин Google Play)

### РЕГИСТРАЦИЯ ДАННЫХ СТАНОВИТСЯ БЕСПРОВОДНОЙ

Диагностика в сложных промышленных системах дополнительно усложняется, если необходимо одновременно выполнять несколько измерений в разных местах, контролируя их из одной диспетчерской. Это становится возможным за счёт применения ручного цифрового мультиметра со встроенным модулем беспроводной связи. При использовании открытых стандар-

Регистрация данных в ручных цифровых мультиметрах Agilent

Регистрация данных		U1233A	U1242B	U1272A	U1253B
Удержание	Удержание по запуску	Да	Удержание	Да	Да
	Автоматическое удержание	Да	Да <sup>1</sup>	Да	Да <sup>1</sup>
	Удержание и регистрация	10 значений	Нет	Нет	Нет
Ручная регистрация		10 значений	100 значений	100 значений	100 значений
Интервальная регистрация		Нет	200 значений	10 000 значений	1000 значений
Регистрация событий		Нет	Нет	10 000 значений <sup>2</sup>	Нет
Интерфейсы <sup>3</sup>		Да	Да <sup>4</sup>	Да	Да
Bluetooth		Да <sup>5</sup>	Да <sup>4, 5</sup>	Да <sup>5</sup>	Да <sup>5</sup>

<sup>1</sup> Доступно через настройку; <sup>2</sup> общая память с интервальной регистрацией; <sup>3</sup> с опциональным кабелем ИК-на-USB (U1173A); <sup>4</sup> с опциональным держателем (U1179A); <sup>5</sup> с опциональным адаптером (U1177A)

тов беспроводной связи, таких как Bluetooth, недорогая дистанционная регистрация данных может с удобством выполняться с помощью распространённых портативных устройств, таких как ноутбуки, планшеты, и смарт-

фоны (рис. 3). Помимо роста эффективности, беспроводная дистанционная регистрация данных существенно повышает безопасность и комфортность при выполнении измерений в опасных или неудобных местах, кото-

рые часто встречаются в промышленных установках.

**ЗАКЛЮЧЕНИЕ**

Современные мультиметры предлагают всевозможные способы регистрации данных для различных приложений по разной цене. Понимание работы функций регистрации данных позволяет с максимальной эффективностью использовать ручные цифровые мультиметры для безопасного выявления проблем.

Компания Agilent Technologies предлагает широкий выбор функционально насыщенных ручных цифровых мультиметров по доступной цене. В таблице приведены функции регистрации данных разных ручных цифровых мультиметров компании Agilent.



**Новости мира News of the World Новости мира**

**Компания XP Power открыла современное экологическое производство во Вьетнаме**

Компания XP Power объявила об открытии нового производственного здания в Хошимине (Вьетнам). Завод является современным предприятием по производству источников питания, отвечающим высоким экологическим требованиям, и первым зданием во Вьетнаме, получившим сертификат Building Construction Authority's Green Mark Gold Plus для зданий в тропическом климате. Производство отличается рациональным и эффективным использованием энергии, полностью изолированная конструкция здания включает экологически чистое стекло для исключения перегрева за счёт солнечного тепла, низкоэнергетическое освещение, эффективную систему кондиционирования воздуха, применение солнечных батарей, сбор дождевой воды для использования в здании и оросительных системах. Все экологические параметры контролируются единой системой управления зданием.

Политика компании XP Power в отношении к окружающей среде также находит отражение в выпускаемой ей продукции. Вы-



сокоэффективные источники питания XP Power со значением КПД до 95% характеризуются низким уровнем потребления энергии в режиме ожидания (standby), что позволяет уменьшить потери энергии, когда система находится в выключенном состоянии. XP Power является единственным производителем источников питания, состоящим в Electronic Industry Citizen Coalition (EICC) – организации, поддерживающей высочайшие стандарты не только в сфере экологии, но и в организации и охране труда, в безопасности производства и деловой этике.

**www.prosoft.ru**  
**Тел.: (495) 234-0636**

**Цены на NAND-чипы поползли вверх**

Многие производители за последние несколько месяцев сократили выпуск микросхем флэш-памяти типа NAND. Этот шаг позволил стабилизировать ситуацию в отрасли. Как сообщают источники, контрактные цены на NAND-чипы выросли, несмотря на то что спрос по-прежнему остаётся вялым.

NAND-чипы с трёхуровневыми ячейками (TLC) используются, в основном, в картах памяти и флэш-брелоках. Спрос на эти продукты пока очень низкий. А вот MLC-микросхемы, применяемые в смартфонах и планшетных компьютерах, пользуются высокой популярностью. Ожидается, что в период с августа по сентябрь на эти чипы будет пиковый спрос, так как начнётся производство множества новых телефонов и других мобильных устройств.

Что касается SSD-накопителей, то на эти устройства также наблюдается высокий спрос. Падение цен на флэш-микросхемы ранее в этом году позволило сделать флэш-накопители более доступными и популярными. Например, 128-Гб SSD с интерфейсом SATA III можно купить за \$100.

<http://www.digitimes.com/>

**Foxconn пересмотрела сделку с Sharp из-за громадных убытков в прогнозе**

Согласно данным тайваньского вестника Focus Taiwan, корпорация Hon Hai Group, в состав которой входит крупнейший контрактный производитель Hon Hai Precision Industry (Foxconn), объявила о достижении договорённости с Sharp о пересмотре заключённого в марте соглашения о сотрудничестве.

Сообщения о намерении Hon Hai Group пересмотреть стоимость приобретаемого пакета акций Sharp появились после публикации прогноза японской компании о предполагаемых убытках за финансовый 2012–2013 год в размере 250 млрд. иен, в то время как прежний прогноз составлял 30 млрд. иен. Публикация прогноза вместе с объявлением о предстоящем увольнении 5 тыс. сотрудников привели к обвалу стоимости акций Sharp на Токийской фондовой бирже до уровня ниже 200 иен.

Следует отметить, что, в соответствии с заключённым в марте соглашением, компания Hon Hai Precision Industry и три её дочерних предприятия Foxconn Technology, Foxconn (Far East) и Q-Run Holdings должны приобрести 9,871% акций Sharp на общую

# Новости мира News of the World Новости мира

сумму 66,91 млрд. иен (около \$800 млн) из расчета 500 иен за акцию.

Разрыв между текущей стоимостью акций Sharp и заявленной в контракте привёл к тому, что инвесторы тайваньской корпорации, в связи с опасениями по поводу предстоящих убытков, стали «сбрасывать» акции Hon Hai Precision на Тайваньской фондовой бирже (Taiwan Stock Exchange, TWSE), что привело к снижению их стоимости.

После падения в минувшую пятницу цены акций на бирже на 3,77% до 81,60 тайваньских долл. за единицу, компания Hon Hai Precision направила в правление TWSE уведомление о достижении договорённости с Sharp о пересмотре соглашения.

<http://focustaiwan.tw>

## Во второй половине года будет отгружено 393 млн. крупных ЖК-панелей

Согласно прогнозам аналитиков из Digitimes Research, объём поставок крупноформатных жидкокристаллических панелей во второй половине текущего года достигнет отметки 393 млн. Это на 5,9% больше, чем зафиксировано в первом полугодии.

В целом темпы роста отрасли замедлились. Это объясняется низким спросом на жидкокристаллические телевизоры, ЖК-мониторы, а также ноутбуки и планшетные компьютеры. Ожидания, возлагаемые на традиционно активный сезон, не оправдались.



В третьем квартале отгрузки больших ЖК-панелей на мировом рынке составят 191 млн., в четвёртом – 192 млн. На долю тайваньских производителей придётся 68,27 и 68,01 млн. соответственно. Самый активный рост поставок демонстрируют китайские производители. Но лидерами по-прежнему остаются корейские и тайваньские отраслевые игроки.

<http://www.digitimes.com/>

## Фохсонн инвестирует в экономику Индонезии \$10 млрд.

Foxconn Electronics (Hon Hai Precision Industry) подтвердила слухи, озвученные в

конце прошлой недели ресурсом Digitimes, о предстоящих инвестициях в строительство завода в Индонезии порядка \$1 млрд. Однако, как выяснилось, планы компании в отношении Индонезии гораздо масштабнее, так как объём инвестиций Foxconn в экономику этой страны может превысить \$10 млрд.

Согласно расчётам Foxconn, строительство завода позволит создать в Индонезии порядка 1 млн. рабочих мест. В свою очередь, министр промышленности Индонезии М.С. Хидаят (M.S. Hidayat) выразил надежду на то, что сотрудничество с тайваньской компанией станет катализатором для развития технологического и обрабатывающего секторов страны, а также позволит создать что-то вроде местной Кремниевой долины. Он сообщил в интервью местному ресурсу Jakarta Post о том, что строительство будет развёрнуто на площади порядка 1000 гектаров.



В настоящее время у Foxconn, являющейся крупнейшим контрактным партнёром Apple, имеются заводы по выпуску смартфонов и планшетов iPad в Китае и Бразилии. Детали реализации совместных планов строительства завода в Индонезии представители правительства и Foxconn планируют обсудить в ближайшие месяцы в штаб-квартире компании на Тайване.

<http://www.cnet.com/>

## Globalfoundries решила расширить Fab 8

Компания Globalfoundries заявила о расширении своего производственного блока Module 1, который входит в состав комплекса Fab 8 в Нью-Йорке. Проект предусматривает увеличение рабочей площади на 90 тыс. кв. футов (более 8 тыс. кв. м). В результате общая площадь Module 1 составит 27,9 тыс. кв. м.

Завершение проекта ожидается в декабре 2013 г. Вице-президент и генеральный менеджер компании Эрик Чох (Eric Choh) объяснил необходимость расширения производственных площадей стремительным ростом спроса на микросхемы, выпускаемые Globalfoundries, особенно выполнен-



ные по 28-нм проектным нормам. В рамках проекта будет создано несколько тысяч рабочих мест.

Строительство завода Fab 8 было запущено в июле 2009 г., а в середине 2011 г. сюда уже начали завозить производственное оборудование и организовывать рабочие места. На сегодняшний день это предприятие занимает 185,8 тыс. кв. м. Первые микросхемы сошли со станков Fab 8 ранее в этом году, а массовое производство намечено на начало 2013 г.

<http://www.globalfoundries.com/>

## Китай проверит поставки поликремния из США и Южной Кореи

Министерство торговли Китая объявило о начале антидемпингового расследования в отношении поставок поликремния (поликристаллического кремния солнечного качества) американскими и южнокорейскими фирмами. В министерстве сообщили, что главной целью расследования является выяснение, не было ли случаев импорта поликремния из этих стран по демпинговым ценам, что могло нанести ущерб развитию индустрии производства этого продукта в Китае.

Случайно или нет, но министром по охране окружающей среды, охраны природы и ядерной безопасности Германии Петером Альтмайером (Peter Altmaier) было сделано заявление о том, что антидемпинговое расследование является одной из самых эффективных мер по обеспечению добросовестной конкуренции. По мнению экспертов, речь министра говорит о том, что Германия поддержит антидемпинговое расследование Евросоюза в отношении китайских фирм, занимающихся поставкой поликремния.

Из-за острой ценовой конкуренции, сложившейся на рынке солнечной энергетики в последние годы, уже разорилось несколько немецких компаний. Например, только в прошлом году объявили о банкротстве немецкие компании Q-Cells, Centrotech и Solarhybrid.

<http://www.digitimes.com/>

# Измерительная камера СВЧ для испытания компонентов и каскадов

**Виктор Безруков, Степан Шемшур (Московская обл.)**

**В статье описана измерительная камера и тестовые платы, позволяющие производить измерение СВЧ-характеристик компонентов и каскадов на частотах до 20 ГГц.**

При разработке СВЧ-устройств часто требуется оперативно измерять СВЧ-характеристики отдельных компонентов, каскадов и узлов, проводить их тепловые и прочие испытания, осуществлять входной контроль комплектующих. Для этого приходится каждый раз изготавливать тестовые печатные платы, подбирать корпуса нужной конструкции с СВЧ- и с НЧ-разъёмами из имеющихся в наличии или изготавливать их вновь. В корпусах необходимо сформировать компактные отсеки, чтобы усилительные каскады не возбуждались, отводить тепло от некоторых компонентов и т.п. Как правило, всё это требуется делать оперативно, чтобы сократить сроки разработки.

Авторами разработана универсальная измерительная камера ИК20, которая обеспечивает измерения СВЧ-характеристик и испытания компонентов и каскадов на частотах до 20 ГГц. Размер камеры, семь СВЧ- и два НЧ-разъёма позволяют разместить на одной тестовой плате все необходимые элементы небольшого проекта.

Фотографии камеры ИК20 (без крышки) с установленными в ней тестовыми платами К12 и К1 приведены на рисунках 1 и 2 соответственно. Камера изготовлена из латуни и покрыта никелем. На ней закреплены семь СВЧ-разъёмов SMA и два разъёма типа PC4 и PC7 для

подачи питания и вывода контрольных сигналов. Универсальная разметка корпуса позволяет использовать обычные недорогие разъёмы N-типа, или SMA. Формируемые на их основе коаксиально-полосковые переходы обеспечивают достаточно низкий КСВН в широком диапазоне частот для двухслойных и многослойных печатных плат толщиной от 0,3 до 1,5 мм.

Пространство глубиной 6 мм под тестовой платой позволяет при необходимости монтировать компоненты на плате с двух сторон. Если требуется отвести тепло от какого-либо компонента, то под платой закрепляется металлический брусок. Отсеки формируются пайкой к плате полосок медной или латунной фольги. Чтобы исключить излучение от СВЧ-разъёмов, концы этой фольги припаяны вблизи разъёмов к соответствующим выступам на корпусе камеры. При необходимости отсеки можно запаять сверху фольгой. Камера ИК20 обеспечивает проведение испытаний элементов в климатической камере и на вибростенде.

Рассмотрим использование ИК20 на примере тестовых плат К12 и К1. Плата К12 предназначена для испытаний компонентов и каскадов трёхканального СВЧ радиометрического приёмника прямого усиления диапазона 9...18 ГГц. Плата четырёхслойная, верх-

ний и нижний слой изготовлены из диэлектрика Rogers RO4003C толщиной 0,2 мм, внутренний слой – предварительно пропитанный композитный материал (препрег) RO4450 толщиной  $2 \times 0,1$  мм. Общая толщина платы около 0,7 мм.

На плате расположены усилительные каскады двух вариантов исполнения на микросхемах HMC565LC5; СВЧ-модулятор на микросхеме HMC641LC4; СВЧ-детекторы на диодах HSCN-5340 с УНЧ; два вида фильтров ВЧ; фильтр питания микросхемы HMC565LC5; П-образные аттенюаторы и согласованные нагрузки на резисторах типоразмеров 0402 и 0201; посадочные места для тестирования индуктивностей и конденсаторов типоразмеров 0603, 0402 и 0201; микрополосковая линия на проход; линейный стабилизатор напряжения со схемой защиты по входу.

Плату СВЧ перед установкой компонентов необходимо проверить на отсутствие брака. Для этого в верхних левом и правом углах платы сформированы тестовые схемы – печатные конденсаторы и микрополосковые СВЧ-фильтры. Эти схемы находятся как в верхнем, так и во внутреннем слое платы. С их помощью проверяются СВЧ-параметры металлических и диэлектрических слоёв тестовой платы, а также переходных отверстий. На плате выполнены примерно 2000 переходных и заземляющих металлизированных отверстий диаметром 0,2 мм (их не видно под слоем металла).

Для испытаний компонентов и каскадов СВЧ радиометрического приём-

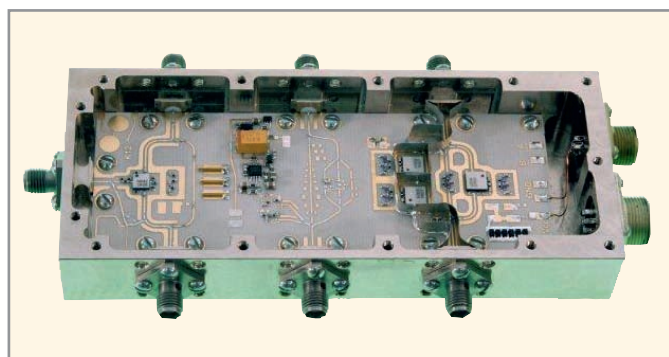


Рис. 1. Измерительная камера ИК20 с платой К12 (9...18 ГГц)

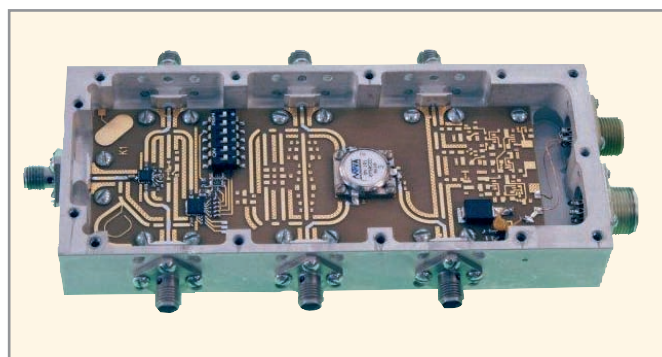
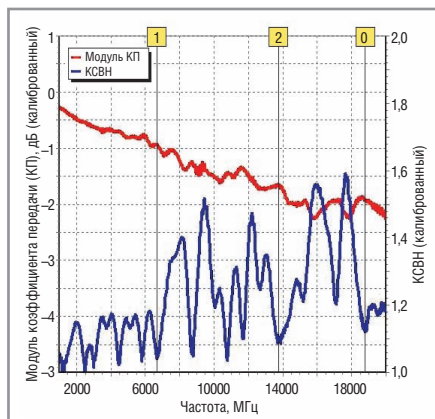
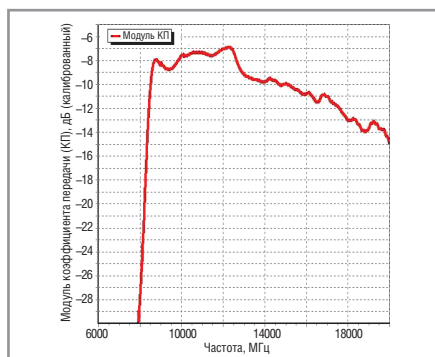


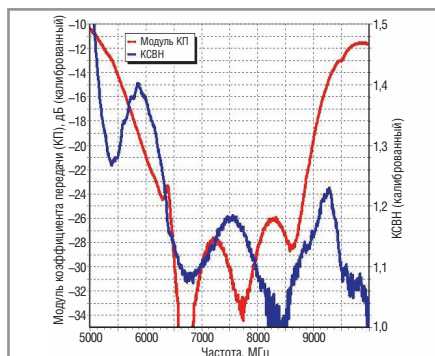
Рис. 2. Измерительная камера ИК20 с платой К1 (6,5...8,5 ГГц)



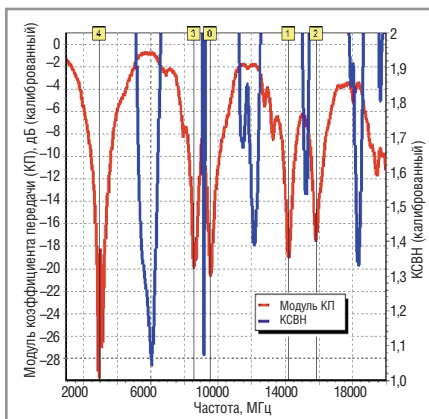
**Рис. 3. Частотная зависимость АЧХ и КСВН входа микрополосковой линии на проход платы К12 с двумя коаксиально-полосковыми переходами, нагруженной на детекторную головку свип-генератора с КСВН входа не более 1,3**  
Четыре разрыва в микрополосковой линии замкнуты отрезками фольги



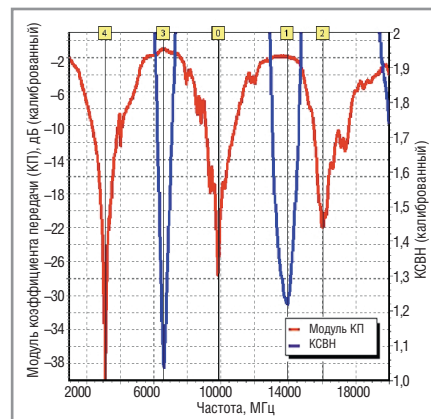
**Рис. 4. Частотная зависимость АЧХ усилителя на двух микросхемах типа НМС565LC5, расположенного на плате К12**  
На входе усилителя установлен 3-дБ П-образный аттенуатор на резисторах типоразмера 0402 и ФВЧ, на выходе усилителя установлен второй ФВЧ. Отсеки для микросхем и ФВЧ с аттенуатором сформированы припайкой к плате полосок лужёной медной фольги шириной 4 мм. На входе ИК20 включены два коаксиальных аттенуатора с общим ослаблением 40 дБ. На выходе, перед детекторной головкой свип-генератора, включен аттенуатор с ослаблением 10 дБ



**Рис. 5. Частотная зависимость обратного коэффициента передачи и КСВН входа циркулятора типа 0750CED, расположенного на плате К1**  
Влияние индуктивностей выводов циркулятора компенсировано печатными конденсаторами



**Рис. 6. Частотная зависимость АЧХ и КСВН входа тестовой схемы платы К12 для проверки СВЧ-параметров верхнего слоя и переходных отверстий**  
Глубина минимумов АЧХ определяется потерями в МПЛ, а положение этих минимумов на оси частот определяется электрическими длинами этих МПЛ




**Рис. 7. Частотная зависимость АЧХ и КСВН входа тестовой схемы платы К12 для проверки СВЧ-параметров внутренних слоев**  
Глубина минимумов АЧХ определяется потерями в симметричных МПЛ, а положение этих минимумов на оси частот определяется электрическими длинами этих МПЛ

ника прямого усиления диапазона 6,5...8,5 ГГц была разработана тестовая плата К1. Плата имеет два слоя из материала FR4 толщиной 0,5 мм. На плате расположены циркулятор типа 0750CED; усилительный каскад на микросхеме VMMK-3803-BLKG; СВЧ-модулятор на микросхеме PE4252MLIB; цифровой аттенуатор на микросхеме PE43503MLI; полосовые СВЧ-фильтры трёх разновидностей; три варианта схем квадратичных детекторов с УНЧ; посадочные места для тестирования индуктивностей и конденсаторов типоразмеров 0603 и 0402; микрополосковая линия на проход; линейный ста-

биллизатор напряжения со схемой защиты по входу.

На рисунках 3–7 приведены результаты измерений в камере ИК20, выполненные в диапазонах частот, где измерение параметров компонентов, составляющих проект, непосредственно на рабочей плате затруднительно. На наш взгляд, эти примеры подтверждают эффективность измерительной камеры.

В дальнейшем планируется проведение работ по проектированию новой модели измерительной камеры с целью увеличения верхней границы используемого диапазона частот. ©



## Лаборатория Широкополосных Сигналов ООО «Деловой прогресс»

**Разработка от ТЗ до серии, устройств ВЧ и СВЧ до 18 ГГц**

Контактная информация:  
 Московская обл., г. Пушкино, ул. Заводская, д.9  
 Web: www.wbsl.ru  
 E-mail: info@wbsl.ru  
 Тел./факс: 8 (496) 531-74-57  
 8 (926) 590-78-17

- антенные устройства,
- фильтры ФНЧ, ФВЧ, ПЧ,
- смесители,
- детекторы,
- генераторы шума,
- генераторы сигналов,
- усилители малошумящие, мощные,
- электродинамические расчёты

Реклама

# Использование мощных полевых транзисторов и операционных усилителей в прецизионных регуляторах и стабилизаторах напряжения

Алексей Кузьминов (Москва)

В статье приведены схемы и рисунки печатных плат регулятора напряжения 0...2,5 В на базе ИОУ ОРА735 и полевого транзистора FDD6530A, стабилизатора напряжения +5 В на базе ИОУ ОРА735 и полевого транзистора IRF4905 и стабилизаторов напряжения ±25 В с использованием мощных полевых транзисторов (IRF4905 и IRF3205) и ИОУ ТСА0372 и TL062/072/082. По сравнению с интегральными стабилизаторами напряжения, описанные в статье устройства отличаются низким падением напряжения (0,1...0,15 В) при токах до 4 А и малым уровнем пульсаций (1...2 мВ).

## ВВЕДЕНИЕ

Линейные стабилизаторы напряжения с мощными полевыми транзисторами в качестве регулирующих элементов сейчас не являются редкостью, однако почти все они реализованы на дискретных компонентах. В таких стабилизаторах мощный полевой транзистор имеет преимущество над мощным биполярным транзистором, поскольку практически не потребляет ток по цепи управления (затвора). Применение ИОУ обеспечивает высокую точность регулирования выходного напряжения. Однако использование интегральных операционных усилителей (ИОУ) для управления мощными полевыми транзисторами в стабилизаторах напряжения имеет некоторые особенности.

Ниже будут кратко рассмотрены принципы построения стабилизаторов на базе мощных полевых транзисторов и ИОУ, схемы формирования опорного напряжения и приведены

практические схемы стабилизаторов и рисунки печатных плат.

## СТРУКТУРНЫЕ СХЕМЫ СТАБИЛИЗАТОРОВ НА ПОЛЕВЫХ ТРАНЗИСТОРАХ

Стандартная схема стабилизатора положительной полярности на базе N-канального полевого транзистора (см. рис. 1а) хорошо известна. Её основной недостаток заключается в том, что для открытия N-канального полевого транзистора на его затвор требуется подать напряжение, превышающее напряжение истока на 1,5...5 В. Для построения стабилизатора с низким падением напряжения между стоком и истоком, это дополнительное напряжение должно превышать и напряжение стока, т.е. входное напряжение  $U_{вх}$ , что вызывает усложненные схемы и конструкции стабилизатора.

Необходимое напряжение можно получить либо от дополнительной

обмотки силового трансформатора, либо путём использования в мостовом выпрямителе отдельных диодов и конденсаторов для удвоения выпрямленного напряжения, либо с помощью отдельного высокочастотного преобразователя, построенного по так называемой схеме накачки заряда (charge pump). Так, например, работает стабилизатор +3В TPS73133 фирмы Texas Instruments (см. рис. 2а). Хотя подобная схема используется в некоторых современных интегральных стабилизаторах, она не получила широкого распространения.

Схема стабилизатора напряжения положительной полярности на базе P-канального полевого транзистора (см. рис. 1б) является более распространённой, однако, как правило, она строится на дискретных элементах. Подобная схема на ИОУ (см. рис. 1в) используется в интегральном стабилизаторе MC78LC00 (см. рис. 2б), который впервые выпустила фирма Motorola, а впоследствии стала выпускать и фирма On Semiconductor.

Принцип работы этой схемы (см. рис. 1в) заключается в следующем. Для открытия P-канального полевого транзистора необходимо, чтобы напряжение на его затворе было ниже напряжения на истоке (т.е. входного напряжения) на 1,5...5 В, поэтому потенциал затвора должен находиться в пределах входного напряжения, что

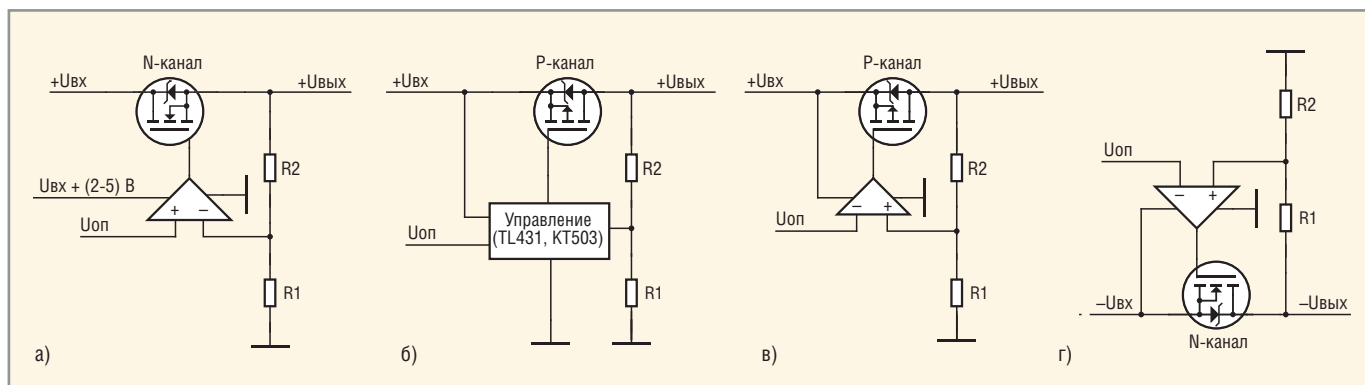


Рис. 1. Структурные схемы стабилизаторов напряжения на полевых транзисторах

а – стандартная схема на ИОУ, б – схема на дискретных элементах [1], в, г – схемы на ИОУ с низким падением напряжения, не требующие дополнительного источника питания

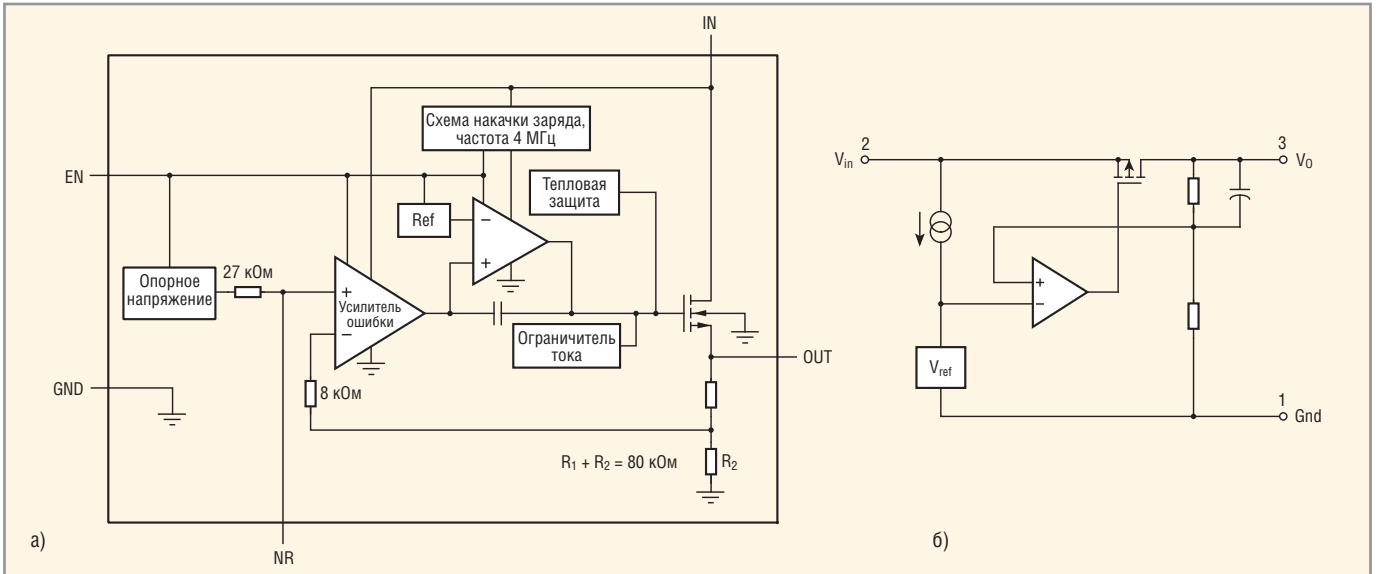


Рис. 2. Структурная схема стабилизаторов +3 В TPS73133 (а) и +5 В MC78LC50 (б)

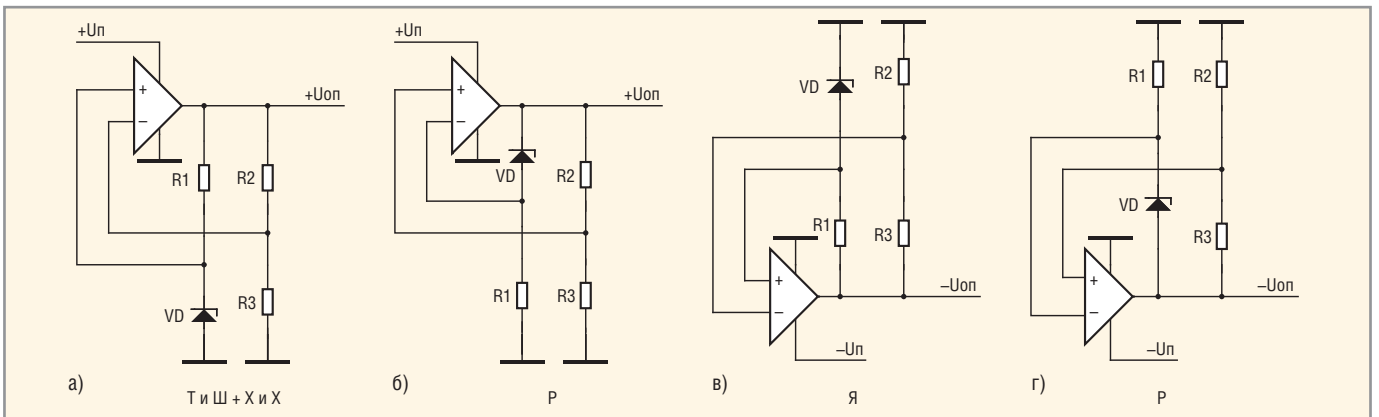


Рис. 3. Структурные схемы источников положительного (а, б) и отрицательного (в, г) опорных напряжений на стабилизаторах и ИОУ  
а – [3, 4], б – [2], в – оригинальная, г – [2]

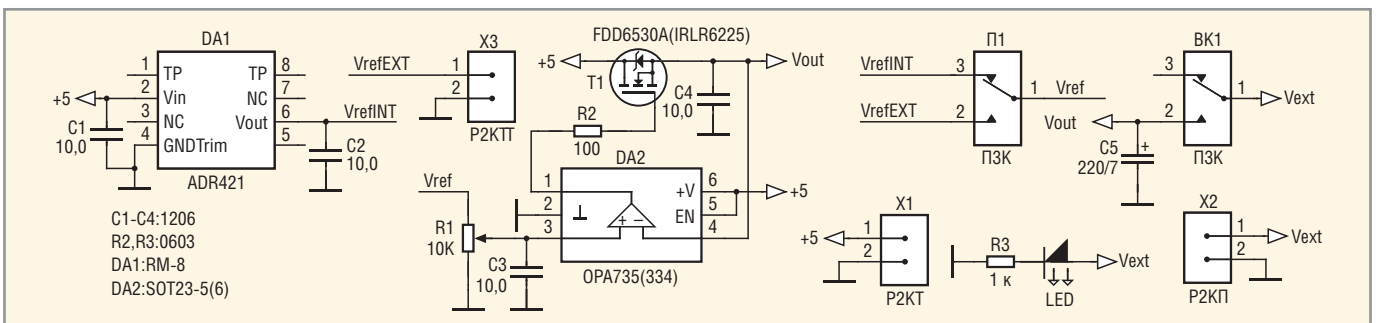


Рис. 4. Схема прецизионного регулятора напряжения 0...2,5 В

является преимуществом по сравнению со схемой на N-канальном транзисторе (см. рис. 1а). При уменьшении выходного напряжения под нагрузкой уменьшается и напряжение в точке соединения резисторов R1 и R2 (см. рис. 1в). Поскольку это напряжение подано на инвертирующий вход ИОУ, выходное напряжение ИОУ (и, соответственно, потенциал затвора транзистора) будет уменьшаться, что приведёт к тому, что P-канальный транзистор будет приоткрываться, в результате чего выходное напряжение

восстановится до прежнего уровня. Схема рис. 1в может быть легко трансформирована в стабилизатор отрица-

тельного напряжения на базе N-канального полевого транзистора (см. рис. 1г).

**Электрические характеристики стабилизаторов серии BZX55 при  $T_A = 25^\circ\text{C}$**

Тип $y = C$ для 5% $y = D$ для 2%	Динамическое сопротивление при $f = 1$ кГц, Ом		ТКН при $I_{CT} = 5$ мА, %/°C	
	$I_{CT} = 5$ мА	$I_{CT} = 1$ мА	Мин.	Макс.
BZX55 – y5V6	<25	<450	-0,01	+0,06
BZX55 – y6V2	<10	<200	0	+0,07
BZX55 – y6V8	<8	<150	+0,01	+0,08
BZX55 – y7V5	<7	<50	+0,01	+0,09
BZX55 – y8V2	<7	<50	+0,01	+0,09
BZX55 – y9V1	<10	<50	+0,02	+0,10

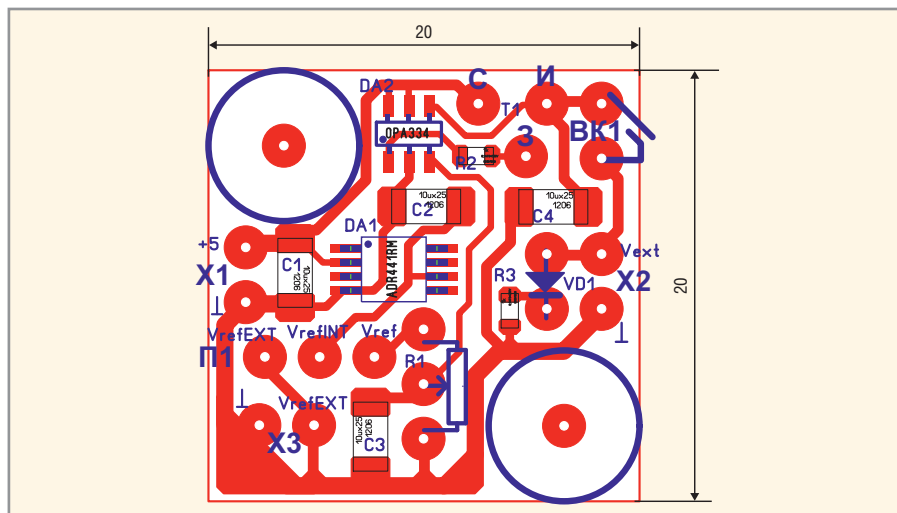


Рис. 5. Плата регулятора напряжения 0...2,5 В

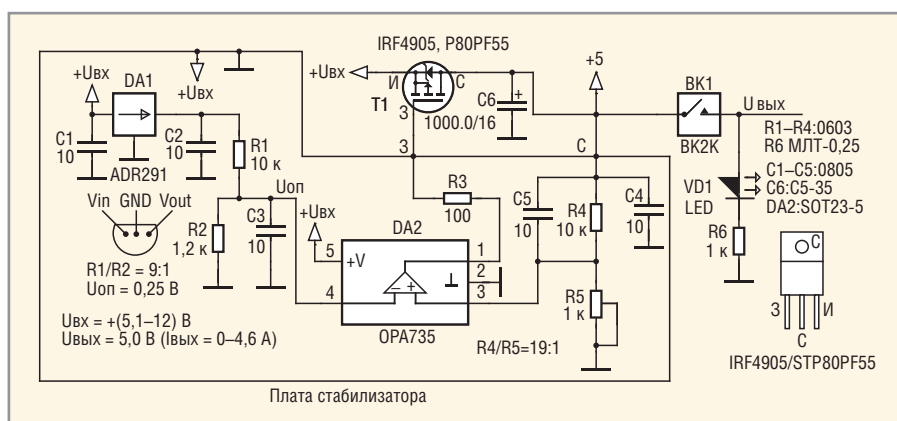


Рис. 6. Схема прецизионного стабилизатора напряжения +5 В

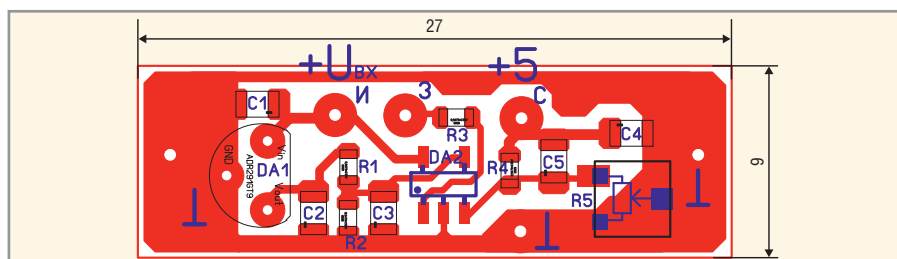


Рис. 7. Плата стабилизатора +5 В

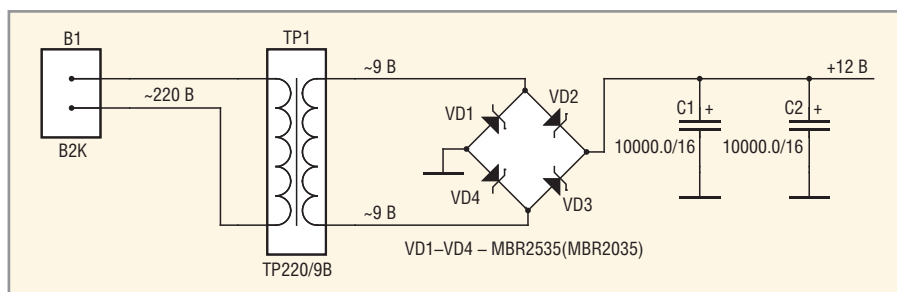


Рис. 8. Схема выпрямителя для стабилизатора +5 В

### Источники опорного напряжения на базе стабилитронов и ИОУ

Поскольку микросхемы ИОУ ТСА0372 и TL062/72/082 содержат два независимых ИОУ, для получения положительного или отрицательного опорного напряжения имеет смысл использо-

вать один из них (см. рис. 3). Коэффициент стабилизации в подобных схемах достигает порядка 10 000, т.е. если изменение входного напряжения  $U_{\text{п}}$  составит 10 В, то изменение выходного напряжения, используемого как опорное ( $U_{\text{оп}}$ ), не превысит 1 мВ [3]. ИОУ включен либо как неинвертирую-

щий (см. рис. 3а, 3в), либо как инвертирующий (см. рис. 3б, 3г), и его стабильное выходное напряжение используется для получения прецизионного тока стабилитрона. Это напряжение в дальнейшем используется в качестве опорного ( $\pm U_{\text{оп}}$ ).

Если для получения опорного напряжения, например, 15 В использовать стабилитрон ВZХ55С7V5, который обеспечивает стабильное напряжение 7,5 В при токе 5 мА, то резистор R1 должен иметь номинал  $(15 \dots 7,5 \text{ В}) / 5 \text{ мА} = 1,5 \text{ кОм}$ , а резисторы R2 и R3 должны быть равны между собой, тогда в точке их соединения напряжение будет также равно 7,5 В; при этом схема автоматически запускается после подачи напряжения питания. Номинал резисторов зависит от максимального выходного тока ИОУ. Например, TL072/082 способен выдать ток около 20 мА, а TL062 – около 15 мА. Учитывая, что 5 мА идёт на питание стабилитрона, остаётся запас по 15 и 10 мА соответственно. Однако из справочного листка на ИОУ следует, что минимальное значение тока короткого замыкания этих приборов составляет около 10 мА. Поэтому ток через резисторы R2 и R3 целесообразно выбрать в пределах 1...1,5 мА, что при выходном напряжении 15 В будет соответствовать сопротивлению 15...10 кОм. Таким образом, сумма сопротивлений резисторов R2 + R3 не должна превышать 10...15 кОм, а сопротивление каждого из них не должно превышать 5...7,5 кОм. Что касается ИОУ ТСА0372, то он способен обеспечить выходной ток до 1 А, поэтому ток питания стабилитрона в 5 мА не является проблемой.

Стабилитрон ВZХ55С7V5, как и стабилитрон ВZХ55С8V2, обладает минимальным дифференциальным сопротивлением ( $< 7 \text{ Ом}$ ) при токе 5 мА (см. таблицу). Это дифференциальное сопротивление определяет крутизну ВАХ, или, другими словами, стабилизирующие свойства прибора. Помимо дифференциального сопротивления, на стабильность напряжения стабилитрона влияет его температурный коэффициент напряжения (ТКН). Из таблицы следует, что минимальный ТКН имеет стабилитрон ВZХ55С6V2, однако его дифференциальное сопротивление выше, чем у стабилитрона ВZХ55С7V5, который является компромиссом между стабилитронами ВZХ55С6V2 и ВZХ55С8V2.

Все схемы, приведённые на рисунке 3, равнозначны по стабильности, од-

нако для подавления паразитной ВЧ-генерации всего стабилизатора целесообразно выбрать те из них, где точка соединения резисторов R2 и R3 подключена именно к неинвертирующему входу ИОУ, т.е. схемы рис. 3б и 3г. Дело в том, что для подавления генерации стабилизатора именно к неинвертирующему входу ИОУ необходимо подключить конденсатор, соединённый с входом стабилизатора (т.е. с входным напряжением). Если к этому же входу ИОУ подключен и стабилитрон (см. рис. 3а и 3в), то паразитная генерация может повлиять на стабильность опорного напряжения.

### Мощный прецизионный регулятор напряжения 0...2,5 В

Для тестирования и проверки систем сбора и обработки информации, в составе которых используется высокоточный АЦП, может потребоваться прецизионный источник постоянного напряжения, которое должно регулироваться в пределах от 0 В до максимального входного напряжения АЦП (чаще всего 2,5 В). Если на входе АЦП установлен восьмиканальный коммутатор, а для измерения показаний датчиков с токовым выходом, например, 4...20 мА к такому коммутатору должны быть подключены восемь токоизмерительных резисторов номиналом 100 Ом, то максимальное напряжение  $U$  на каждом канале коммутатора составит  $U = 20 \text{ [mA]} \times 100 \text{ [Ом]} = 2 \text{ [В]}$ . Если требуется одновременная подача напряжений на все восемь каналов, то от регулятора напряжения потребуются ток  $8 \times 20 \text{ mA} = 160 \text{ mA}$  при напряжении 2 В. Такой ток не способен обеспечить ни один интегральный источник опорного напряжения.

Для решения подобных задач и предназначен мощный прецизионный регулятор напряжения 0...2,5 В, схема которого приведена на рисунке 4. Стабилизатор построен на основе структурной схемы рис. 1а. В состав регулятора входит N-канальный полевой транзистор FDD6530A (или IRLR6225) T1, которым управляет ИОУ ОРА735(334) – DA2. Источник опорного напряжения ADR421 (DA1) выдаёт прецизионное напряжение  $V_{refINT} = 2,5 \text{ В}$ , которое может регулироваться от 0 до максимального значения переменным резистором R1. В регуляторе предусмотрено подключение внешнего опорного напряжения  $V_{refEXT}$ , по-

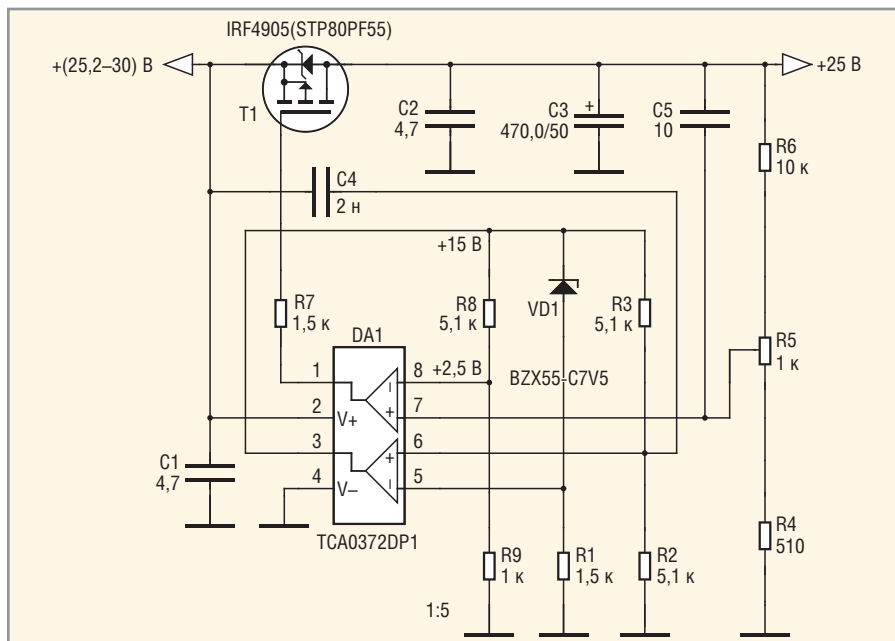


Рис. 9. Схема стабилизатора +25 В на ИОУ TCA0372DP1

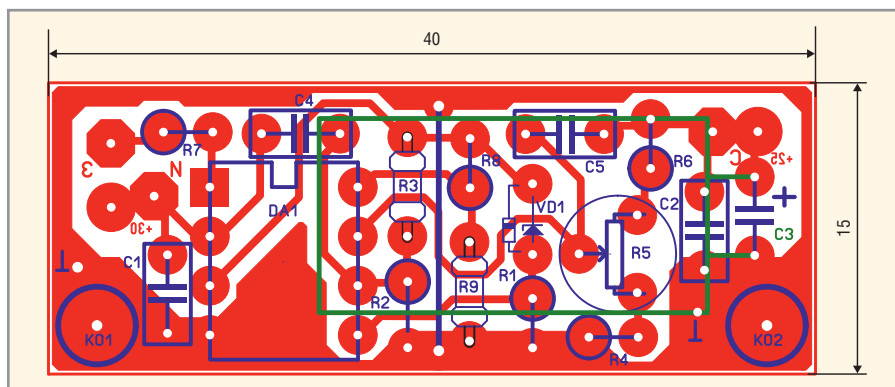


Рис. 10. Плата стабилизатора +25 В на ИОУ TCA0372DP1

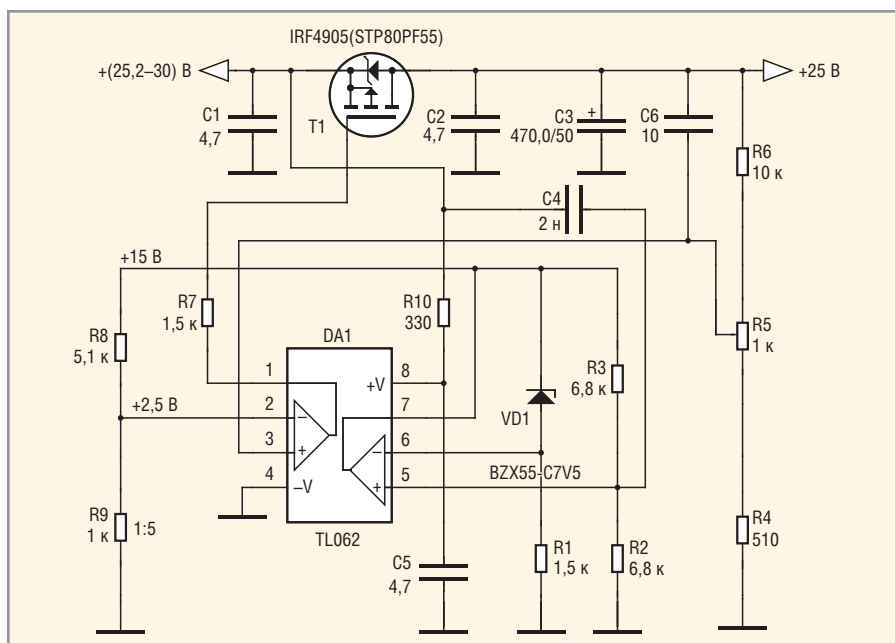
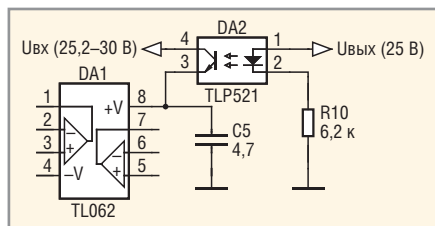


Рис. 11. Схема стабилизатора +25 В на ИОУ TL062

даваемого на разъём X3. Переключение с внешнего ( $V_{refEXT}$ ) на внутреннее ( $V_{refINT}$ ) опорное напряжение осуществляется переключателем П1. На

разъём X1 подаётся напряжение питания регулятора (+5 В), а выходное напряжение регулятора ( $V_{ext}$ ) снимается с разъёма X2. Выключатель ВК1 подаёт



**Рис. 12. Задержка включения питания ИОУ TL062 с помощью оптрона**

выходное напряжение  $V_{out}$  на выходной разъём X2. Для индикации подачи напряжения на выходной разъём X2 ( $V_{out}$ ) служит светодиод VD1. Резистор R2 ограничивает максимальный ток ИОУ, который при включении питания заряжает ёмкость затвор–исток мощного транзистора.

Конденсаторы C1–C4 – керамические, рассчитанные на максимальное напряжение 16 В, имеют типоразмер 1206, C5 – танталовый, рассчитанный

на напряжение 7 В; этот конденсатор непосредственно припаян ко 2-му контакту выключателя BK1 (сигнал  $V_{out}$  на рисунке 4). Резисторы R2, R3 – для поверхностного монтажа, размером 0603. Резистор R1 – СП5-35Б. Максимальный выходной ток регулятора 2 А.

Стабильность выходного напряжения практически равна стабильности источника опорного напряжения. Погрешность выставленного напряжения зависит от того, какой транзистор и ИОУ используются. При использовании транзистора IRLR6225, независимо от типа ИОУ (ОРА334 или ОРА735), эта погрешность составляет не более 0,00001 В, т.е. 10 мкВ (!). При использовании транзистора FDD6530А и ИОУ ОРА735 выставленное напряжение не изменяется даже в 5-м знаке после запятой. Этот результат получен при сопротивлении нагрузки в 12,5 Ом, что

при максимальном напряжении 2,5 В соответствует току 0,2 А.

Вариант разводки платы регулятора приведён на рисунке 5. Фотошаблон платы напечатан принтером Canon Pixma MG5140 на прозрачной плёнке Avery Zweckform Z2503, а сама плата изготовлена по методике, описанной в [5, 6].

Конструктивно регулятор выполнен в корпусе, на поверхность которого выведены все разъёмы, светодиод, регулятор выходного напряжения R1, выключатель BK1 и переключатель П1. Транзистор приклеен теплопроводящим клеем к радиатору, укреплённому внутри корпуса. Для охлаждения на дне и боковых поверхностях корпуса просверлены несколько отверстий. Коммутация всех сигналов внутри корпуса выполнена навесным монтажом.

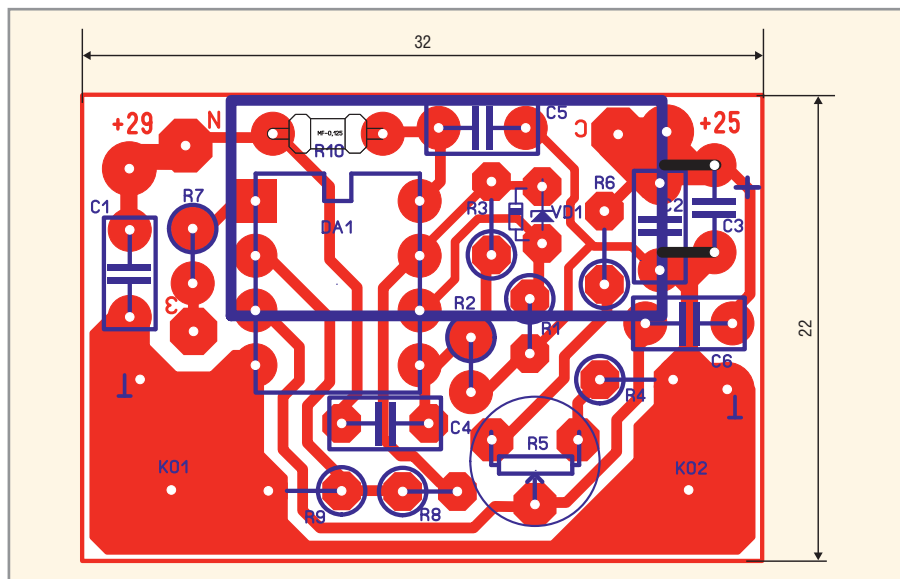
### Мощный прецизионный стабилизатор напряжения +5 В

Схема стабилизатора приведена на рисунке 6. Она построена на основе структурной схемы рис. 1в. В качестве регулирующего элемента использован мощный P-канальный полевой транзистор IRF4905 (STP80PF55) – T1. В качестве источника опорного напряжения (+2,5 В) использована недорогая ИС ADR291 в корпусе TO-92; ИОУ ОРА735 размещён в корпусе SOT23-5. Резистором R5 устанавливается выходное напряжение стабилизатора +5 В. Резистор R3 ограничивает максимальный ток ИОУ, который при включении питания заряжает ёмкость затвор–исток.

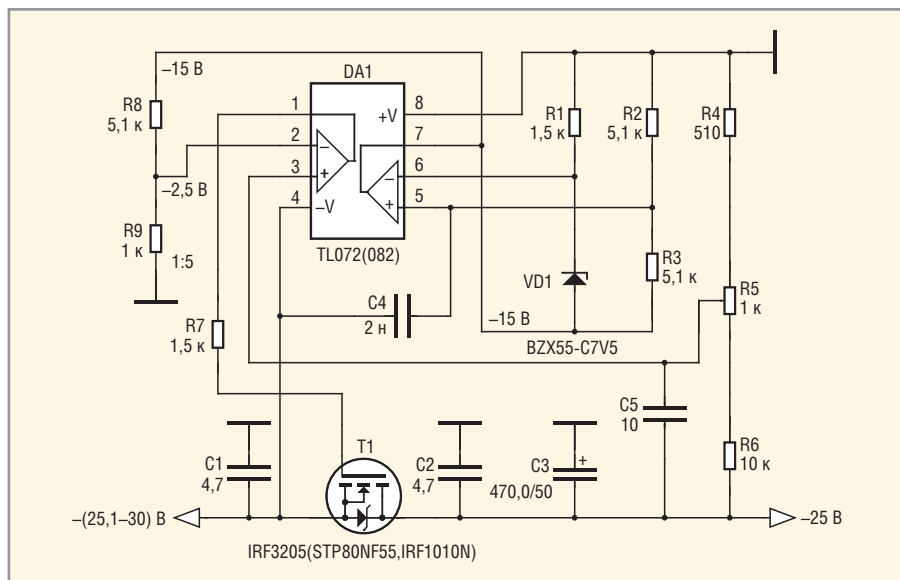
Стабилизатор способен обеспечить ток в нагрузке до 4,6 А; пульсации выходного напряжения не превышают 1 мВ. Конденсатор C5 устраняет самовозбуждение стабилизатора. Конденсаторы C1–C4 дополнительно уменьшают уровень пульсаций выходного напряжения.

Падение напряжения на регулирующем элементе составляет не более 0,1 В при токе 2 А и 0,2 В при токе 4,6 А. Падение напряжения при подключении нагрузки составляет около 0,01 В на каждый ампер тока. Все резисторы, кроме R6, имеют мощность 0,125 Вт. Мощность резистора R6 – 0,25 Вт. Рисунок печатной платы стабилизатора показан на рисунке 7.

Конструктивно стабилизатор выполнен в виде адаптера, снабжённого вилкой (B1 на рисунке 8) для подключения к сетевому напряжению 220 В. В



**Рис. 13. Плата стабилизатора +25 В на ИОУ TL062**



**Рис. 14. Схема стабилизатора –25 В на ИОУ TL072/082**

корпусе размещён выпрямитель, сама плата стабилизатора, а также радиатор с транзистором Т1 и диодами VD1–VD4; диоды изолированы от радиатора слюдяными прокладками, а транзистор электрически не изолирован от радиатора. Нагрев транзистора и диодов в зависимости от выходного тока происходит по-разному. При токе стабилизатора до 1 А в наибольшей степени нагревается транзистор, т.к. на нём падает большое напряжение; при увеличении тока до 4,5 А возрастает нагрев диодов. Из-за того что одновременно снижается выходное напряжение трансформатора, падение напряжения на транзисторе также уменьшается, и он перестаёт нагреваться. На поверхности корпуса размещён выключатель питания ВК1 и светодиод VD1. Выходное напряжение +5 В подаётся на выходной разъём кабеля, выведенного из корпуса с помощью резиновой втулки.

### СТАБИЛИЗАТОРЫ НАПЯЖЕНИЯ +25 В

Схема стабилизатора положительного напряжения +25 В приведена на рисунке 9. Конденсаторы С4 и С5 препятствуют самовозбуждению стабилизатора, а конденсаторы С1–С3 дополнительно уменьшают уровень пульсаций выходного напряжения. Резистором R5 устанавливается выходное напряжение стабилизатора +25 В. Резистор R7 ограничивает ток ИОУ, который в момент включения питания заряжает ёмкость затвор–исток.

Схема испытывалась при нагрузках 20 Ом (ток 1,25 А) и 6 Ом (ток 4,17 А). Падение напряжения на мощном транзисторе при токе 4 А составляет не более 0,15 В. Разница выходных напряжений без нагрузки и с нагрузкой составляет примерно 0,01 В на каждый ампер тока. Пульсации выходного напряжения при токе 4 А не превышают 1...2 мВ. Стабилизатор устойчиво запускается и показывает надёжную работу.

Конденсаторы С1, С2, С4 и С5 – керамические типа К10-17Б, рассчитанные на напряжение 50 В, С3 – алюминиевый электролитический типа К50-35 на 50 В. Все резисторы, кроме R5, имеют мощность 0,125 Вт. Резистор R5 – подстроечный СПЗ-19А. В качестве регулирующего элемента использован мощный полевой транзистор IRF4905, который может быть заменён на STP80PF55. Для транзистора либо предусматривается отдельный радиатор, либо сам транзистор

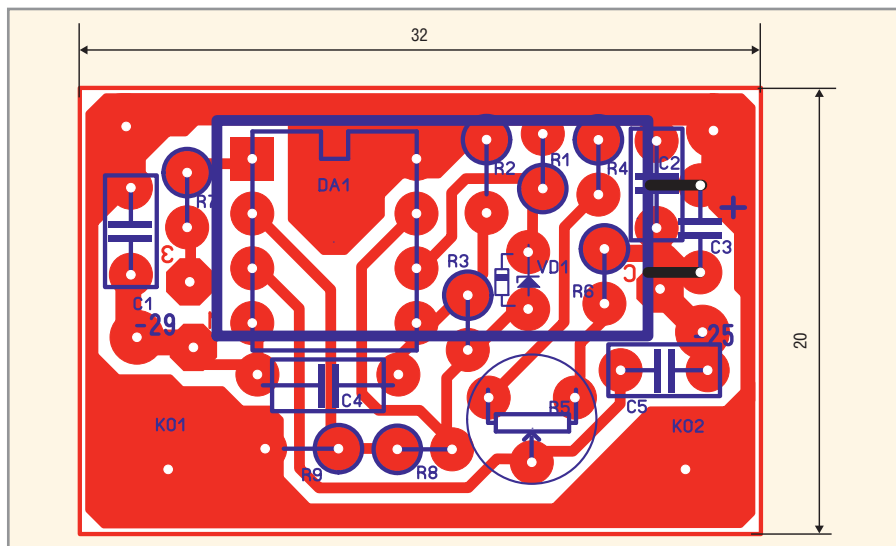


Рис. 15. Плата стабилизатора –25 В

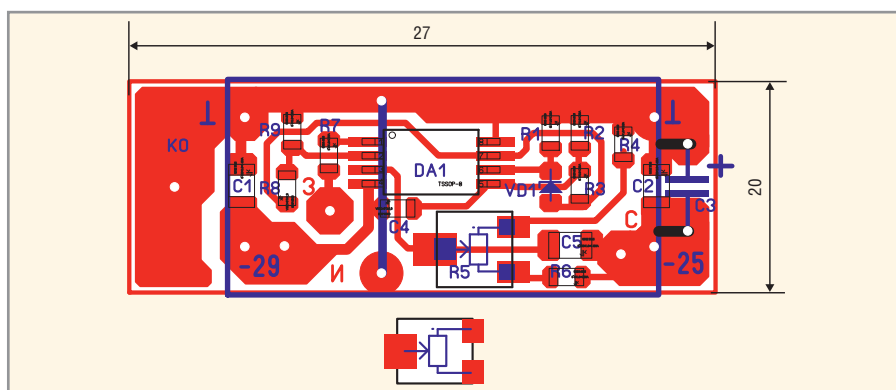


Рис. 16. Миниатюрная плата стабилизатора -25 В

устанавливают на металлической части корпуса прибора, т.к. мощность в нагрузке при токе в 4 А составляет 100 Вт. В качестве ИОУ использована микросхема ТСА0372DP1 (DA1). Это достаточно рас-

пространённый и недорогой ИОУ общего применения, который можно приобрести по цене около 15 руб.

Вариант разводки печатной платы стабилизатора показан на рисунке 10.

**СПЕКТР**

**НА ПУТИ  
К ВЕРШИНЕ  
УСПЕХА**

Компания СПЕКТР предлагает услуги по изготовлению и монтажу печатных плат. Срочное изготовление опытных образцов. Выполнение заказов любого объема.

Тел.: +7 (495) 2206493, (981) 7090482, (960) 276-28-41  
Факс: +7 (812) 3332755 (авт.)  
info@spectr-pcb.ru • www.spectr-pcb.ru



Рис. 17. Получение стабилизированного напряжения +25 В с помощью стабилизатора -25 В

Плата стабилизатора закреплена в корпусе прибора через отверстия КО1 и КО2. Помимо ИОУ TCA0372, работа схемы проверялась с ИОУ TL062/072/082. Усилители TL072/082 вообще «отказались» работать в такой схеме, а TL062 показал удовлетворительную работу (см. рис. 11) при условии, что питание на ИОУ подавалось с задержкой.

Как видно из рисунка 11, питание на ИОУ поступает через резистор R10, который совместно с конденсатором C5 представляет собой RC-цепочку, задерживающую включение ИОУ до открывания силового транзистора T1 (IRF4905 или STP80PF55). Дело в том, что в момент включения питания, пока выходное напряжение ИОУ равно нулю, транзистор T1 открывается и его выходное напряжение попадает на вход ИОУ, на выходе которого форми-

руется нужный потенциал. Если же ИОУ получает питание раньше и на его вход попадёт нулевое напряжение стока ещё не открывшегося транзистора, то на затвор последнего будет подано высокое напряжение, которое ещё больше закроет транзистор, и стабилизатор не запустится.

В описанной выше схеме стабилизатора +5 В (см. рис. 6) подобного эффекта не возникает, и она устойчиво запускается при включении питания, как и схема рис. 9, вероятно, из-за того что максимальные выходные напряжения ИОУ TCA0372 ближе к напряжениям питания, чем у ИОУ TL062.

Альтернативный вариант задержки подачи питания на ИОУ TL062 с использованием оптрона показан на рисунке 12. Он имеет некоторое преимущество перед цепочкой R10C5, т.к. сопротивление открытого транзистора оптопары на порядок меньше сопротивления R10. По выходным параметрам схема рис. 11 практически не отличается от схемы рис. 9, за исключением повышенного уровня пульсаций (2...3 мВ). Изображение платы стабилизатора приведено на рисунке 13.

Работа ИОУ TCA0372 и TL062/072/082 проверялась и в стабилизаторах отрицательной полярности -25 В с мощными полевыми транзисторами IRF3205, STP80NF55 и IRF1010N. Как ни странно, ИОУ TL062 показал высокий уровень пульсаций (до 10 мВ и более); несколько повышенный уровень пульсаций (3...4 мВ) показал ИОУ TCA0372; ИОУ TL072/082 продемонстрировали идеальную работу.

Схема стабилизатора напряжения отрицательной полярности -25 В на ИОУ TL072 показана на рисунке 14. Функционально она соответствует структурной схеме, показанной на рисунке 1г, а по способу формирования опорного напряжения - схеме рис. 3г. Конденсаторы C4 и C5 препятствуют самовозбуждению стабилизатора, а конденсаторы C1-C3 дополнительно уменьшают уровень пульсаций выходного напряжения. Резистором R5 устанавливается выходное напряжение стабилизатора -25 В.

Питание на ИОУ подаётся непосредственно с входа стабилизатора (см. рис. 14), при этом стабилизатор запускается надёжно, и никаких RC-цепочек для задержки питания ИОУ не требуется. В схеме использован мощный N-канальный полевой транзистор IRF3205 (T1), но могут быть использованы приборы STP80NF55 и IRF1010N. Резистор R7 ограничивает ток ИОУ, который в момент включения питания заряжает ёмкость затвор-исток мощного транзистора.

Электрические параметры стабилизатора аналогичны параметрам стабилизатора положительной полярности на ИОУ TCA0372 (см. рис. 9) за исключением падения напряжения (0,1 В против 0,15 В в схеме рис. 9) и уровня пульсаций (не более 1 мВ против 1...2 мВ). Конденсаторы C1, C2, C4 и C5 - керамические K10-17Б, рассчитанные на напряжение 50 В, C3 (K50-35) - на 50 В.

Все резисторы, кроме R5, имеют мощность 0,125 Вт, R5 - подстроечный СПЗ-19А. Для силового транзистора либо предусматривается отдельный радиатор, либо сам транзистор укрепляется на металлической части корпуса прибора. В качестве ИОУ использована микросхема TL072 или TL082 (DA1). ИОУ TCA0372 показал удовлетворительную работу в данной схеме, однако уровень пульсаций составил 3...4 мВ (1 мВ с ИОУ TL072). Схема стабилизатора отрицательной полярности на ИОУ TCA0372 отличается только

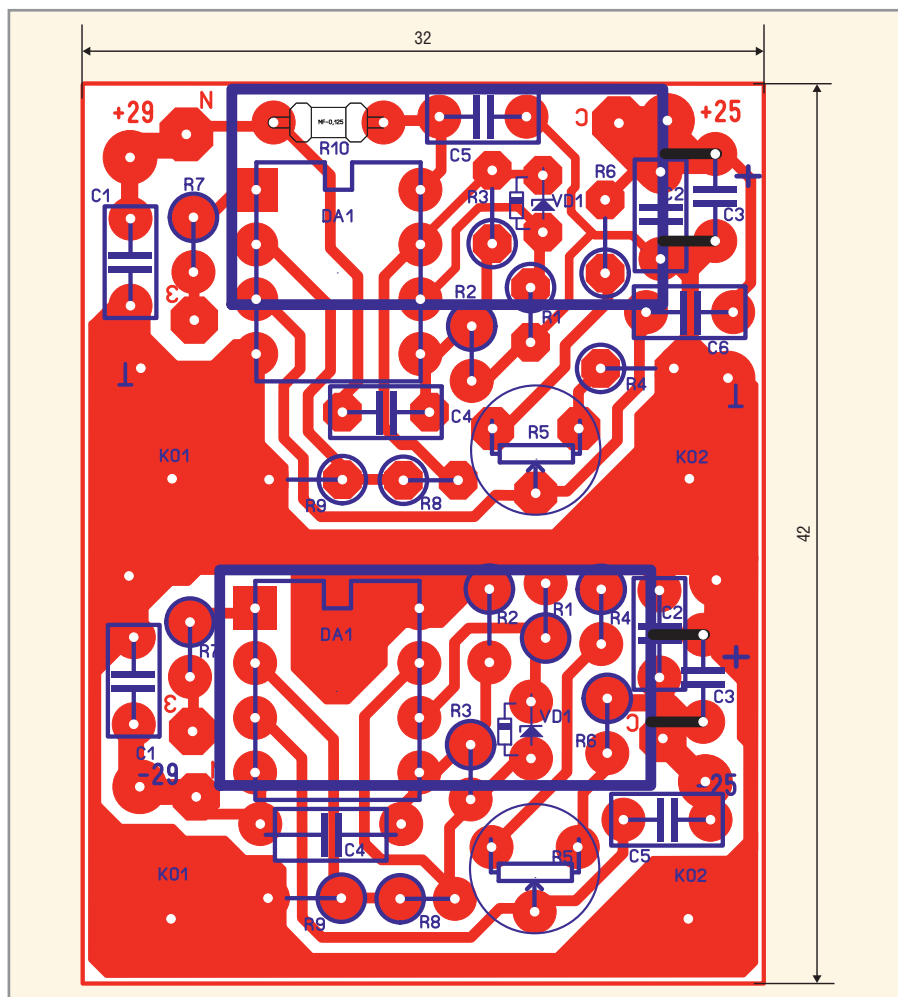


Рис. 18. Плата двухполярного стабилизатора ±25 В

цоколёвкой корпуса ИОУ и поэтому не приводится. Варианты разводки платы стабилизатора показаны на рисунках 15 и 16.

Стабилизатор отрицательной полярности имеет некоторое преимущество перед стабилизатором положительной полярности. Во-первых, применённые в нём ИОУ TL072 и TL082 дешевле, чем TCA0372 (например, TL072/TL082 в планарном корпусе можно приобрести за 3...4 руб.); во-вторых, мощные N-канальные полевые транзисторы также дешевле, чем P-канальные; в третьих, падение напряжения и уровень пульсаций в стабилизаторах отрицательной полярности ниже из-за меньшего сопротивления открытого N-канального полевого транзистора, которое достигает тысячных долей ома. Поэтому если требуется только один стабилизатор положительной полярности, то из стабилизатора отрицательной полярности можно легко получить стабилизатор положительной полярности по схеме рис. 17.

Если же требуется двухполярный стабилизатор  $\pm 25$  В [1], то обе платы можно объединить в одну (см. рис. 18). Здесь использован стабилизатор по-

ложительной полярности по схеме рис. 11, а отрицательной – по схеме рис. 14.

Следует отметить, что при налаживании двухполярного стабилизатора  $\pm 25$  В желательно между затвором и истоком полевых транзисторов установить защитный стабилитрон на напряжение 11...12 В, поскольку в применённых в этих стабилизаторах полевых транзисторах максимальное напряжение между затвором и истоком составляет  $\pm 20$  В, что ниже их входных (и выходных) напряжений ( $\pm 30...25$  В). В дальнейшем этот стабилитрон можно удалить.

### ЗАКЛЮЧЕНИЕ

Использование современных мощных полевых транзисторов и ИОУ в прецизионных стабилизаторах и регуляторах постоянного напряжения, а также в стабилизаторах напряжения общего применения даёт преимущество перед интегральными стабилизаторами в низком падении напряжения, малом уровне пульсаций и себестоимости компонентов. Например, интегральный стабилизатор на ток около 10 А сейчас продаётся за 1000 руб., а

ИОУ вместе с мощным полевым транзистором, способным работать с токами до 100 А (и более), обойдётся в 40...50 руб. Альтернативой мощному прецизионному регулятору напряжения 0...2,5 В с точностью установки напряжения до 10 мкВ являются прецизионные калибраторы напряжения стоимостью от 1000 долл. США.

### ЛИТЕРАТУРА

1. Кузьминов А. Мощный стабилизатор двухполярного напряжения для УМЗЧ. Радио. 2012. № 5.
2. Рутковски Дж. Интегральные операционные усилители. Мир, 1978.
3. Титце У., Шенк К. Полупроводниковая схемотехника. Мир, 1982.
4. Хоровиц П., Хилл У. Искусство схемотехники. Мир, 1993.
5. Кузьминов А. Метод фоторепродуцирования для изготовления фотошаблона печатных плат в домашних условиях. Технологии в электронной промышленности. 2010. № 5–7.
6. Кузьминов А. Изготовление устройств на печатных платах с высоким разрешением в домашних условиях. Технологии в электронной промышленности. 2010. № 8–10.



ЗАО «ТЕСТПРИБОР» ОФИЦИАЛЬНЫЙ ДИСТРИБЬЮТОР  
КОМПАНИИ CHROMA ATE, [HTTP://WWW.CHROMAATE.COM](http://WWW.CHROMAATE.COM)

## ПОСТАВЩИК ТЕХНИЧЕСКИХ РЕШЕНИЙ ДЛЯ ИСПЫТАНИЙ И КОНТРОЛЯ



### ЭЛЕКТРОННЫЕ НАГРУЗКИ

ПОСТОЯННОГО И ПЕРЕМЕННОГО ТОКА

### АВТОМАТИЗИРОВАННЫЕ СИСТЕМЫ



ДЛЯ ИСПЫТАНИЙ СИЛОВОГО ОБОРУДОВАНИЯ



### ПРОГРАММИРУЕМЫЕ ИСТОЧНИКИ ПИТАНИЯ

ПОСТОЯННОГО И ПЕРЕМЕННОГО ТОКА БОЛЬШОЙ И СРЕДНЕЙ МОЩНОСТИ

Реклама



**ТЕСТПРИБОР**

125480, Г. МОСКВА, УЛ. ГЕРОЕВ ПАНФИЛОВЦЕВ, Д. 24, ОФ. 718  
ТЕЛ/ФАКС: (495) 225-67-37, (495) 496-95-55  
E-MAIL: TESTPRIBOR@TEST-EXPERT.RU, [HTTP://ТЕСТПРИБОР.РФ](http://ТЕСТПРИБОР.РФ)

# Управляемый двухканальный стабилизатор тока

Сергей Шишкин (Нижегородская обл.)

В статье описан двухканальный импульсный стабилизатор тока с электронным регулятором на микроконтроллере.

Описываемый источник питания представляет собой двухканальный управляемый стабилизатор тока. Диапазон изменения выходного тока от 6 до 16 А. Устройство состоит из двух частей: собственно двухканального стабилизатора тока и электронного регулятора. Принципиальная электрическая схема двухканального стабилизатора тока представлена на рисунке 1, электронного регулятора – на рисунке 2.

Основные технические характеристики стабилизатора тока приведены в таблице 1. В стабилизаторе тока при-

менена двухканальная схема. Каждый канал представляет собой импульсный понижающий стабилизатор напряжения, работающий в режиме стабилизации тока (далее стабилизаторы тока № 1 и № 2). Стабилизатор тока № 1 собран на полевом транзисторе VT3, микросхеме DA2 (ШИМ-контроллер), диоде VD2, дросселе L3, датчике тока на R34 – R38 и дифференциальном усилителе DA4. Стабилизатор тока № 2 собран на полевом транзисторе VT4, микросхеме DA3, диоде VD3, дросселе L4, датчике тока R39 – R42 и диффе-

ренциальном усилителе DA5. Максимальный выходной ток каждого стабилизатора – 8 А. Выходные токи стабилизаторов суммируются в нагрузке. Каналы, одинаковые по схеме, не влияют друг на друга при работе.

Стабилизаторы тока реализованы на ШИМ-контроллере TL494CN (микросхема DA2 или DA3). Подробное описание микросхем приведено в [1], основные технические характеристики – в таблице 2. Следует отметить, что независимые выходные формирователи микросхемы обеспечивают возможность работы выходного каскада по схеме с общим эмиттером (ОЭ) или с общим коллектором (ОК).

Входное напряжение 24 В поступает на стабилизаторы с соединителя X1 через самовосстанавливающий предохранитель FU1 и контакты реле K1. В стабилизаторе № 1 резистор R15 и конденсаторы C11, C16 задают частоту генератора пилообразного напряжения микросхемы DA2 ( $f = 1,1/R_1C_T$ ). Управляющее напряжение поступает на инвертирующий вход усилителя ошибки (вывод 2 микросхемы DA2) с делителя R21, R22, R23. Сигнал обратной связи подаётся на неинвертирующий вход усилителя ошибки микросхемы DA2. Резистор R19 и конденсатор C12 осуществляют частотную коррекцию.

Выходной формирователь микросхемы TL494 работает в однотактном режиме (вывод 13 заземлён), т.е. выходные транзисторы включены по схеме ОЭ и работают параллельно. При этом частота выходного сигнала равна частоте задающего генератора. Сигнал с выхода микросхемы через резистивный делитель R11, R13 управляет регулирующим элементом (РЭ) стабилизатора – полевым транзистором VT3. На микросхеме DA4 выполнен дифференциальный усилитель, преобразующий ток в напряжение, которое поступает на неинвертирующий вход усилителя ошибки DA2.

Параллельные резисторы R34 – R38, включенные последовательно с нагрузкой, являются датчиком тока. Значение тока в нагрузке (напряжение на инвертирующем входе усилителя DA2) задаётся делителем R21 – R23. Управляю-

Таблица 1. Основные характеристики стабилизатора тока

Параметры	Значение
Количество каналов	2
Режим работы	Стабилизатор тока
Входные питающие напряжения, В	24, ±15
Максимальный выходной ток, А	16
Максимальная выходная мощность, Вт	100
Энергетическая плотность (удельная мощность), Вт/дм <sup>3</sup>	250
Диапазон изменения выходного тока, А	6...16
Шаг изменения выходного тока (при изменении на единицу значения на индикаторах электронного регулятора), мА	100
Диапазон изменения управляющего напряжения, В	2,5...5
Нестабильность выходного тока при изменении тока нагрузки и температуры окружающей среды, %	1
Среднее значение КПД во всём интервале выходного тока, %	70
Частота преобразования, кГц	15

Таблица 2. Основные характеристики микросхемы TL494CN

Параметры	Значение
Напряжение питания $U_{CC}$ , В	41
Входное напряжение усилителя, В	$U_{CC} + 0,3$
Выходное напряжение коллектора, В	41
Выходной ток коллектора (каждого транзистора), мА	250
Выходное опорное напряжение, В	$5 \pm 5\%$
Мощность рассеивания в непрерывном режиме (корпус DIP16, $T_a < 25^\circ\text{C}$ ), Вт	1
Рабочий диапазон температур окружающей среды, °C: ИС с суффиксом L ИС с суффиксом С	-25...85 0...70
Ток через вывод обратной связи, мА	<0,3
Ёмкость времязадающего конденсатора $C_T$ , нФ	0,047...10000
Сопrotивление времязадающего резистора, кОм	1,8...500
Частота генератора, кГц	300
Ток потребления микросхемы, мА	< 20
Длительность фронта импульса выходного тока, нс	200
Длительность спада импульса выходного тока, нс	100

щее напряжение на делитель поступает с эмиттера транзистора VT2. Резистором R23 осуществляется корректировка подаваемого на вход 2 микросхемы DA2 управляющего напряжения. В результате стабилизация напряжения на датчике тока приводит к стабилизации тока в нагрузке. Независимые датчики тока в каждом стабилизаторе позволяют развязать каналы друг от друга.

Стабилизатор тока № 2 является копией первого и работает точно также. Следует отметить, что управляющее напряжение с эмиттера транзистора VT2 поступает на два стабилизатора одновременно. Для включения источника необходимо установить уровень сигнала «Вкл. электр.» в лог 1 (ТТЛ), при этом открывается транзистор VT1. Контакты реле К1 включают оба стабилизатора, индикаторы HL1, HL2 позволяют визуально контролировать наличие напряжения на входе стабилизаторов.

Канал, формирующий управляющее напряжение, состоит из операционного усилителя DA1 и выходного транзистора VT2. Выходное напряжение с электронного регулятора соответствует определённому значению управля-

ющего напряжения, которое с эмиттера транзистора VT5 поступает на оба стабилизатора тока. Резисторами R2 и R6 устанавливается смещение и коэффициент усиления операционного усилителя DA1. Более точная регулировка в каналах стабилизации тока № 1 и № 2 осуществляется резисторами R23 и R26 соответственно.

Основные технические характеристики электронного регулятора приведены в таблице 3. Фактически регулятор представляет собой ЦАП, где двухзначному числу на индикаторе устройства соответствует выходной уровень постоянного напряжения. Регулятор состоит из генератора ШИМ-сигнала, выполненного на базе микроконтроллера AT902313, сглаживающего LC-фильтра и усилительного каскада на транзисторе VT1. Индикатор HL1 управляется с вывода 11 микроконтроллера DD1. Через порт В микроконтроллер DD1 управляет клавиатурой (кнопки S1 – S3) и динамической индикацией, реализованной на транзисторах VT1, VT2 и сдвоенном семисегментном индикаторе HG1. Коды для включения индикатора HG1 поступают на порт В микроконтроллера

Таблица 3. Основные характеристики электронного регулятора

Параметры	Значение
Напряжение питания, В	5
Число шагов регулирования	99
Диапазон регулирования уровня сигнала, дБ	25
Потребляемый ток при напряжении питания +5 В, не более, мА	100

DD1. Для функционирования клавиатуры также задействован вывод 6 микроконтроллера DD1. Рабочая частота 10 МГц микроконтроллера DD1 задаётся генератором с внешним резонатором ZQ1. ШИМ-сигнал с вывода 15 микроконтроллера DD1 через резистор R4 поступает на фильтр L1C4 и далее на эмиттерный повторитель VT1.

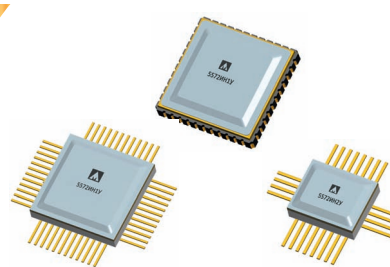
К интерфейсу устройства относятся клавиатура (кнопки S1 – S3), индикатор HL1 и сдвоенный семисегментный индикатор HG1. Кнопки клавиатуры имеют следующее назначение:

- S1 (Δ) – увеличение на единицу относительного значения выходного напряжения (в %) при удержании данной кнопки в нажатом состоянии более 2 с, значение выходного напряжения, индицируемое на дисплее, увеличивается на 5 единиц за 1 с;

5572ИН1У(У1) и 5572ИН2У ● Комплект микросхем шинных формирователей выходных уровней



...объединяя  
информационные  
ПОТОКИ



Реклама

● Параметры микросхем

Микросхемы 5572ИН2У и 5572ИН1У(У1) представляют собой двунаправленные 8 и 16-разрядный (2 канала по 8 разрядов) формирователи выходных уровней. Микросхема 5572ИН1У(У1) имеет независимые напряжения питания для каждого канала.

Наименование параметра	Ucc=1,65-1,9 В	Ucc=2,3-2,7 В	Ucc=3,0-3,6 В	Ucc=4,5-5,5 В
Увьходное (высокого логического уровня), В	Ucc - 0,45	Ucc - 0,4	Ucc - 0,6	Ucc - 0,7
Увьходное (низкого логического уровня), В	0,45	0,3	0,55	0,55
Ивьходной (высокого и низкого логического уровня), мА	±4	±8	±16	±24
Увходное (высокого логического уровня), В	(0,65-0,7)хUcc			
Увходное (низкого логического уровня), В	(0,30-0,35)хUcc			
Tdown, нс*	7,2	6,2	6,1	6
Tup, нс**	21,2	8,8	6,2	4,4

\* Задержка распространения сигнала при передаче с 5 В на Ucc  
\*\* Задержка распространения сигнала при передаче с Ucc на 5 В

Рабочий температурный диапазон от минус 60 до +125 °С  
5572ИН1У - 48-выводной металлокерамический корпус H16.48-1В  
5572ИН1У1 - 48-выводной металлокерамический корпус 5142.48-А  
5572ИН2У - 24-выводной металлокерамический корпус H06.24-1В

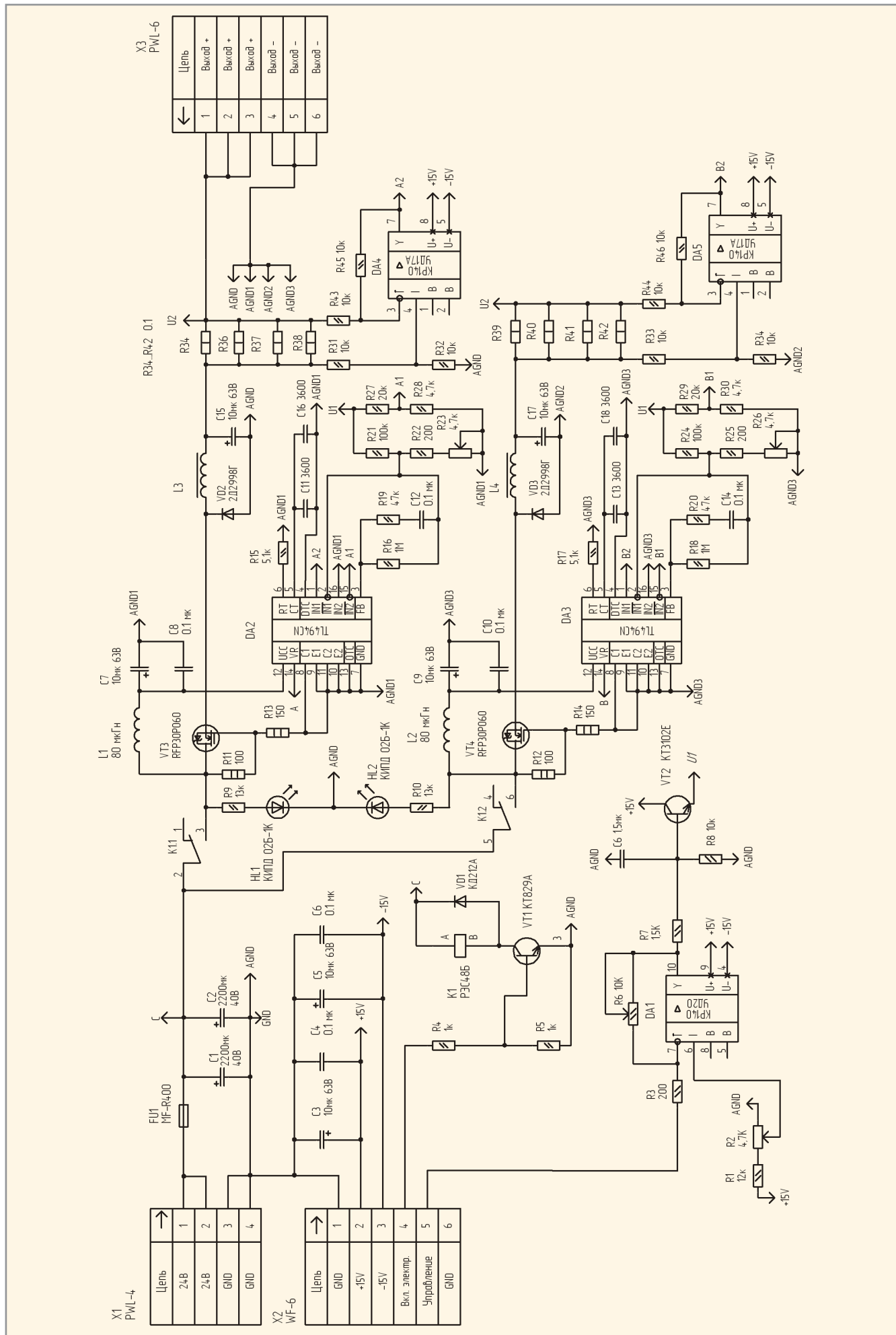


Рис. 1. Принципиальная схема двухканального стабилизатора тока

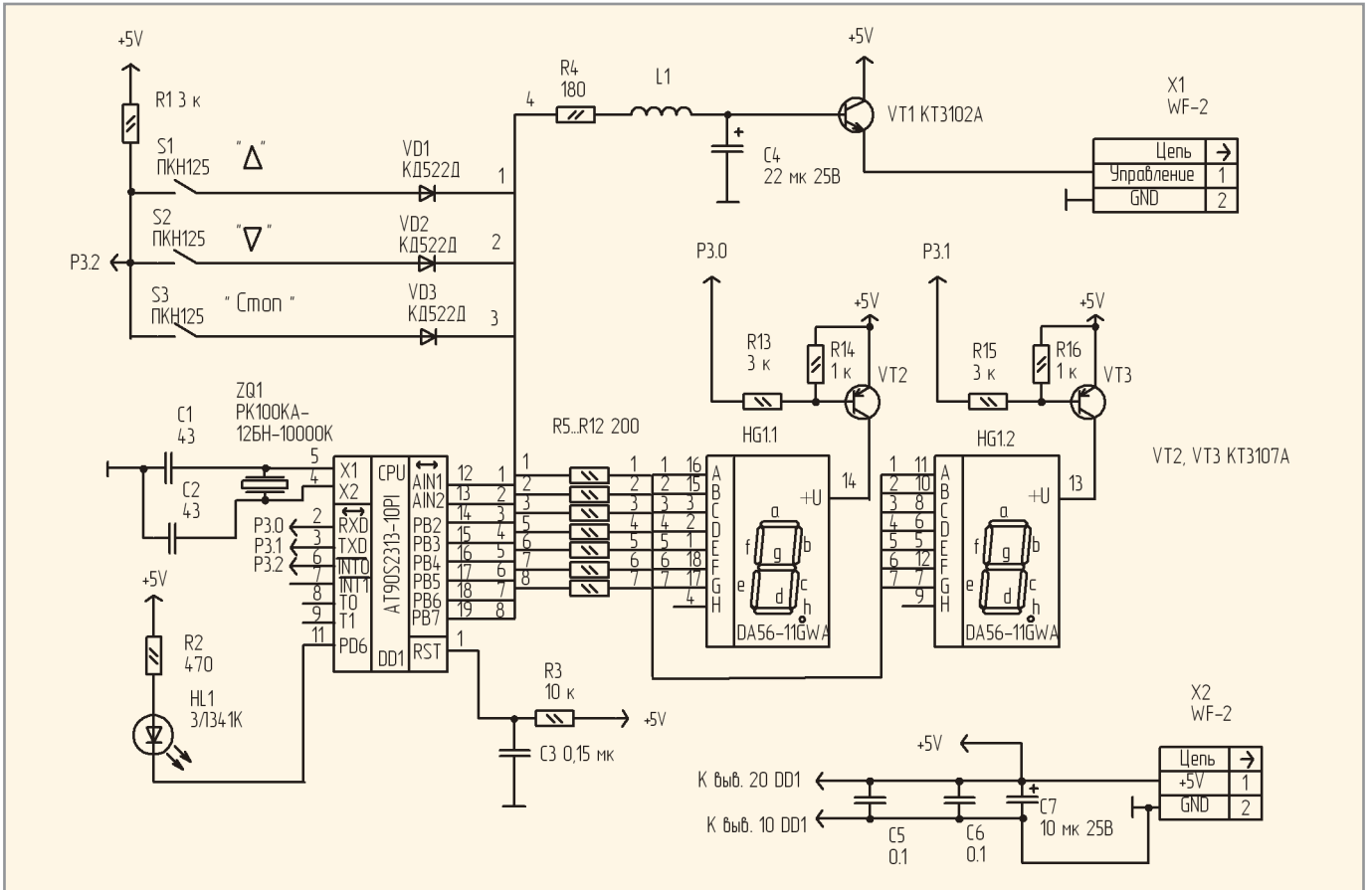


Рис. 2. Принципиальная схема электронного регулятора

# Уменьшение объёма,

сокращение затрат и повышение эффективности с применением новейших технологий в создании DC/DC-преобразователей



**DC/DC-преобразователи средней и повышенной мощности**



### Серия ICN 50...150 Вт

- Диапазоны входных напряжений 2:1 и 4:1
- КПД до 90%
- Диапазон рабочих температур -40...+100°C
- Одноканальные модели с выходными напряжениями от 2,5 до 24 В
- Габариты (Ш×Г×В) 61×57,9×12,7 мм



### Серия IFN 200 Вт

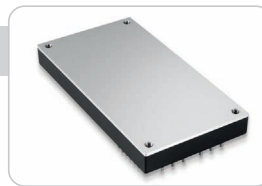
- Диапазон входных напряжений 2:1
- КПД до 90%
- Диапазон рабочих температур -40...+100°C
- Одноканальные модели с выходными напряжениями от 2,5 до 48 В
- Габариты (Ш×Г×В) 61×116,8×13,2 мм



### Серия QSB 75...350 Вт

- Диапазоны входных напряжений 2:1 и 4:1
- КПД до 92,5%
- Диапазон рабочих температур -40...+100°C
- Высокая удельная мощность

- Отвод тепла через основание корпуса
- Одноканальные модели с выходными напряжениями от 3,3 до 28 В
- Габариты (Ш×Г×В): 36,8×57,9×12,7 мм; 61×57,9×13,2 мм (QSB150-350)



### Серия QSB600 600 Вт

- Диапазон входных напряжений 2:1
- КПД до 92%
- Диапазон рабочих температур -40...+100°C
- Высокая удельная мощность
- Отвод тепла через основание корпуса
- Одноканальные модели с выходными напряжениями от 12 до 32 В
- Габариты (Ш×Г×В): 61×116,8×12,7 мм (формат Full Brick Package)

ОФИЦИАЛЬНЫЙ ДИСТРИБЬЮТОР ПРОДУКЦИИ XP POWER



Тел.: (495) 234-0636 • info@prosoft.ru • www.prosoft.ru



Реклама

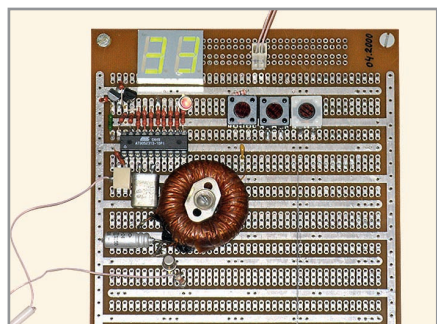


Рис. 3. Макет электронного регулятора

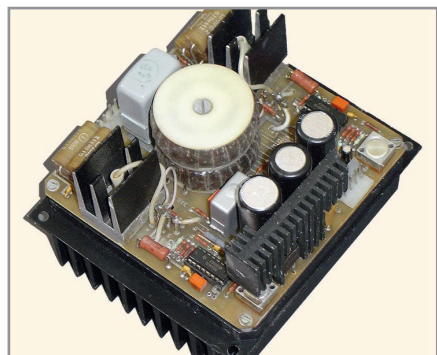


Рис. 4. Внешний вид опытного образца двухканального стабилизатора тока

- S2 (V) – уменьшение на единицу относительного значения выходного напряжения (в %) при удержании данной кнопки в нажатом состоянии более 2 с, значение выходного напряжения, индицируемое на дисплее, уменьшается на 5 единиц за 1 с;
- S3 (C) – выключение регулятора.

Системный сброс микроконтроллера DD1 осуществляется сигналом низкого уровня через цепь R3C3. Сразу после подачи питания индикатор HL1 отключен. На индикаторах HG1, HG2 индицируются нули. Для перевода устройства в рабочий режим необходимо кнопками S1 (Δ) и S2 (V) установить необходимое значение выходного напряжения. При значении выходного напряжения, отличном от нуля, включается индикатор HL1. Для выключения необходимо нажать на кнопку S3 (C), при этом на выходе регулятора установится нулевое значение выходного напряжения.

Программа микроконтроллера состоит из трёх основных частей: инициализации, основной программы, работающей в замкнутом цикле, и подпрограммы обработки прерывания от таймера T/C0 (соответственно метки INIT, SE1, S0).

Основная программа осуществляет инкремент и декремент заданного значения выходного напряжения ШИМ. В подпрограмме обработки прерывания от таймера T/C0 происходит опрос кла-

виатуры и перекодировка двоичного числа значений времени в код для отображения информации на семисегментных индикаторах и отображения разрядов с динамической индикацией.

В памяти данных микроконтроллера с адреса \$60 по \$61 организован буфер отображения для динамической индикации. В подпрограмме обработки прерывания таймера T/C0 (метка S0) каждый байт из функциональной группы циклически, после перекодировки, выводится в порт В микроконтроллера. Для включения индикаторов HG1, HG2 необходимо установить лог. 0 на выводах 2 и 3 микроконтроллера DD1. Чтобы на индикаторе HG1 индицировалось число «1», необходимо двоично-десятичное число, расположенное по адресу \$60, перекодировать, вывести в порт В микроконтроллера и установить лог. 0 на выводе 2 микроконтроллера DD1. Записывая поочередно в циклическом режиме в порт В микроконтроллера байты из функциональной группы буфера отображения и лог. 0 на соответствующие выводы порта D, мы реализуем режим динамической индикации.

При нажатии на кнопку S1 относительное значение выходного напряжения на дисплее увеличивается на единицу. Одновременно запускается счётчик, организованный на R2 и формирующий интервал 2 с. Если кнопка удерживается более 2 с, значение, индицируемое на дисплее, увеличивается на 5 единиц за 1 с. Интервал времени, в течение которого происходит приращение, организован в R1. При отпускании кнопки S1 все вышеуказанные счётчики обнуляются.

Аналогичным образом организована работа кнопки S2 для уменьшения относительного значения выходного напряжения, индицируемого на дисплее. При нажатии на кнопку S2 текущее значение, индицируемое на дисплее, уменьшается на единицу. Если кнопка удерживается более 2 с, значение, индицируемое на дисплее, уменьшается на 5 единиц за 1 с. Счётчики для кнопки S2 организованы в регистрах R3, R4.

В регистре R22 осуществляется выбор разрядов в динамической индикации. При инициализации в R22 заносится число 0b00000001. При каждом обращении к подпрограмме обработки прерывания единица сдвигается влево, подготавливая включение следующего разряда. В подпрограмме также осуществляется проверка, не вышла ли единица за пределы разрядной сет-

ки, т.е. после числа 0b00000100 в R22 загружается снова 0b00000001. Все флаги, которые используются при работе программы, выполнены на регистрах R24, R25. Назначение каждого флага приведено в тексте программы.

Нетрудно подсчитать, что значение суммарного тока стабилизаторов в диапазоне 6...16 А при инкременте или декременте числа, индицируемого на индикаторах регулятора, изменяется с шагом порядка 100 мА.

Микросхема TL494 позволяет организовать и двухтактный режим работы, т.е. можно обойтись одним корпусом данной микросхемы, а также исключить реле К1 для выключения источника питания, статически управляя ключевыми транзисторами VT3, VT4 с помощью микросхемы TL494. Однако, по соображениям надёжности и безопасности, использованы два независимых канала стабилизатора тока, контроль тока в каждом канале и включение источника питания с помощью реле.

Для защиты стабилизатора тока от перегрузки по току используется самовосстанавливающийся предохранитель FU1 MF-R400 фирмы BORNIS. Уменьшить коммутационные потери и повысить КПД стабилизаторов удалось благодаря использованию диодов Шоттки (VD2, VD3) КД2998Г (постоянное прямое напряжение 0,54 В; средний прямой ток 30 А; диапазон частот 10...200 кГц; импульсное обратное напряжение 35 В).

Стабилизатор тока обеспечивает максимальный КПД порядка 75% при минимальном выходном токе 6 А; КПД при максимальном выходном токе 16 А снижается до 70%.

На рисунке 3 приведена фотография макета электронного регулятора, а на рисунке 4 – фотография опытного образца двухканального стабилизатора тока для электролизера.

В схеме стабилизатора тока дроссели L3, L4 выполнены на двух сложенных вместе кольцевых магнитопроводах МП-140 типоразмером К36 × 25 × 9,7 и содержат 45 витков двойного провода ПЭТВ-2 1,1 уложенных равномерно в два слоя по всему периметру кольца. Между слоями проложены два слоя лакоткани ЛШМС-105-0,06 ГОСТ 2214-78. Индуктивность дросселей порядка 400 мкГн. Конденсаторы C1 – C3, C5, C7, C9, C15, C17 – К50-35; остальные конденсаторы типа К10-17. Микросхему TL494CN можно заменить на

TL494LN или KP1114EY4. Дроссели L1, L2 типа ДМ-0,1-80. Самовосстанавливающийся предохранитель MF-R400 можно заменить на любой другой с аналогичными характеристиками. Диоды VD2, VD3 можно заменить любым диодами Шоттки с аналогичными параметрами, например 20TQ045.

Для уменьшения потерь мощности датчики тока (резисторы R34 – R42) выполнены с минимальным сопротивлением 0,025 Ом каждый. При максимальном токе нагрузки 16 А рассеиваемая на датчиках мощность составляет 3,2 Вт. Резисторы R34 – R42 типа C5-16MB-1 Вт-0,1 Ом ± 1%. Резисторы R2, R6, R23, R26 типа СП5-3 или СП5-2ВА.

Ключевые транзисторы в стабилизаторах VT3, VT4 и диоды VD2, VD3 установлены на отдельных теплоотводах. Площадь эффективной поверхности теплоотвода для транзистора должна быть не менее 100 см<sup>2</sup>, для диода – не менее 40 см<sup>2</sup>.

В схеме электронного регулятора использованы конденсаторы C1, C2, C5, C6 типа К10-17а. Конденсатор C3, C7 типа К50-35, конденсатор C4 типа К50-24. Дроссель L1 выполнен на магни-

топроводе МП140 типоразмером К28 × 16 × 9, обмотка содержит 150 витков провода ПЭТВ-2 0,28. Сдвоенный индикатор НГ1 зелёного цвета типа DA56-11GWA. Индикатор НЛ1 типа ЗЛ341К красного цвета ( $I_{нр} = 10 \text{ mA}$ ).

Для обеспечения устойчивой работы стабилизатора тока, при разработке печатной платы следует уделить внимание минимизации электромагнитных излучений. Целесообразно разделить в каждом канале общие проводники ключевого каскада и микросхемы управления (ШИМ-контроллера), а точку их соединения сделать перед выходным соединителем X3.

Настройку целесообразно начинать с формирователя управляющего напряжения, при этом каналы стабилизаторов тока следует отключить (подать лог. 0 на контакт 4 соединителя X2). Далее устанавливаем нулевое значение на индикаторах электронного регулятора и, вращая движок переменного резистора R2, устанавливаем напряжение 2,5 В на эмиттере VT5. Затем устанавливаем максимальное значение (99) на индикаторах электронного регулятора и, вращая движок R6, подстраиваем напряжение на эмиттере VT5 до 5 В.

Проверку и настройку стабилизатора тока можно проводить с резистивной нагрузкой порядка 0,2 Ом, рассчитанной на ток не менее 20 А. Первое включение лучше сделать при минимальном токе 6 А, затем медленно увеличивать ток нагрузки до максимального значения 16 А. Руководствуясь вышеуказанной методикой, можно расширить диапазон изменения выходного тока до 0...16 А, при этом шаг изменения выходного тока увеличится до примерно 160 мА.

### ЛИТЕРАТУРА

1. Интегральные микросхемы: Микросхемы для импульсных источников питания и их применение. Додека, 1997.
2. Источники электропитания радиоэлектронной аппаратуры: справочник. Под ред. Г.С. Найвельта. Радио и связь, 1985.
3. Хрусталева Д. Особенности конструирования печатных плат для импульсных источников питания. Схемотехника. 2002. № 12. С. 18–19.
4. Голубцов М.С., Кириченко А.В. Микроконтроллеры AVR: от простого к сложному. СОЛОН-Пресс, 2005.
5. Ежков Ю. Экспоненциальный электронный регулятор громкости. Радио. 1997. № 11. С. 15–16.



## Отличная замена жесткому диску

### Твердотельные накопители для баз данных

- \* большой рабочий ресурс
- \* высокая производительность
- \* экономичность
- \* MLC-технология с архитектурой L2
- \* поддержка SMART

**ОФИЦИАЛЬНЫЙ ДИСТРИБЬЮТОР ПРОДУКЦИИ INNO DISK**

Тел.: (495) 234-0636 • Факс: (495) 234-0640 • info@prosoft.ru • www.prosoft.ru

Реклама

# Стабилизация выходного напряжения обратноходового преобразователя путём возврата энергии в первичную цепь

Михаил Сизов (Москва)

В статье рассматривается схема обратноходового преобразователя, в котором используется метод непосредственной стабилизации выходного напряжения путём возврата лишней энергии в первичную цепь, без применения цепи обратной связи. Приводится схема реального устройства и даётся описание его работы.

Для стабилизации величины выходного напряжения обратноходовых преобразователей (ОХП) используются разные методы регулирования количества энергии, поступающей во вторичную цепь. Основным среди них является ШИМ-стабилизация напряжения. Принцип действия ШИМ-стабилизации заключается в изменении длительности импульсов, усиливаемых силовым каскадом в первичной цепи преобразователя, без коррекции собственно частоты колебаний и их амплитуды. Длительность импульсов формируется схемой управления, которая сравнивает выходное напряжение преобразователя с заданным значением.

Метод непосредственной стабилизации выходного напряжения требует применения оптрона для передачи аналогового сигнала ошибки из вторичной цепи в первичную. Расчёт петли обратной связи с оптроном довольно сложен, и даже существующие методики далеко не всегда дают адекватный результат, поскольку слиш-

ком много параметров влияет на АЧХ схемы [1].

В статье предлагается схема ОХП, в котором используется метод непосредственной стабилизации выходного напряжения путём возврата лишней (избыточной) энергии в первичную цепь, без применения цепи ОС. Автор столкнулся с этим способом стабилизации выходного напряжения более 15 лет назад, изучая схему источника питания японского телевизора. Принцип возврата энергии при колебательном процессе подробно описан в [2, 3].

На рис. 1 показана реальная схема ОХП с гальванической развязкой выходного напряжения, в которой пунктирной линией выделены первичная и вторичная цепи устройства. Импульсный генератор ОХП выполнен на транзисторах VT1, VT2 и накопительном трансформаторе с тремя одинаковыми обмотками. W1 – первичная обмотка, её индуктивность определяет энергию, которая будет запасаться в трансформаторе; W2 – обмотка положительной обратной

связи для возбуждения генерации колебаний в схеме; W3 – выходная обмотка (обмотка обратного хода), подключается к конденсатору C4 и нагрузке через диоды VD7, VD8 и транзисторный ключ VT3.

При включении источника питания 15 В резистор R3 задаёт небольшой базовый ток, который приоткрывает транзистор VT2. Далее происходит лавинообразное открытие транзистора за счёт действия положительной обратной связи через обмотку W2. Резистор R2 определяет рабочий базовый ток транзистора VT2, а время открытого состояния транзистора VT2, когда происходит накопление электромагнитной энергии в трансформаторе, определяется RC-цепочкой R1, C1, которая с задержкой открывает транзистор VT1. Транзистор VT1 перехватывает базовый ток транзистора VT2, который переходит из режима насыщения в линейный режим работы (прикрывается), после чего происходит лавинообразное закрытие транзистора VT2 за счёт действия положительной обратной связи через обмотку W2. После выключения транзистора VT2 на всех обмотках трансформатора изменяется полярность напряжений и происходит их быстрый рост. Начинается второй такт работы схемы преобразователя – режим размагничивания сердечника трансформатора. После исчезновения тока в первичной обмотке W1 он появляется во вторичной обмотке W3 за счёт взаимной индукции.

На рис. 2 показаны основные сигналы преобразователя в установившемся режиме холостого хода. В работе ОХП можно выделить пять временных интервалов и соответствующих физических процессов:

1) происходит накопление энергии в индуктивности первичной обмотки трансформатора W1. Напряжение на выходной обмотке W3 отрицательно, через цепочку R6, VD6 оно формирует запираю-

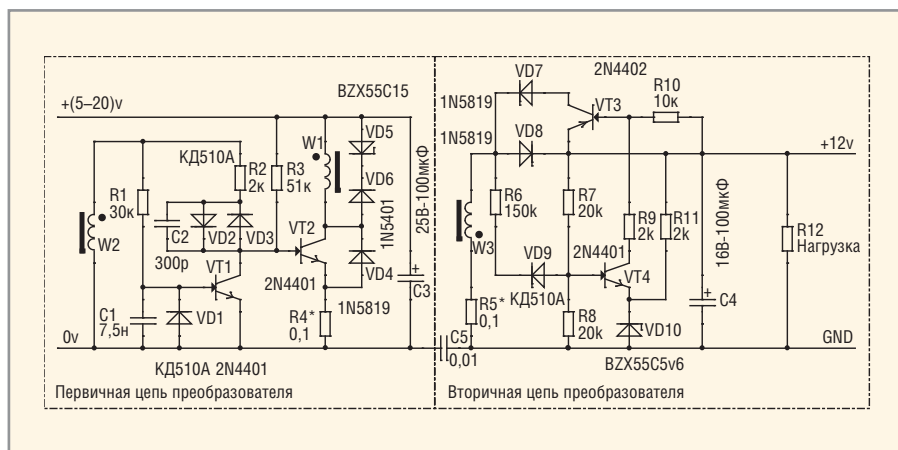


Рис. 1 Схема ОХП без цепи ОС

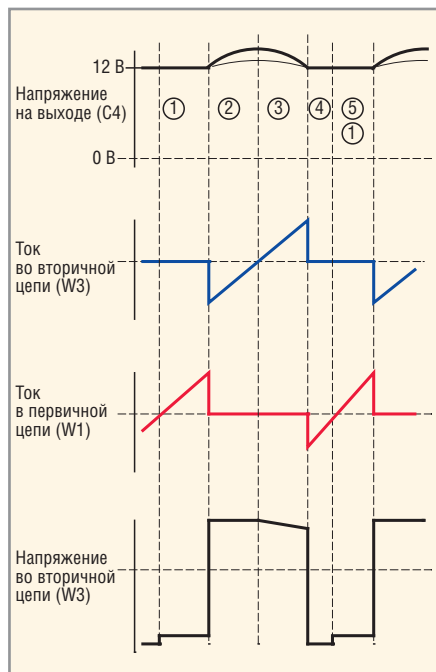


Рис. 2. Основные сигналы преобразователя в установившемся режиме холостого хода

- щее напряжение на базе транзистора VT4;
- 2) после выключения транзистора VT2 напряжение на выходной обмотке W3 меняет знак, цепочка R6, VD6 отключается, снимается запирающее напряжение на базе транзистора VT4. Так как выходное напряжение превышает уровень стабилизации, транзисторы VT4 и VT3 открываются. Начинается колебательный процесс. Амплитуда синусоидального изменения напряжения на конденсаторе C4 зависит от его ёмкости и величины запасённой в трансформаторе энергии. Когда напряжение на конденсаторе C4 достигает максимального значения, а ток в обмотке W3 пересекает нулевой уровень, начинается 3-й интервал работы ОХП;
  - 3) энергия, запасённая в конденсаторе C4, начинает передаваться в индуктивность вторичной обмотки трансформатора W3, напряжение на конденсаторе C4 уменьшается, а ток нарастает. В момент, когда ток в обмотке трансформатора W3 достигает максимального значения, начинается 4-й интервал работы ОХП;
  - 4) начало 4-го интервала характеризуется тем, что в трансформаторе накоплена энергия (обратного знака), которая не может исчезнуть. Происходит изменение полярности напряжений на всех обмотках

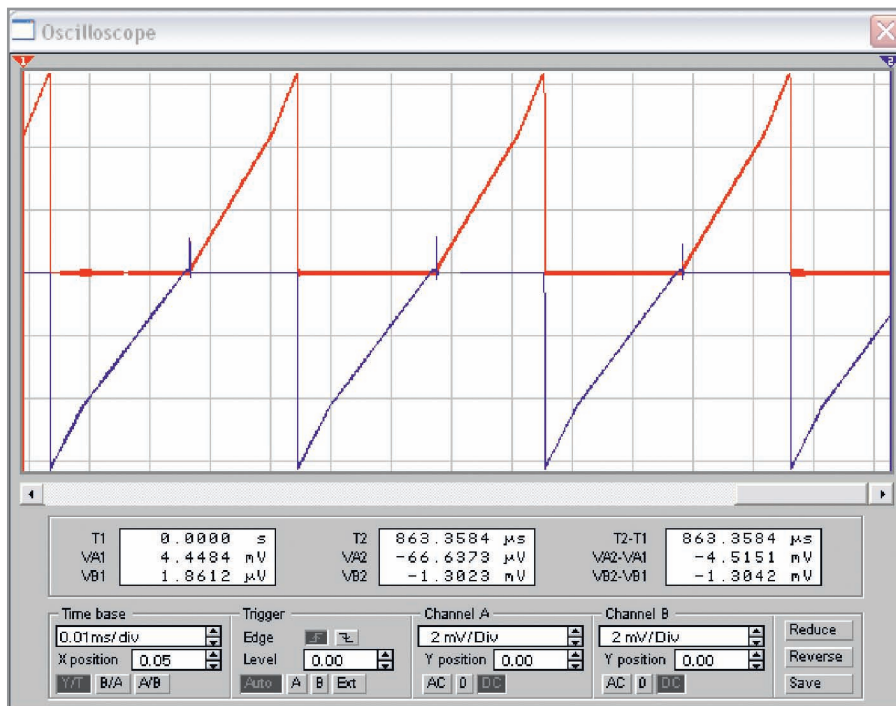


Рис. 3. Токи обмоток W1 (красный луч) и W3 (синий луч) при максимальной нагрузке

трансформатора. Напряжение первичной обмотки W1 становится отрицательным для диода VD4, величина напряжения превышает входное напряжение ОХП, начинается передача накопленной энергии трансформатора в конденсатор C3 фильтра питания первичной цепи. Полярность напряжения обмотки обратной связи W2 соответствует открытому состоянию транзистора VT1, но ток через него не течёт, т.к. в это время открыт диод VD4. Напряжение вторичной обмотки W3 становится запирающим для транзистора VT4. Закрывается транзистор VT3, конденсатор C4 и диод VD5 отключаются от вторичной обмотки W3. Когда напряжение на конденсаторе C3 достигает максимального значения, а ток в обмотке W1 пересекает нулевой уровень, начинается 5-й интервал работы ОХП;

- 5) так как полярность напряжения обмотки обратной связи W2 соответствует открытому состоянию транзистора VT1, начинается рост тока в первичной обмотке трансформатора W1, снова происходит накопление энергии в индуктивности первичной обмотки, и процесс повторяется.

Пороговое напряжение, при котором открывается транзистор VT4, является напряжением стабилизации ОХП. Транзистор VT4 может только начать колебательный про-

цесс, момент окончания процесса зависит от других элементов схемы и нагрузки.

На рис. 3 показаны токи в первичной и вторичной цепях ОХП, когда нет передачи лишней энергии в первичную цепь. Это режим максимального КПД, поскольку обратная передача энергии в первичную цепь сопровождается неизбежными потерями.

Дальнейшее увеличение тока нагрузки приводит к выходу ОХП из режима стабилизации и переходу в режим ограничения выходной мощности.

Данный ОХП прост и надёжен, он выполнен на четырёх транзисторах без оптрона и микросхем. Все транзисторы работают в ключевом режиме, что обеспечивает минимальные потери мощности в элементах схемы. Диапазон изменения входного напряжения составляет 3...20 В. Преобразователь допускает режим короткого замыкания на выходе.

**ЛИТЕРАТУРА**

1. <http://www.platan.ru/shem/index.htm>. Устойчивость импульсных стабилизаторов напряжения ([http://www.platan.ru/shem/pdf/12\\_p16-20.pdf](http://www.platan.ru/shem/pdf/12_p16-20.pdf)).
2. Сизов М. Преобразователь сигналов индуктивного датчика положения ротора. Современная электроника. 2012. № 5.
3. <http://spetrovich.narod.ru/img7/razvertka.htm>.

# Программные средства разработки систем ЦОС на основе ПЛИС Xilinx

Павел Львов, Александр Тумачек (Москва)

В статье приведён обзор программных средств проектирования систем цифровой обработки сигналов на основе ПЛИС.

## ВВЕДЕНИЕ

Цифровая обработка сигналов (ЦОС) применяется в любой аппаратуре, где информация поступает в цифровом виде или управляется цифровым устройством. Проектирование систем ЦОС на основе ПЛИС – сложный процесс, требующий от разработчика определённых знаний и навыков, поэтому развитие методов автоматизированного проектирования данного класса устройств является актуальной задачей.

В данной статье описывается, как объединить набор программных средств проектирования Active-HDL и Xilinx ISE компаний Aldec и Xilinx соответственно, с целью оптимизации процесса разработки устройства на основе ПЛИС. Такое решение доказало свою эффективность при проектировании модулей демультиплексирования цифрового потока и цифровой фильтрации сигналов.

## ПРОГРАММНЫЕ СРЕДСТВА, ПРИМЕНЯЕМЫЕ ДЛЯ ПРОЕКТИРОВАНИЯ ПЛИС

В данном разделе приводится обзор программных средств, необходимых для проектирования цифрового устройства на основе ПЛИС. Набор не является стандартным для ПЛИС фирмы Xilinx, поскольку в него входят программные продукты сторонних производителей. Каждый программный продукт отвечает за отдельный этап проектирования:

- 1) создание проекта разрабатываемого устройства и его моделирование в визуальной среде;
- 2) выбор и настройка блоков (оптимизированных IP-ядер), предоставленных фирмой-разработчиком;
- 3) создание описания устройства на языке проектирования VHDL, объединение модулей, тестирование методом временных диаграмм;

- 4) синтез проекта;
- 5) размещение и трассировка узлов проекта;
- 6) конфигурация ПЛИС, отладка методом сквозного проектирования;
- 7) создание виртуального прибора для управления созданным устройством.

Ниже приведено краткое описание программных средств, используемых на каждом этапе.

### Продукт фирмы Aldec

Пакет Active-HDL фирмы Aldec представляет собой полностью интегрированную среду разработки цифровых устройств на основе текстовых HDL-описаний. Среда проектирования Active-HDL (см. рис. 1) даёт разработчикам независимость в использовании других средств проектирования из единого, полностью совмещённого окружения.

Именно свойство объединения разрозненных средств проектирования в оболочке Active-HDL является привлекательным для разработчика. Возможно подключение всех необходимых продуктов для проведения всех этапов разработки конфигурационной последовательности. В текстовом редакторе среды Active-HDL разработчик создаёт описание устройства на языке VHDL и выполняет проверку методом временных диаграмм (этап № 3). Этот метод обеспечивает визуализацию всех сигналов в тестируемом модуле.

Для детального тестирования проекта методом временных диаграмм, на языке VHDL вручную создаётся временный модуль верхнего уровня. Он управляет тестовыми сигналами, направленными во входные порты исследуемого модуля, в то время как среда отображает отклики модуля на временной диаграмме в виде цифровых сигналов (стробов), обеспечивая возможность оценки работы реализованных в модуле функций. Для проведения остальных этапов разработки подключаются специализированные среды. Таким образом, среда Active-HDL играет в проекте разработки не только связующую, но и основообразующую роль.

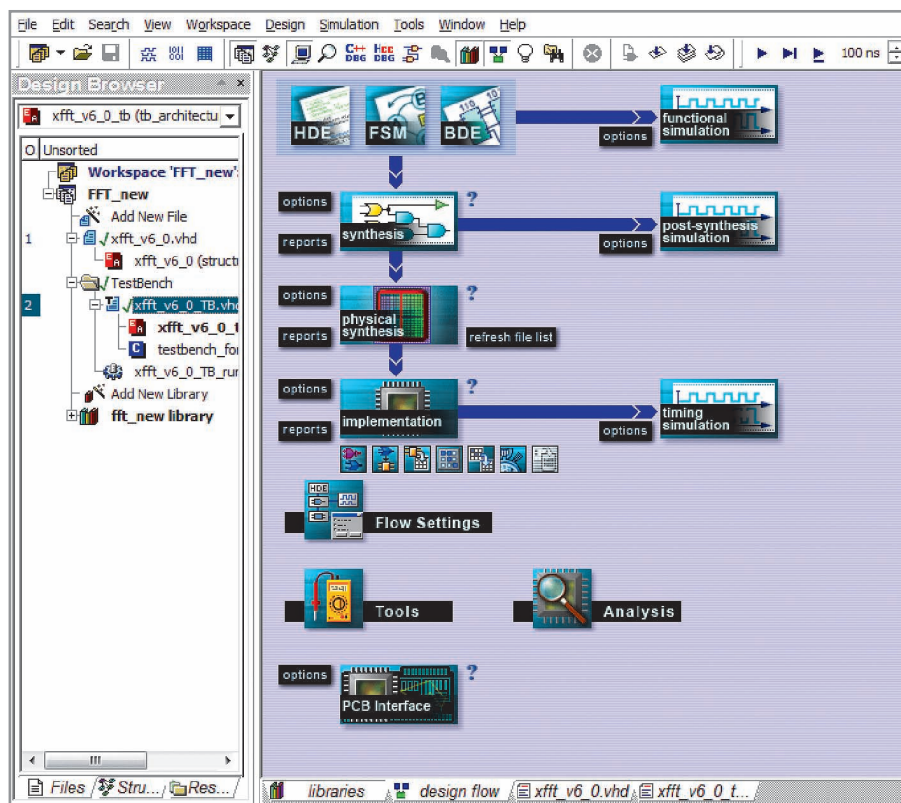


Рис. 1. Рабочий стол Active-HDL

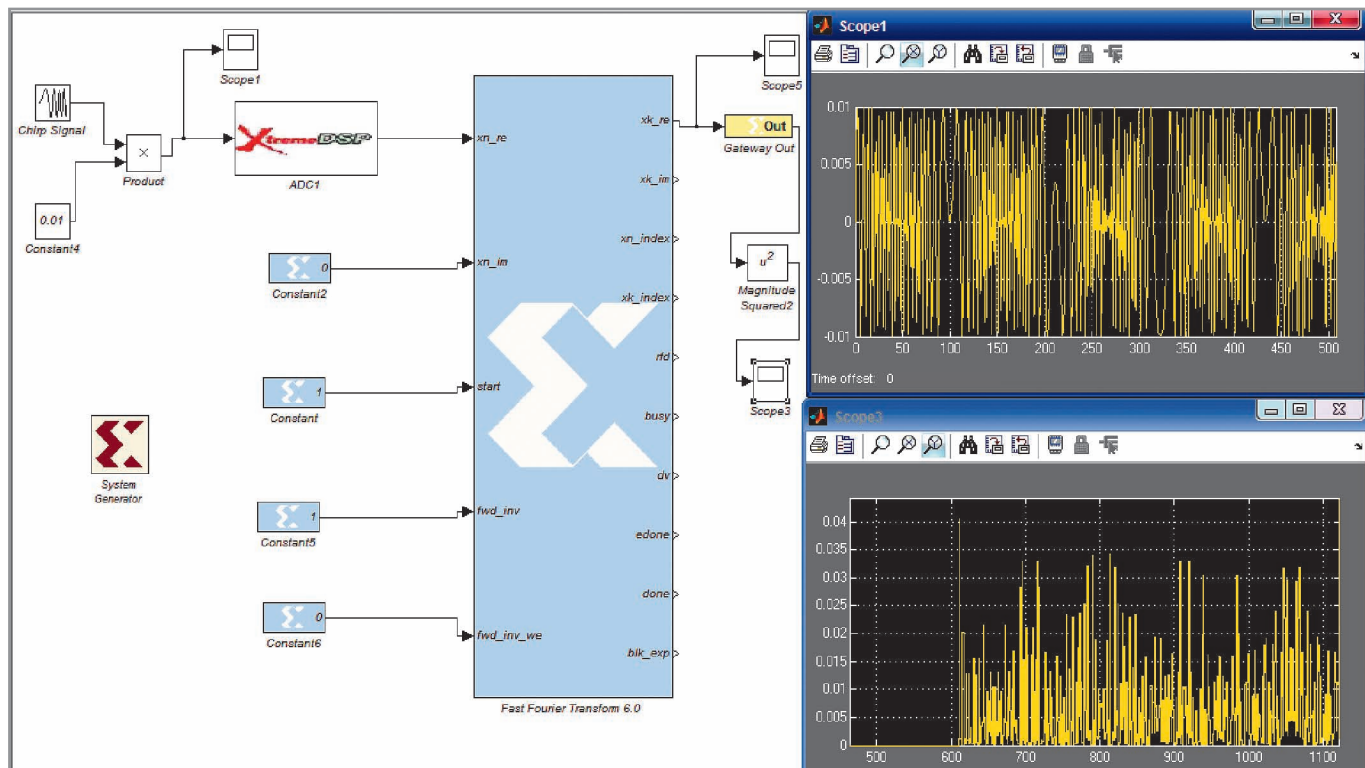


Рис. 2. Настройка блока БПФ в среде System Generator

**Продукты фирмы Xilinx (Xilinx ISE)**

Компания-разработчик ПЛИС Xilinx предлагает среду автоматизированного проектирования Xilinx ISE, в которую включены разнообразные средства выполнения различных задач. Некоторые из них использованы при подготовке данной работы.

*System Generator (эман № 1)*

Для решения задач ЦОС при разработке сложных устройств фирма Xilinx разработала среду визуального проектирования System Generator. Эта среда интегрирует функции MATLAB, дополняя их специфическими библиотеками, которые совместимы с ПЛИС. Разработчик представляет своё устройство в графическом редакторе в виде функциональных блоков, не отвлекаясь на редактирование мелких узлов, что позволяет сфокусироваться на решении основных задач. Поэтому использование данного продукта существенно экономит время, затрачиваемое на моделирование.

Фирмой Xilinx также предусмотрена функция генерации битового потока моделируемого устройства для конфигурирования ПЛИС непосредственно в среде System Generator. Однако для качественной разработки необходимо выполнение всех этапов, и такой вариант не может заменить их последо-

вательность, указанную выше для проектирования эффективного и сложного устройства. Также в System Generator не реализованы некоторые необходимые концепции. Например, в MATLAB не существует понятия «порт ввода-вывода», что является существенным недостатком. Поэтому использование продукта System Generator целесообразно только на этапе визуального моделирования.

*CoreGenerator (эман № 2)*

В помощь разработчику фирма Xilinx выпустила пакет программ Xilinx ISE – функционально ёмкий инструмент, позволяющий оптимизировать время разработки. Мощные средства создания сложных элементов принципиальной схемы ПЛИС встроены в систему автоматизации проектных работ (САПР) Xilinx ISE. Например, генератор системных IP-ядер является необходимым и очень удобным инструментом для разработчика. Он содержит специальные, генерируемые библиотеки символов, оптимизированные под конкретное семейство ПЛИС. Важно, что использование оптимизированных IP-ядер позволяет избежать ошибок, связанных с реальными задержками распространения сигнала внутри ПЛИС при работе на высокой частоте.

Генерируемое ядро представляется в виде пакета файлов настройки про-

екта, который содержит и файл на языке проектирования VHDL, включаемый в текст разрабатываемой программы. Используя данный инструмент, инженер может сосредоточиться на специфических аспектах проектирования.

Применительно к задачам ЦОС, продукт Core Generator обладает большими возможностями, предоставляя оптимизированные модули фильтров, блоков вычисления преобразования Фурье, линейных сдвиговых регистров, блоков с алгоритмами решения тригонометрических, гиперболических и уравнений с квадратным корнем. Все эти модули разработчик может настроить по своему усмотрению.

Выбранные ядра могут использоваться в качестве библиотек для блоков визуального проектирования в среде System Generator (см. рис. 2), ускоряя настройку функциональных модулей.

*WebPack (эман № 4 и № 6)*

Важнейшим этапом разработки является физический синтез кода VHDL в описание устройства более низкого уровня абстракции. В процессе физического синтеза производится начальное размещение логических вентилей и функций (таблиц соответствия). Основываясь на результатах размещения, средства временного

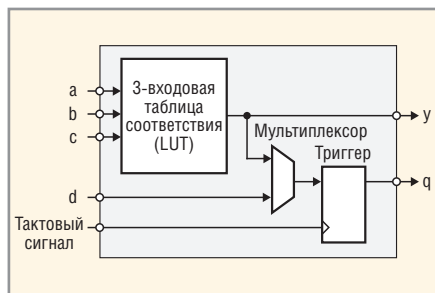


Рис. 3. Простой конфигурируемый логический блок

анализа, входящие в состав синтезатора, позволяют получить точные временные оценки, которые необходимы для компенсации негативных эффектов (задержек на проводниках и вентилях). Таким уровнем абстракции является представление в виде сопоставленной, скомпонованной и размещённой таблицы соединений конфигурируемых логических блоков (см. рис. 3) (КЛБ) и таблиц соответствия (netlist) [2].

На последующих этапах (физической реализации) эта информация используется в качестве отправной точки при выполнении процедуры локальной (точной) оптимизации размещения, после чего производится детальная разводка элементов устройства.

Синтез производится в автоматическом режиме, необходимо только указать название проектируемой ПЛИС

фирмы Xilinx и файл верхнего уровня синтезируемого проекта. На этапе конфигурации этот продукт, используя таблицу соединений КЛБ и таблиц соответствия (netlist), создаёт конфигурационный файл – битовый поток, который загружается в кристалл через интерфейс JTAG.

*PlanAhead (эман № 5)*

Этот продукт представляет собой редактор размещения отдельных цифровых узлов на кристалле ПЛИС. С помощью PlanAhead можно поделить проект на иерархические блоки и выполнять их размещение на кристалле на любом уровне иерархии, как вручную в редакторе (см. рис. 4), так и в автоматическом режиме. В среднем этот пакет увеличивает производительность проекта на 30%.

В предложенном способе проектирования ПЛИС используется лишь часть функций PlanAhead, а именно, оптимизация таблицы соединений КЛБ и таблиц соответствия (netlist), созданных синтезатором, с помощью методов трассировки и размещения логических блоков применительно к данному кристаллу. Для корректной работы трассировщика необходимо подготовить файл UCF, который содержит необходимую информацию в виде описания соответствий символьных идентификаторов портов ПЛИС

физическим контактам кристалла (pins):

```
#####
# System Clocks and Control Signals
#####

#System Clocks
#NET "clka" LOC = AF12;
#NET "clkb" LOC = A16;
#NET "clkc" LOC = AF11;

#Control and setup
#NET "fpga_done" LOC = Y1;
#NET "config_done" LOC = AC1;
#NET "reset1" LOC = H3;
#NET "slot_id0" LOC = H5;
#NET "slot_id1" LOC = H4;

#User Status LEDs
#NET "led1_green" LOC = D3;
#NET "led1_red" LOC = F3;
#NET "led0_green" LOC = E26;
#NET "led0_red" LOC = D26;

#Temp. Sensor device
#NET "alert1" LOC = H6;
```

Фирма – разработчик кристаллов Xilinx предлагает универсальный файл UCF для каждой ПЛИС, где описаны все порты. От разработчика устройства требуется грамотная оптимизация этого файла применительно к проекту. Все идентификаторы могут быть изменены произвольно, с необходимым учётом на этапе разработки № 3 (создание описания устройства на VHDL).

Размещение логических блоков производится в условиях экономного использования узлов кристалла. На выходе получается всё та же таблица (netlist), но уже полностью оптимизированная под выбранную ПЛИС.

*ChipScope (эман № 6)*

Конфигурация кристалла реализуется с помощью инструмента ChipScope. Продукт, оперируя битовым потоком, созданным WebPack, загружает его в ПЛИС с помощью программирующего кабеля.

Средство ChipScope также отвечает за внутрисхемную отладку сконфигурированного кристалла. Такой метод отладки называется сквозным проектированием и осуществляется с помощью дополнительных программных модулей, которые добавляются в код проекта на этапе проектирования № 3. Метод основан на управлении до-

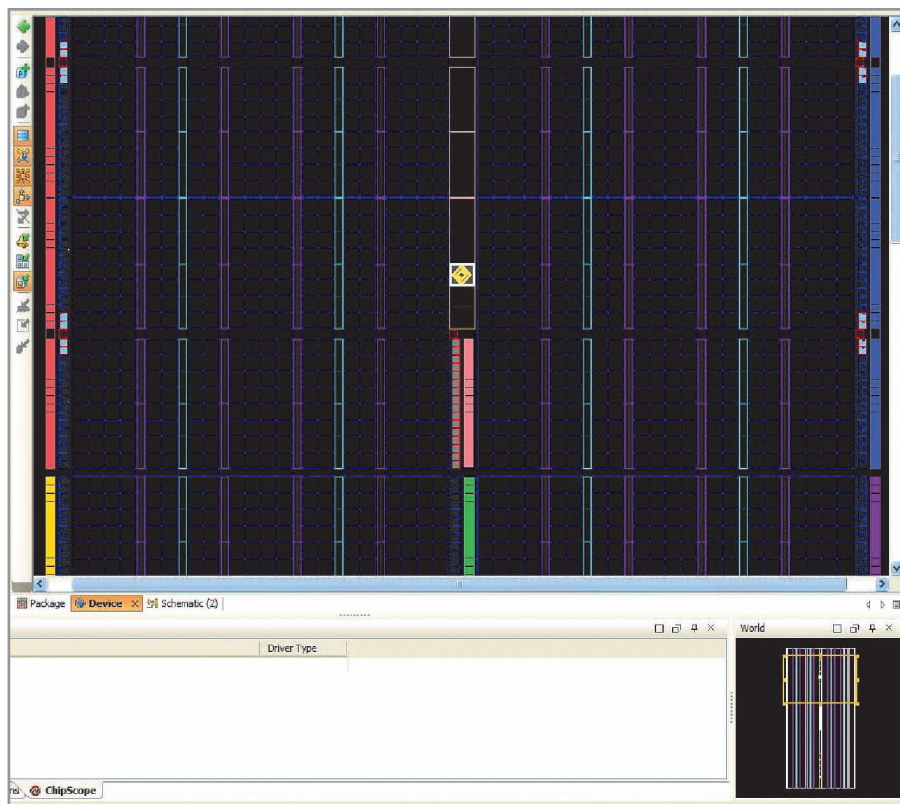


Рис. 4. Графическое изображение логических блоков ПЛИС в среде PlanAhead

полнительными модулями в среде ChipScore посредством загрузочного кабеля во время работы готового устройства. Чаще всего используются три модуля:

- Integrated Controller;
- Integrated Logic Analyzer;
- Virtual Input/Output.

Возможности каждого модуля уникальны и предоставляют разработчику удобные инструменты для отладки программной составляющей разрабатываемого устройства.

Модуль Integrated Controller обеспечивает соединение между двумя другими модулями и средой ChipScore и способен поддерживать до 15 каналов передачи одновременно.

Модуль Integrated Logic Analyzer используется для проверки любых внутренних сигналов проекта. Он создаёт триггеры на свободном от узлов проекта пространстве кристалла, которые контролируют определённые разработчиком сигналы как в единый момент времени, так и за определённый промежуток. Глубина триггеров также настраивается разработчиком и зависит только от количества свободных КЛБ кристалла.

Настраиваемый модуль Virtual Input/Output может управлять внутренними сигналами ПЛИС в реальном времени. Он создаёт виртуальные указатели статуса через асинхронные и синхронные входные порты. Таким образом, разработчик может в любой момент времени определить состояния внутренних сигналов, что позволяет надёжно фиксировать неполадки и совершенствовать проект.

### LABVIEW – СРЕДА РАЗРАБОТКИ ВИРТУАЛЬНЫХ ПРИБОРОВ

Важная задача, которая не относится к проектированию ПЛИС, выполняется разработчиком на этапе № 7 и заключается в организации управления созданным устройством и обработке полученных результатов. На данном этапе удобно использовать виртуальные приборы (см. рис. 5), которые предлагает программный продукт LabVIEW [5].

Программы, созданные в среде LabVIEW, называются виртуальными приборами, потому что их внешний вид и выполняемые функции схожи с реальными физическими приборами, такими как осциллограф или мультиметр. Среда LabVIEW содержит обширный набор инструментальных средств для

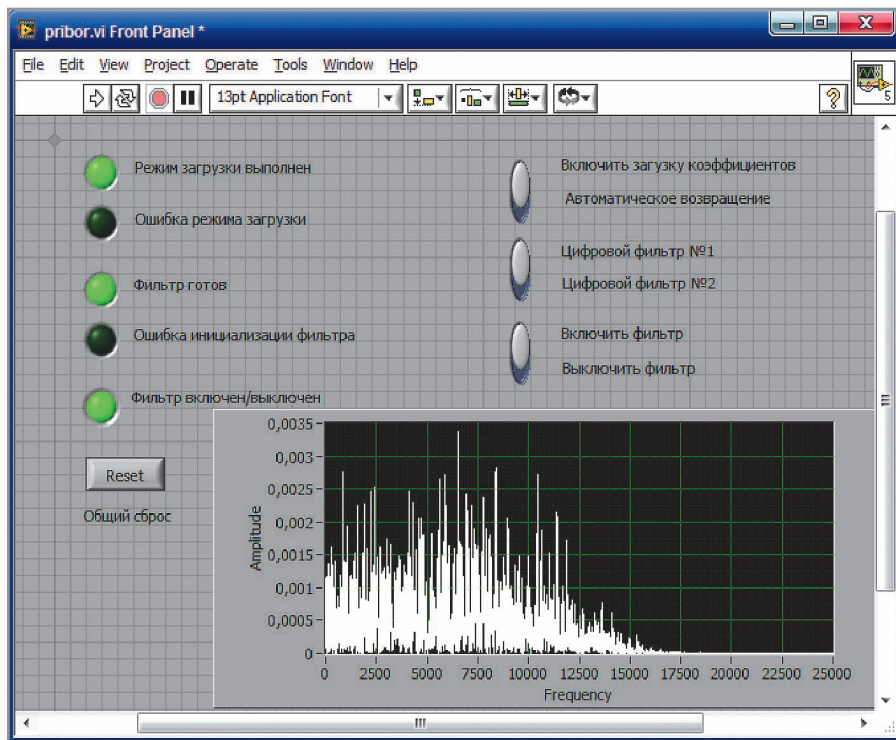


Рис. 5. Использование виртуального прибора для управления ПЛИС

сбора, анализа, представления и хранения данных, а также инструменты, помогающие отладить создаваемый код.

Написание программы в LabVIEW начинается с создания интерфейса пользователя, содержащего элементы управления и индикаторы. Примерами элементов управления являются ручки управления, кнопки, круговые шкалы и другие элементы ввода. Индикаторами являются графики, светодиодные индикаторы и другие элементы вывода. Затем разработчик создаёт на блок-диаграмме код, используя другие виртуальные приборы и структуры для управления объектами лицевой панели.

Программная среда LabVIEW может применяться для взаимодействия с аппаратными средствами с помощью интерфейсов GPIB, PXI, VXI, RS-232 и RS-485. Использовать виртуальные приборы очень удобно, поскольку они могут работать независимо от среды разработки. Графический язык программирования G позволяет ускорить процесс разработки, а база из более чем 600 драйверов даёт возможность организовать подключение внешних устройств.

### ЗАКЛЮЧЕНИЕ

В статье проведён анализ программных средств проектирования и предложен алгоритм создания устройств ЦОС с использованием выбранного инструментального средства. Даны рекомендации

по проектированию устройства ЦОС на основе ПЛИС. Подобраны инструменты, соответствующие алгоритму проектирования.

В ходе работы отмечены следующие особенности:

- визуальное проектирование в среде System Generator позволяет сократить время настройки оптимизированных блоков по сравнению с настройкой методом временных диаграмм;
- использование программного продукта PlanAhead позволяет значительно увеличить производительность проекта, а также пространственно оптимизировать логические блоки на кристалле ПЛИС;
- сквозное проектирование ускоряет отладку проекта устройства.

### ЛИТЕРАТУРА

1. Лобов В.И. Теоретические основы цифровой обработки сигналов. Москва, 2008.
2. Максфилд К. Проектирование на ПЛИС. Додэка-XXI, 2007.
3. Крушинский Р.И., Мурсаев А.Х., Угрюмов Е.П. Проектирование систем на микросхемах с программируемой структурой. БХВ-Петербург, 2006.
4. Зотов В.Ю. Проектирование цифровых устройств на основе ПЛИС фирмы Xilinx в САПР WebPACK ISE. Горячая линия -Телеком, 2003.
5. Вводный курс LabVIEW 8.5. National Instruments, ftp://ftp.ni.com/pub/branches/russia/software/labview\_8.5.pdf.

# «Конвергенция кремния» и будущее системного проектирования

**Денни Биран (Danny Biran), первый вице-президент по стратегическому планированию, Altera**

**В статье рассмотрены преимущества и недостатки трёх различных способов проектирования системы: программно-ориентированного, аппаратно-ориентированного и FPGA-ориентированного метода. Показано, что реализация приложения на базе FPGA позволяет системным разработчикам принимать оптимальные решения с точки зрения быстродействия и энергопотребления и в то же время сохранять достаточную гибкость и возможность модификации системы.**

Для системных разработчиков рост степени интеграции микросхем означает как приятное известие, так и новую проблему. Приятной новостью является то, что каждый этап развития полупроводниковой технологии позволяет разработчикам чипов упаковывать ещё больше компонентов – процессоров, ускорителей, памяти и контроллеров периферии – в один кристалл. Больше компонентов в одном чипе означает более высокую производительность, меньшую потребляемую мощность и более компактные размеры. Но более высокая интеграция означает также, что многие решения, которые раньше принимались системными разработчиками, теперь принимаются разработчиками чипа, которые отчасти берут на себя задачу дифференциации продуктов и реализации инновационных решений.

Для системных разработчиков важно понять идеи разработчиков чипов и оставить за собой простор для установления дифференцированных свойств своих продуктов. В данной статье на примере одной из важных категорий приложений будет исследована эволюция архитектуры чипов с учётом новых потребностей рынка.

## КАТЕГОРИИ ПРИЛОЖЕНИЙ

Сегодня многие из наиболее важных приложений на российском рынке электроники, в том числе системы видеонаблюдения, проводные и беспроводные коммуникации и усовершенствованные системы промышленного управления, построены по единому принципу. В таких приложениях система обеспечивает приём широкополосных сигналов, обрабатывает эти

сигналы с целью выделения из них полезной информации, выполняет требующий большого объёма вычислений анализ и принимает соответствующие решения, а затем реализует эти решения, причём все этапы требуют максимальной задержки.

Например, предположим, что система наблюдения получает 1080-строчную видеoinформацию с прогрессивной развёрткой с видеокамеры. Эта система могла бы выполнять обработку видеопотока для выделения контуров, идентификации и разделения объектов, представляющих потенциальный интерес. Для реализации таких функций обычно используются стандартизованные, сравнительно простые, однако требующие большого объёма вычислений алгоритмы.

На следующем этапе более мощные блоки обработки анализируют объекты, например, с целью регистрации несанкционированного проникновения или идентификации лиц, представляющих интерес. Эти алгоритмы могут быть специализированными и могут часто изменяться. Наконец, с помощью анализа определяется, требует ли данная ситуация подачи аварийного сигнала, защиты входа или уведомления службы безопасности о нарушении режима.

## РЕШЕНИЕ № 1: ПРОГРАММНОЕ ОБЕСПЕЧЕНИЕ

Разработчики используют три разных способа реализации таких систем. Первый подход заключается в разработке программного обеспечения и запуске его на микропроцессоре, специализированной микросхеме (ASSP) или мощном 32-разрядном микроконтроллере. Разработчики выполняют

отладку программного обеспечения, уточняя алгоритм, а затем начинают проверку функционирования системы. Если задача выполняется слишком медленно, скорость повышают путём переноса задачи на отдельный процессор или, если в интегральной схеме предусмотрена подходящая высокопроизводительная подсистема, например, DSP-ядро или векторный процессор, то на этот ускоритель. Когда задания начинают соответствовать всем требованиям к временным параметрам, система считается готовой для окончательной проверки функционала, синхронизации и энергопотребления.

В нашем примере с системой видеонаблюдения управляющее программное обеспечение нужно было бы запускать на центральном процессоре. Стандартные алгоритмы обработки изображений могли бы работать на базе стандартных библиотечных программ на DSP-ядре, в то время как более сложные специализированные алгоритмы нужно было бы разрабатывать вручную, для того чтобы обеспечить их параллельное исполнение на всех доступных ядрах процессора.

Такой способ проектирования имеет важные преимущества. Он ориентирован на программное обеспечение и, следовательно, на функциональные возможности системы. И поскольку большая часть функций системы реализована программно, систему сравнительно легко модернизировать в случае возникновения ошибок или изменения системных требований. Но обычно программное обеспечение, запущенное на процессоре или DSP-ядре, является наиболее медленным и наиболее энергозатратным способом реализации алгоритма. Поэтому программно-ориентированный подход – это не самый лучший для системы путь, который имеет ограничения по производительности и эффективности. И поскольку различные функции системы являются программно реализуемыми, они легко копируются конкурентами или изымаются каким-либо обманым путём злоумышленниками,

На правах рекламы

имеющими доступ к этим аппаратным средствам.

### АППАРАТНЫЕ СРЕДСТВА КАК РЕШЕНИЕ

Противоположный подход к проектированию системы заключается в разработке аппаратных средств на базе системных требований и параллельном создании программного обеспечения, которое должно быть запущено на этой аппаратуре. Именно таким способом разрабатывают специализированные интегральные схемы (ASIC). Вначале системный архитектор определяет, какие потребуются процессоры, ускорители, память, контроллеры, и передаёт эти требования группе разработчиков чипа, которые приступают к проектированию ASIC.

В нашем примере системный архитектор мог бы выбрать пару ARM-ядер для запуска программного обеспечения, получить лицензию на процессор обработки изображений от стороннего производителя для решения задач предварительной обработки изображений и разработать специализированный микропрограммный DSP-конвейер для реализации сложных алгоритмов. В процессе проектирования интегральной схемы группа разработчиков программного обеспечения будет вынуждена иметь дело с тремя наборами программных инструментов разработки и отладки для трёх совершенно разных подсистем.

Аппаратно-ориентированный подход имеет серьёзные преимущества. Он способен обеспечить максимальное быстродействие системы и максимальную энергоэффективность для любой технологии. Но он требует опытной команды разработчиков интегральных схем и – при переходе на новый технологический процесс – значительных инвестиций. Кроме того, после завершения разработки ASIC внесение изменений в аппаратные средства, коррекция ошибок и модернизация при изменении требований к системе будут затруднены, связаны с большими затратами и потребуют много времени. Решение проблемы программным путём может сэкономить день, но только лишь в ущерб скорости и потребляемой мощности, что делает подход на основе ASIC достаточно привлекательным.

Таким образом, аппаратно-ориентированный подход, по идее, является наилучшим выбором для проектов,

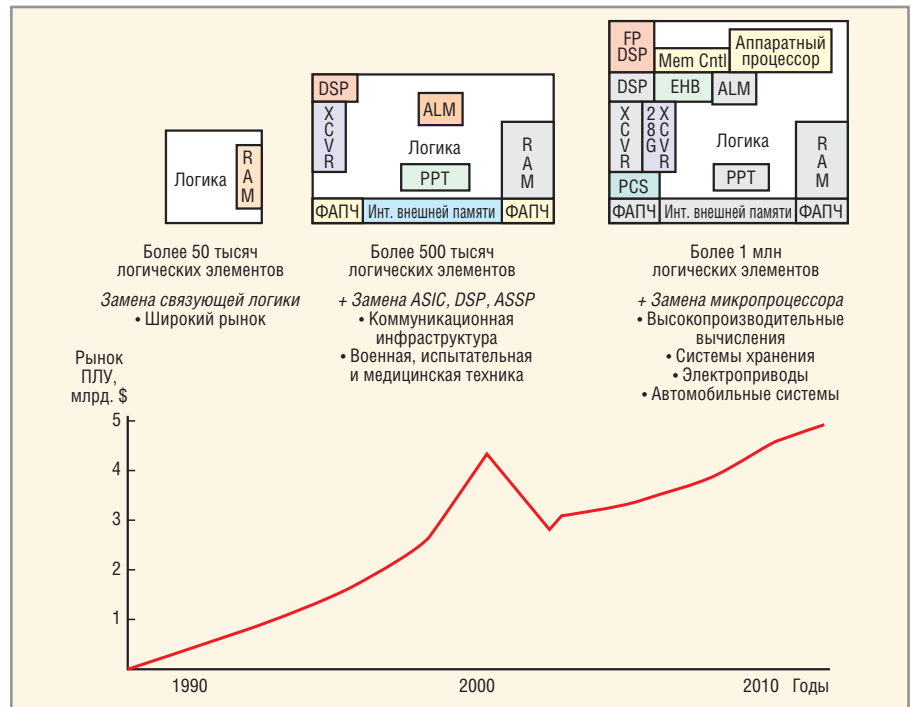


Рис. 1. Развитие архитектуры FPGA и продажи программируемых логических устройств

требующих наивысшей производительности и минимального энергопотребления. Однако на практике разработчики создают ASIC только в том случае, когда ожидается их крупносерийное производство, что может оправдать затраты и риск, или если известно, что требования к аппаратным средствам, вероятнее всего, не претерпят изменений в процессе эксплуатации продукта. В реальных условиях команды разработчиков, столкнувшись с критичными проблемами в проекте, часто обращаются к подходу на основе ASIC или приобретают ASSP, которые приблизительно отвечают требованиям системной ИС, которую они не в состоянии спроектировать самостоятельно.

### ТРЕТИЙ ПУТЬ

FPGA предлагают системным разработчикам третий путь. Во многих отношениях FPGA являются средним вариантом реализации системы между программно-ориентированным подходом на базе процессора и аппаратно-ориентированной альтернативой на базе ASIC. Алгоритм, реализованный на FPGA, не так просто модифицировать, как в программе, но изменение конфигурации FPGA намного проще, чем выпуск новой версии ASIC, даже если изменения касаются всего нескольких слоёв металлизации. С другой стороны, задание на FPGA может выполняться намного быстрее и потреблять намного

меньше мощности, чем то же самое задание, реализованное программным способом. Но версия на FPGA, как правило, работает медленнее и потребляет больше мощности, чем эквивалентная ASIC.

Вследствие этого системные разработчики обращаются к FPGA, когда исключительно программное решение не способно обеспечить требования по быстродействию и потребляемой мощности, либо когда нет возможности найти ASSP с подходящими функциями, либо когда ограниченный бюджет, малый предполагаемый объём выпуска или вероятность внесения изменений исключают применение ASIC. По счастью для поставщиков FPGA, данная ситуация возникает достаточно часто, так что в последние годы продажи FPGA растут более быстрыми темпами, чем альтернативные варианты (см. рис. 1).

В примере с системой видеонаблюдения разработчики могли бы найти оптимальную комбинацию, состоящую из стандартного микропроцессора, на котором запущено системное программное обеспечение, FPGA, на которой реализован стандартный IP-блок обработки изображений, и специализированного DSP-конвейера для сложных вычислений. Таким образом, проект на FPGA на номинал бы проект на ASIC на уровне функциональных блоков, хотя реализация может быть совершенно другой на вентильном уровне.

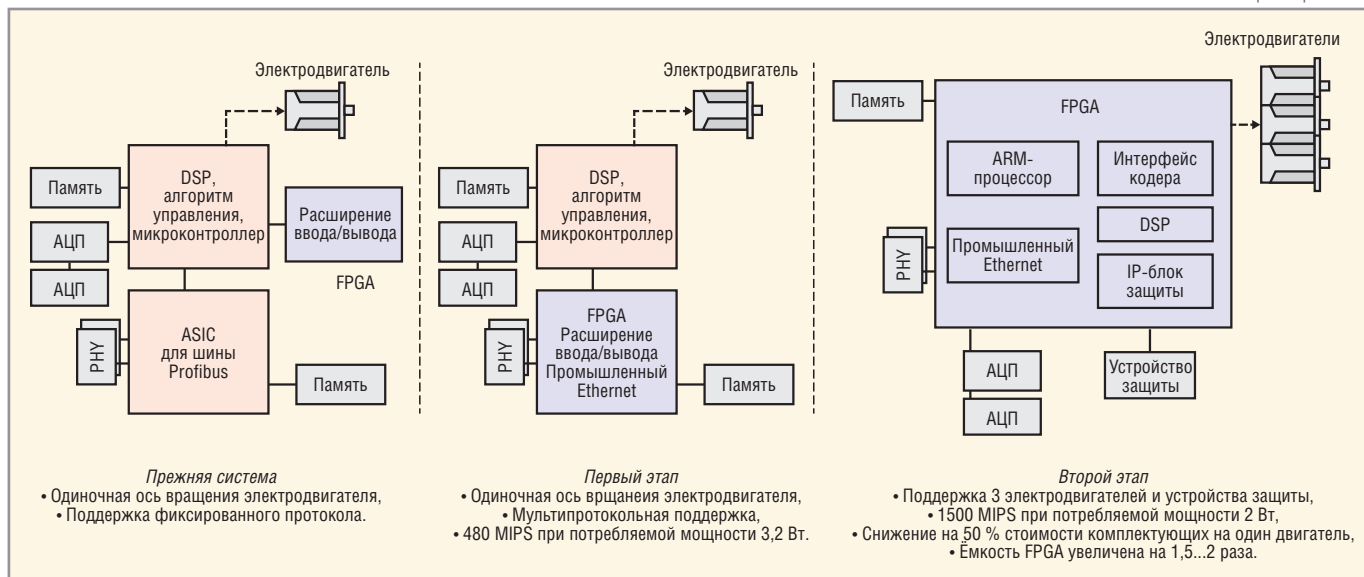


Рис. 2. Применение FPGA для реализации энергоэффективных электроприводов

### Поиск оптимального решения

Оптимально, когда системному разработчику не нужно выбирать один путь вместо другого и он может выбрать наилучший способ реализации для каждой задачи. Некритичные задания могли бы быть реализованы программным путём и запущены на центральном процессоре. Критичные с точки зрения производительности или потребляемой мощности задания были бы определены стандартами и потому не изменялись бы и были привязаны к аппаратуре. Задачи, которые требуют аппаратной поддержки, но могут быть модифицированы, можно было бы реализовать с помощью программируемой логики на FPGA.

Ещё совсем недавно это была общепринятая практика. Степень интеграции была достаточно мала, так что микропроцессоры, ускорители, сложные контроллеры интерфейса и FPGA были отдельными чипами. Но когда технология кристаллов подошла к 90-нм рубежу, системы на кристалле (СНК) стали включать в себя все эти функции, кроме программируемой матрицы FPGA. И большая часть решений по реализации приложения стала приниматься разработчиками СНК, а не системными разработчиками. Разработчики системы могли обеспечить дифференциацию устройства только путём выбора оптимальной СНК, создавая уникальное программное обеспечение и, по возможности, продуманный интерфейс сопряжения FPGA с СНК.

Теперь ситуация снова меняется. Огромное число транзисторов, доступ-

ных для разработчиков чипа, позволило достичь того, что в компании Altera назвали «конвергенцией кремния». В мощные микроконтроллеры были добавлены специализированные аппаратные средства, поэтому они стали напоминать ASIC. ASIC и ASSP могут включать в себя мощные 32-разрядные процессоры, поэтому они стали походить на микроконтроллеры высокого класса. И FPGA, такие, например, как семейство компании Altera, стали включать в себя как многоядерные процессоры, так и специализированные аппаратные блоки, создавая в реальности идеальные условия: возможность для системного разработчика выбирать программное обеспечение, специализированные аппаратные средства или программируемую логику в зависимости от характера реализуемой задачи (см. рис. 2).

В нашем примере разработчики могли бы использовать такой «конвергированный» чип, чтобы организовать запуск системного программного обеспечения и многопоточковой части алгоритма по обработке изображений на двух мощных процессорных ядрах. Они могли бы реализовать оставшуюся часть алгоритма на комбинации аппаратных DSP-ядер и программируемой матрицы, которые также входят в состав чипа.

Поскольку растущая стоимость разработки ограничивает применение ASIC всё меньшим числом приложений, тенденция на «конвергенцию кремния» позволяет соединить вместе оставшиеся три системных решения. Микроконтроллеры, ASSP и FPGA становятся всё более похожими друг на

друга, однако с одним важным исключением. По причине технологического характера и в силу применения закона об интеллектуальной собственности только FPGA способны предложить самую современную технологию программируемой логики. Поэтому только FPGA могут всецело поддерживать стратегию системного разработчика на дифференциацию устройств вплоть до аппаратного уровня.

### Будущее дифференциации конечных продуктов

«Конвергенция кремния» определит направление развития системной разработки на следующие несколько лет. С одной стороны, мы увидим, что микроконтроллеры высшего класса и ASSP образуют основу систем, чья аппаратная часть практически стала стандартным продуктом, а дифференциация между системами на рынке переместилась в сферу программного обеспечения. С другой стороны, мы увидим аппаратно-дифференцированные системы на базе FPGA, которые будут отличаться от всех остальных продуктов.

Такое расхождение будет ускоряться благодаря развитию интегральных 3D-схем и гетерогенных систем программирования. Технология 3D-схем позволит интегрировать совершенно разные технологии – например, FPGA, микропроцессоры, DRAM и радиочастотные схемы – в виде слоёв кристаллов, что радикально улучшит временные параметры и энергопотребление по сравнению с отдельными чипами. Одним из первых примеров развития такой технологии стал процессор Intel

На правах рекламы

Atom серии E6x5C, в котором интегрированы центральный процессор Atom и FPGA компании Altera. Процессор Atom обеспечивает стандартную в отрасли архитектуру для запуска программного обеспечения, а FPGA – возможность создания специализированных ускорителей и контроллеров интерфейса.

Серия процессоров E6x5C также наглядно показывает потребность в развитии второго перспективного направления – гетерогенной программной среды. Оптимально, когда системные разработчики могут начать просто с создания и отладки программного обеспечения для одного центрального процессора. Платформа разработки затем могла бы обеспечить поддержку для разработчиков при определении критичных участков кода, распределяя задачи по нескольким ядрам процессора с совместным использованием кэш-памяти и создавая аппаратные ускорители для критичных программных ядер. Таким образом, команда разработчиков могла бы оптимизировать проект до тех пор, пока не будут достигнуты требуемые показатели по

временным параметрам и энергопотреблению.

Примером такой среды разработки является проект OpenCL-FPGA, который в настоящее время находится в процессе разработки в компании Altera (см. рис. 3). Цель данной работы заключается в формировании единой среды, в которой системные разработчики могли бы создавать программы на диалекте языка C, отделять программные ядра, требующие большого объема вычислений, генерировать параллельные аппаратные подсистемы для ускорения программных ядер и интегрировать полученную аппаратно-программную систему.

### ЗАКЛЮЧЕНИЕ

Обусловленная ростом степени интеграции кремниевых чипов «конвергенция кремния» позволяет собрать все основные электронные блоки в одном корпусе, лишая системных разработчиков возможности в полной мере дифференцировать свои конечные продукты. Однако FPGA, внешне всё больше напоминая ASSP и микроконтроллеры, в действительности увели-

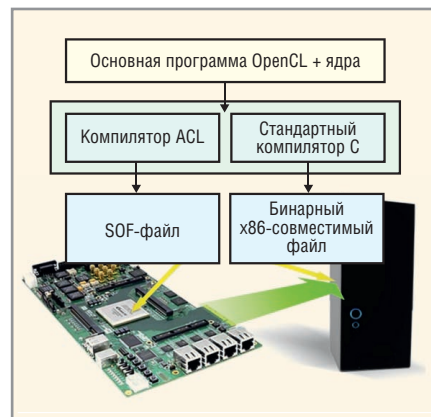


Рис. 3. Единая среда разработки на базе OpenCL-FPGA компании Altera

чивает потенциал системных разработчиков по дифференциации аппаратных средств. Развитие перспективных технологий – 3D-схем и гетерогенных программных сред разработки – позволит ускорить отделение интегральных схем системного уровня на базе FPGA от традиционного мира микроэлектроники.

### ЛИТЕРАТУРА

1. Biran D. Silicon Convergence and the Future of System Design. [www.altera.com](http://www.altera.com). ©

## Новости мира News of the World Новости мира

### Учёные UCLA разработали прозрачные солнечные панели

Исследователи Калифорнийского университета (UCLA), расположенного в Лос-Анджелесе, изобрели прозрачные солнечные панели, которые в будущем можно будет использовать в окнах домов, способных аккумулировать энергию солнца.

Полимерные солнечные панели поглощают ультрафиолетовое излучение, а видимый свет пропускают через себя. Учёные прежде уже пытались создать нечто подобное, однако по сравнению со стандартными солнечными батареями их решения вырабатывали незначительное количество электроэнергии, а коэффициент пропускаемого света был крайне низким. Что касается новых панелей, то их прозрачность, по словам учёных, составляет около 70%.



«Полученные нами результаты открывают возможность установки прозрачных полимерных солнечных батарей в качестве дополнительных компонентов на портативную электронику, умные окна, использования их в строительной сфере, и т.д.», – рассказал профессор Калифорнийского университета и руководитель исследования Ян Ян (Yang Yang). По мнению учёных, это лишь первый шаг к дальнейшим инновациям в области электроэнергии.

<http://www.slashgear.com/>

### Ультрафиолетовый лазер преодолел рубеж мощности 500 тераватт

Научно-исследовательский комплекс NIF (National Ignition Facility), входящий в состав Ливерморской национальной лаборатории, который, среди прочего, участвует в экспериментах по получению продуктов инерциального термоядерного синтеза, поставил рекорд мощности лазерного импульса. Группа исследователей во главе с Эдвардом Мозесом (Edward Moses) сообщила, что 5 июля им удалось достичь показателя в 500 тераватт и энергии 1,85 МДж при облучении ультрафиолетом 2-мм цилиндрической мишени с бериллиевой



оболочкой и дейтерий-тритиевым наполнителем.

Согласно расчётам, при облучении металлический цилиндр должен разогреться настолько, чтобы начать отдавать полученную энергию в виде рентгеновского излучения, которое будет взаимодействовать с мишенью. Её поверхность, в свою очередь, при получении огромной энергии начнёт испаряться с образованием направленной внутрь ударной волны, которая сожмёт и нагреет топливо до термоядерных параметров. Затем горение будет распространяться от центра к краям.

По словам руководителя проекта, основные подготовительные работы уже завершены и установка полностью готова к реализации главного этапа программы – осуществлению реакции термоядерного синтеза.

<http://www.popsci.com/>

# OrCAD Capture. Методы создания библиотек и символов электронных компонентов

Анатолий Сергеев (Москва)

В статье описаны различные приёмы и способы создания компонентов в популярном редакторе схем OrCAD Capture.

Тема данной статьи является далеко не новой, но до сих пор актуальной. Редактору OrCAD Capture посвящена разнообразная литература, но опыт проведения учебных семинаров показывает, что даже самые опытные пользователи не знают богатых возможностей OrCAD Capture, которые делают его самым удобным и мощным схемотехническим редактором. Ниже будут описаны различные приёмы и способы создания компонентов в OrCAD Capture, способные помочь каждому пользователю сократить время на разработку библиотек компонентов и значительно повысить их качество.

Работа с библиотеками компонентов в «электрических» САПР является серьёзной и большой темой. Для современных предприятий по разработке и производству электроники важно, чтобы информация о компонентах и их библиотеках была организована в единую базу данных (БД), доступную всем участникам процесса разработки электронных схем и проектирования печатных плат. Данная база компонентов интегрируется в общую систему документооборота предприятия для того, чтобы инженеры, экономисты, специалисты закупочных, складских и других подразделений могли в любое время и в полном объёме получать не-

обходимую информацию обо всех радиоэлементах, используемых в новых разработках.

Для ведения базы данных, создания новых компонентов, описания их физических и электрических свойств выделяется отдельный инженер, квалификации которого должно быть достаточно для учёта множества факторов, влияющих на качество библиотек и проектов в целом (производственных ограничений, стандартов, ТУ и др.). Наилучшим программным решением для такого комплексного подхода является схемотехнический редактор OrCAD Capture CIS, который, помимо стандартных средств создания и редактирования библиотек компонентов, позволяет вести полноценную БД в рамках всего предприятия.

Графическое представление на схеме – это только небольшая часть описания компонента. Номера и наименования выводов, их электрический тип должны в точности совпадать с техническим описанием, поскольку это критично при проверке правил проектирования на схеме и формировании списка соединений для редактора топологии OrCAD PCB Editor. Посадочное место, производитель, номер модели, номинал, допуски и другая информация добавляются к свойствам компонента через базу данных CIS. «Неизвестный» компонент на схеме или группа таких компонентов легко синхронизируются с CIS, после чего схема становится готовой для моделирования, проектирования топологии и создания всей сопутствующей документации, в том числе чертежа и перечня элементов.

Программа OrCAD Capture полностью поддерживает российские ГОСТы при создании символов и схем. Базовыми для OrCAD Capture являются три способа создания компонентов: ручной, табличный и схемный. Дополнительным, четвёртым способом можно считать создание компонента по его

PSpice-модели из программы PSpice Model Editor с последующей доработкой в OrCAD Capture. Рассмотрим каждый способ более подробно.

## СОЗДАНИЕ КОМПОНЕНТА ВРУЧНУЮ

Первое и основное, что необходимо сделать, – создать библиотеку для новых компонентов. Выберем меню *File – New – Library*. При этом на жёстком диске появится новый файл с расширением OLB, а в менеджере проектов OrCAD Capture на вкладке *File* отобразится структура новой библиотеки. Для удобства при поиске компонентов, вновь созданную библиотеку необходимо переименовать таким образом, чтобы был понятен тип устройств, которые в ней содержатся, например, *transistors.olb* или *diode.olb*. Не допускаются названия кириллицей. Нажмём на библиотеке правой кнопкой мыши (ПКМ) в менеджере проектов и в выпадающем меню выберем *Save As*. Далее каждый этап в создании символа будет условно пронумерован.

1. Выбираем библиотеку в менеджере ПКМ и кликаем *New Part* (см. рис. 1).

2. Программа предлагает ввести стандартные свойства компонента в появившемся окне *New Part Properties* (см. рис. 2).

После нажатия кнопки *OK*, в окне OrCAD Capture появляется рамка символа. Если что-то необходимо поменять или добавить в перечисленных выше стандартных свойствах, например, сделать компонент многосекционным или поменять позиционное обозначение, то это можно сделать через меню *Options – Package Properties*. Все остальные свойства компонента доступны в меню *Options – Part Properties*, которое также вызывается двойным щелчком левой кнопки мыши (ЛКМ) в поле чертежа (см. рис. 3).

В появившемся окне *User Properties* находятся свойства компонента по умолчанию, которые будут переданы на схему и плату. Выделенное свойство в списке отображается под ним, а справа есть возможность задать ему новое значение или выбрать из выпадающе-

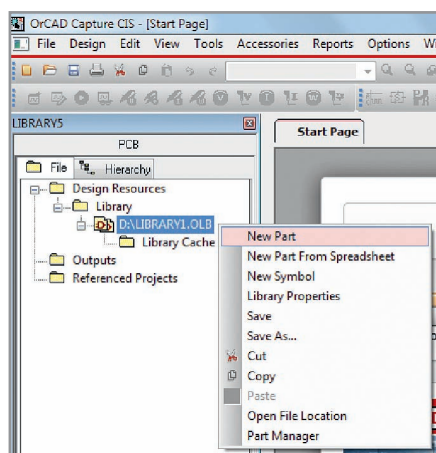


Рис. 1. Добавление нового компонента в библиотеку

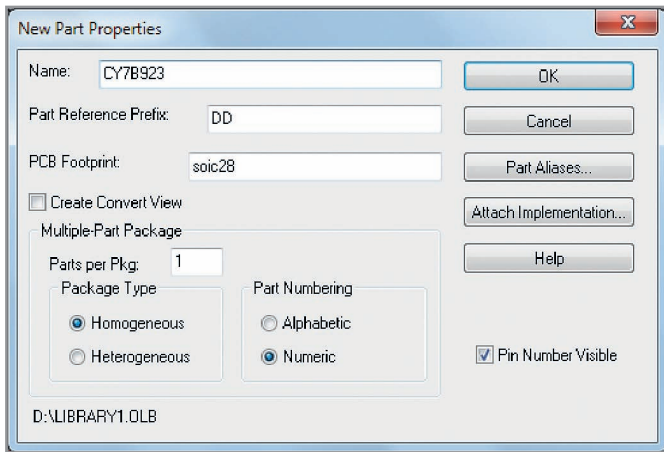


Рис. 2. Описание стандартных свойств компонента в окне *New Part Properties*

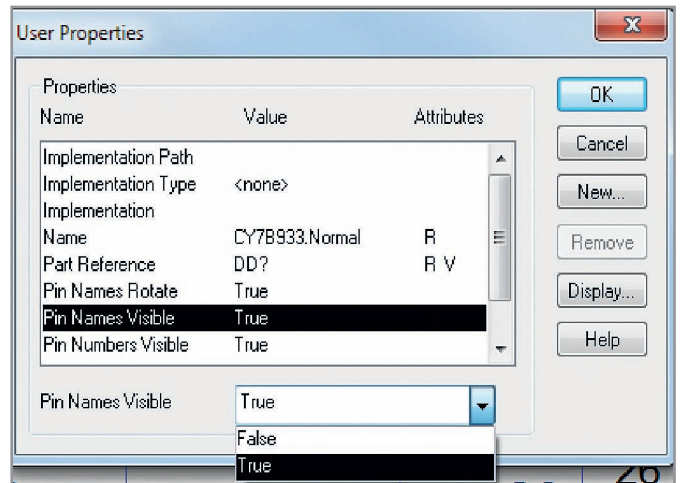


Рис. 3. Дополнительные свойства компонента в меню *Options – Part Properties*

го списка, как показано на рисунке 3. Для отключения или включения отображения названий и номеров выводов на компоненте используются свойства *Pin Names Visible* и *Pin Numbers Visible* соответственно. Кнопка *New* даёт возможность присвоить компоненту новое свойство.

Полный список всех свойств и синтаксис их значений можно посмотреть в справочной системе Cadence Help в разделе *Allegro Design Entry HDL – Allegro Platform Properties Reference*. В качестве

примера можно привести свойство *NC\_PINS*. Оно применяется, когда компонент на схеме имеет меньше выводов, чем его корпус на плате. Такая ситуация – не редкость для цифровых компонентов с большим количеством неиспользуемых выводов, например ПЛИС.

Пример синтаксиса для значения свойства *NC\_PINS* представлен на рисунке 4. В скобках через запятую указывают номера выводов, которых нет на схеме, но они присутствуют на плате.

Если номера идут последовательно, то указывают первый и последний вывод в группе, а между ними ставят две точки. Это свойство можно указать и на схеме в *Property Editor*, но работа со схемой выходит за рамки данной статьи. Обратим внимание лишь на то, что для успешной передачи дополнительных свойств на плату необходимо указать данные свойства в файле *allegro.cfg* со значением *Yes*, который расположен в папке *C:\Cadence\SPB\_16.5\tools\capture*. Перейдём к следующему шагу:

**Используете морально устаревшие САПР?**

Ваш пропуск в мир скоростей

# OrCAD PCB Designer

современные технологии проектирования и взгляд в будущее

функциональность  
масштабируемость  
интегрированность  
интернет-приложения  
оптимальная цена

**cadence®**      Техническая поддержка    Обучение    Дизайн-проекты      **оркада**

Тел.: +7 (495) 943-50-32, [www.orlda.ru](http://www.orlda.ru)      CADENCE CHANNEL PARTNER

Реклама

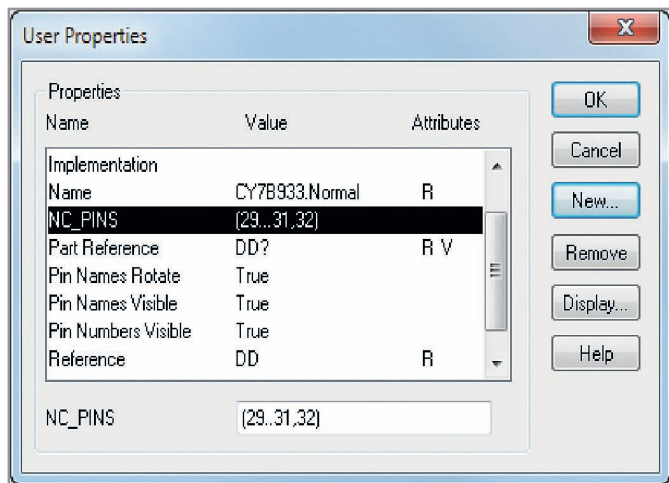


Рис. 4. Описание свойства NC\_PINS

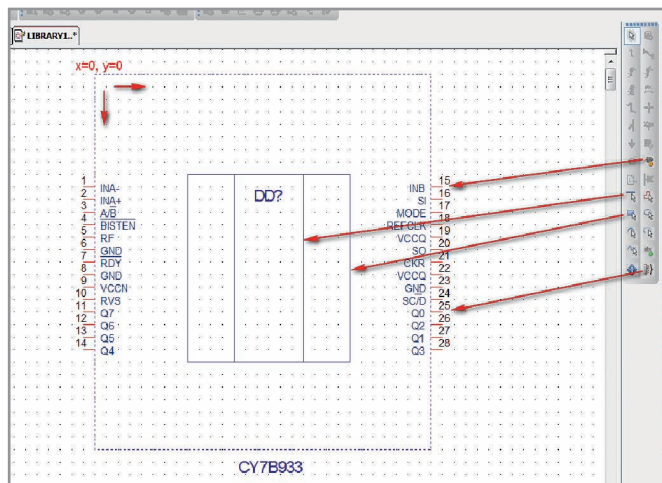


Рис. 5. Инструменты для создания графики символа

3. Внутри рамки рисуем графику символа, снаружи – по границе – размещаем выводы. Начинать удобнее всего (особенно для микросхем) с выводов. Временно, для рисования графики, сделайте границы рамки больше, чем предполагаемый контур компонента. Рамка с выводами легко подстраиваются под размер графики. Единицы измерения в редакторе компонентов OrCAD Capture только

одни – дюймы. Однако это не означает, что произойдет нестыковка, если схема будет в миллиметрах. Дюймы здесь используются лишь формально. На самом деле узлы сетки в редакторе компонентов являются условными дискретными, и если графика и выводы попадают в них, то они совпадут с любой сеткой на схеме, с каким бы шагом и в какой бы системе единиц она ни была сделана. В этом заключается большое удобство редактора OrCAD Capture. Соответственно, если выводы размещаются с шагом 0,2 дюйма, то на схеме с шагом 2,5 мм расстояние между ними будет 5 мм. Начало отсчета находится в левом верхнем углу рамки компонента. Все инструменты для создания символа находятся в меню *Place* и на панели инструментов справа от чертежа (см. рис. 5).

объектами необходимо удерживать клавишу Tab, нажимая при этом ЛКМ. Сочетание клавиш Ctrl+E позволяет перейти к редактированию свойств выделенной линии, окружности, вывода и т.д.

При размещении вывода (с внешней стороны основной рамки символа) будет запрошено его наименование, номер, электрический тип и графика (см. рис. 7). Всё это необходимо указать в соответствии с описанием компонента. Выводы типа *Power* (питание и заземление) могут быть скрыты на схеме, что допускается отечественными стандартами. По умолчанию все выводы имеют пассивный тип и форму типа *Line*, что соответствует длине в три дискреты. Укороченные выводы (тип *Short*) имеют длину в одну дискрету.

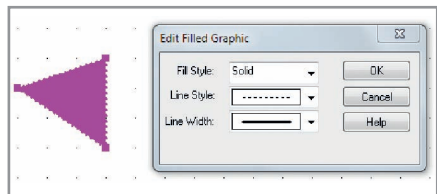


Рис. 6. Редактирование свойств графических объектов

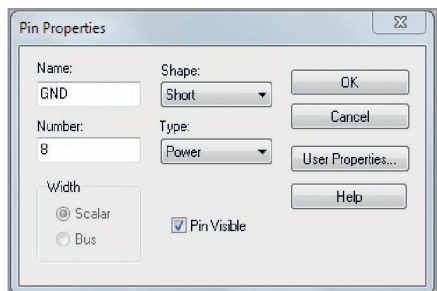


Рис. 7. Свойства вывода

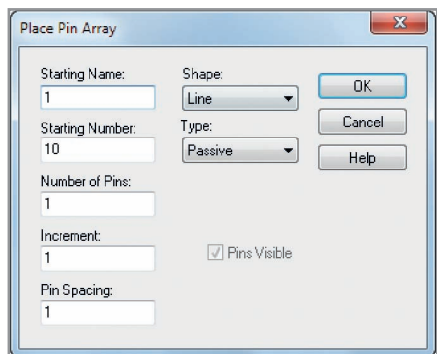





Рис. 8. Окно инструмента для создания матрицы выводов Place - Pin Array

Состав меню *Place* и этой панели интуитивно понятен и не требует пояснений. Отмечу лишь особенности создания графики. Толщина и стиль линий могут быть по умолчанию заданы через меню *Options - Preferences*, на вкладке *Miscellaneous*, в секции *Part and Symbol Editor*, либо на чертеже двойным нажатием ЛКМ на линии. Стрелки лучше всего рисовать полилинией, а для смены ортогонального режима рисования на диагональный необходимо удерживать нажатой клавишу Shift. Двойное нажатие ЛКМ по стрелке, созданной полилинией, откроет меню для выбора способа заливки (см. рис. 6).

Часто требуется отредактировать графические объекты, которые расположены рядом друг с другом или вблизи рамки. При этом выбрать ЛКМ какой-либо объект довольно сложно. Для переключения между

Группу из нескольких выводов можно разместить с помощью меню *Place - Pin Array* (кнопка ) (см. рис. 8). Здесь доступны следующие возможности:

- название первого вывода группы (starting name);
- начальный номер (starting number);
- количество выводов (number of pins);
- шаг нумерации (increment);
- расстояние между выводами в группе (pin spacing).

Выводы легко передвигаются вдоль рамки по одному или массивом. Выделить массив можно стандартным способом, через ЛКМ. Иногда это удобно делать без привязки к основной сетке. Привязка отключается с помощью кнопки  на панели инструментов. Доступны два режима выделения: когда объект полностью находится в пределах зоны охвата ЛКМ или когда объект лишь касается этой зоны. Переключение между этими режимами возможно с помощью кнопки , рас-

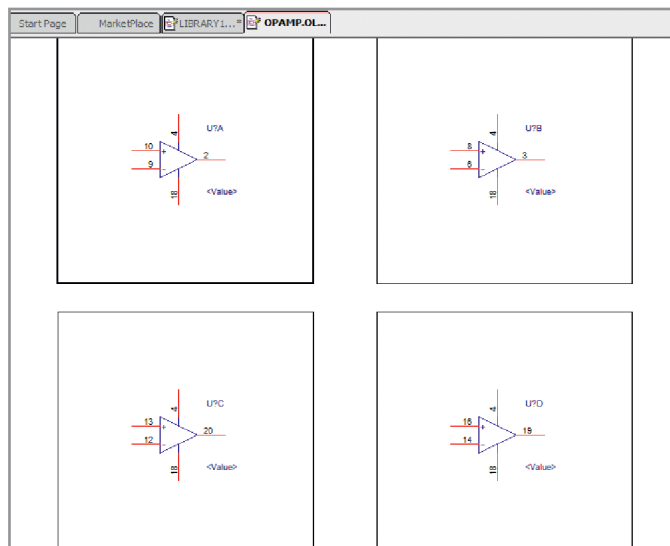


Рис. 9. Просмотр компонента в режиме Package

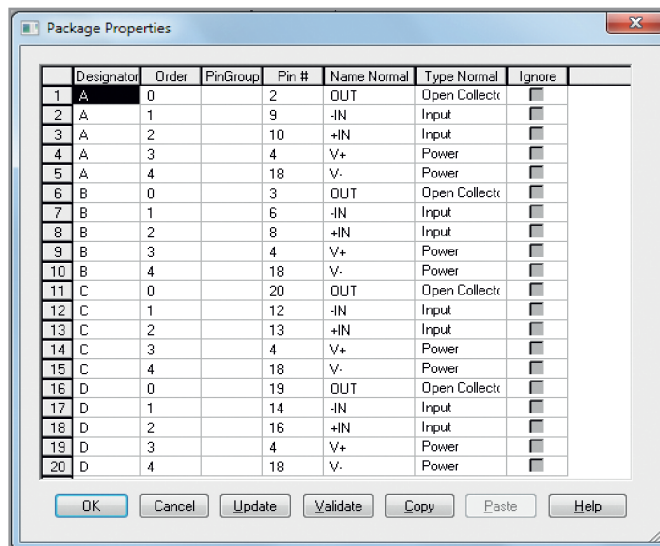


Рис. 10. Групповое редактирование свойств выводов

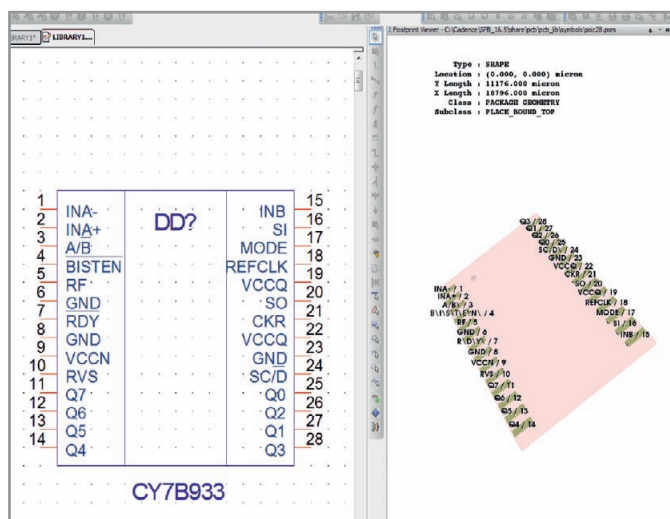


Рис. 11. Просмотр 3D-модели посадочного места компонента в окне OrCAD Capture

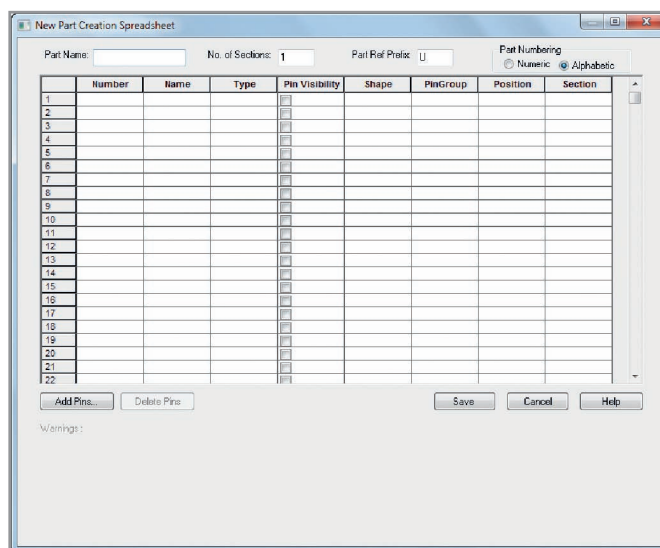


Рис. 12. Свойства нового компонента

положенной рядом с выключателем привязки. Эти два инструмента стоит активно использовать.

При редактировании компонентов в OrCAD Capture возможны два режима просмотра – Part и Package. Выбрать любой из режимов можно в меню View. Режим Package удобен, когда вы работаете с многосекционным компонентом – есть возможность быстро просмотреть каждую секцию и перейти к её редактированию (см. рис. 9). У этого режима есть ещё одна особенность: при нажатии Ctrl+E вы окажетесь в таблице со свойствами выводов компонента (см. рис. 10).

В этой таблице все свойства редактируются вручную. Значения ячеек можно копировать только по одному. Чтобы скопировать группу значений, в том числе из внешних редакторов, таких как MS Excel, существует другой инструмент, о котором будет сказано ниже. Помимо стандартных свойств,

таких как номер и наименование выводов, в таблице можно задать эквивалентность выводам внутри секций или между секциями в столбце PinGroup. Одинаковые номера для выводов в этом столбце означают их эквивалентность на плате.

В режиме Part можно быстро выделить все выводы и отредактировать их свойства с помощью панели поиска. Нажмите Ctrl+F, далее установите режим поиска по выводам, а в строке запроса укажите символ «\*», затем нажмите OK. После того как все выводы будут выделены, нажмите Ctrl+E – откроется уже знакомая вам таблица свойств, но без возможности задания эквивалентности.

Для просмотра 3D-модели необходимо выбрать меню View – Show Footprint. В этом случае на экране появится Footprint Viewer. На основании и выводах 3D-модели можно щёлкнуть ПКМ и вывести на экран список их свойств.

Выделенный вывод на символе будет автоматически выделен на 3D-модели (см. рис. 11).

Чтобы модель отобразилась на экране OrCAD Capture, необходимо указать путь к библиотекам посадочных мест через файл Capture.INI. По умолчанию он находится в папке C:\Cadence\SPB\_16.5\tools\capture. Тип программы просмотра и путь к библиотекам должны быть включены в этот файл по следующему образцу:

```
[Part Management]
Configuration
File=C:\CADENCE\DB\MY_DATABASE.DB
C
[Footprint Viewer Type]
Type=Allegro
[Allegro Footprints]
Dir0=C:\EMA\CISQuickStart\Allegro_Library\symbols
Dir1=C:\Cadence\SPB_16.5\share\pcb_lib\symbols
```

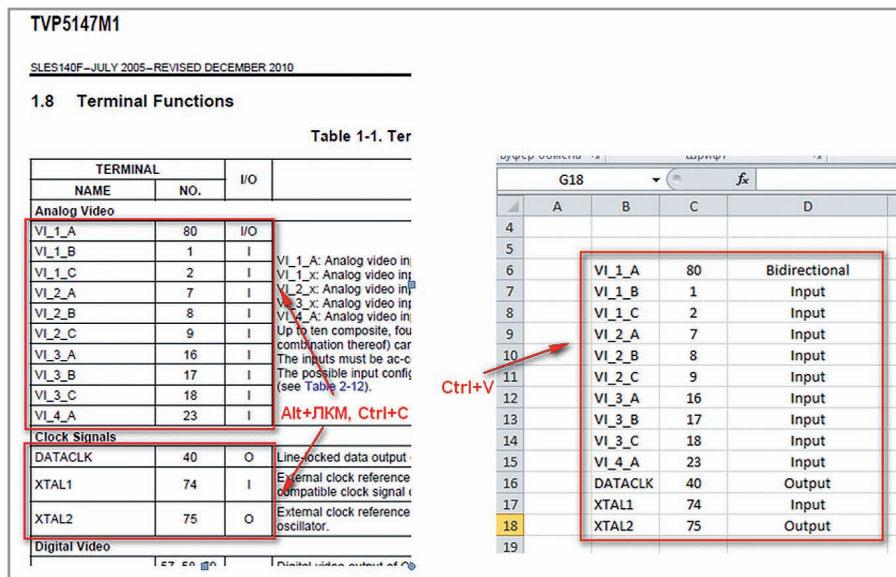


Рис. 13. Сортировка данных в MS Excel, полученных из справочного листа

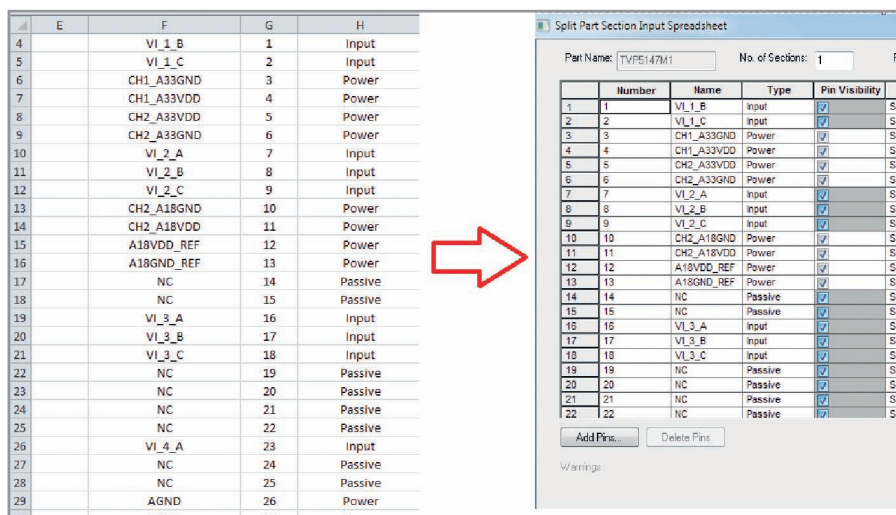


Рис. 14. Вставка данных в таблицу OrCAD Capture

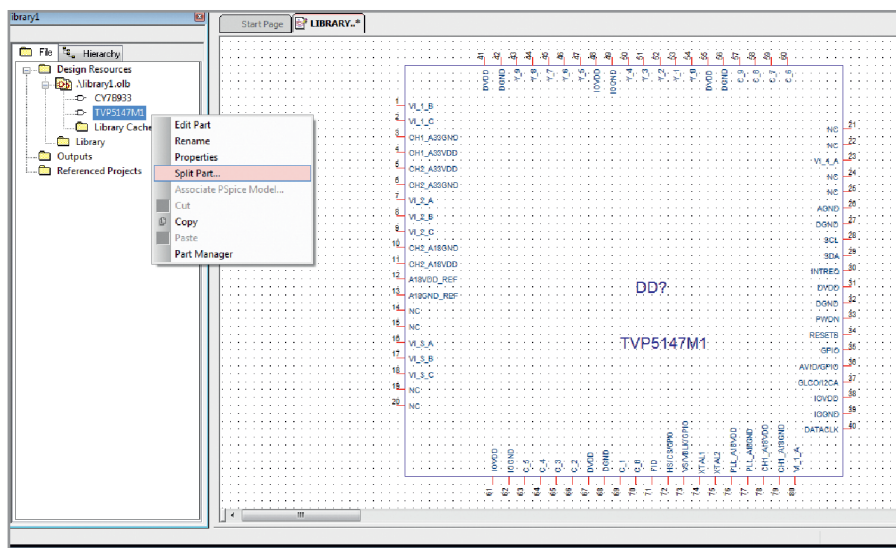


Рис. 15. Вид готового символа, полученного методом New Part From Spreadsheet

Можно указать любое количество папок (Dir0, Dir1, Dir2, Dir3 и т.д.), но важно, чтобы в них находилась требуемая библиотека посадочного места с расширением PSM.

### СОЗДАНИЕ КОМПОНЕНТА ПО ТАБЛИЦЕ

Этот способ очень удобен, когда необходимо создать многовыводной и многосекционный компонент. Его

преимущество перед ручным способом состоит в том, что вся информация о выводах может быть скопирована в таблицу OrCAD Capture непосредственно из технического описания (Datasheet) компонента через буфер обмена Windows. Для сортировки данных на промежуточном этапе можно воспользоваться табличным редактором MS Excel. После внесения всей информации о выводах в таблицу компонент будет автоматически создан в существующей библиотеке. Его свойства и графику затем можно отредактировать вручную, как описано выше.

1. В менеджере проектов OrCAD Capture выберем ПКМ библиотеку OLB и команду *New Part From Spreadsheet*. На экране появится таблица компонента (см. рис. 12).

2. Необходимо указать наименование компонента, количество секций, префикс позиционного обозначения и тип нумерации. По названиям столбцов вполне понятно, какие данные необходимо заносить в ячейки. В столбце Position указывают сторону компонента, по которой будут размещаться выводы. Ячейки Section содержат выпадающий список с номерами секций. Если необходимо выбрать, например, только 1 секцию для первых 20 выводов, то последовательность действий должна быть следующей: выделяем первую ячейку, нажимаем Shift и напротив строки с выводом 20 выбираем из выпадающего списка цифру 1.

После того как все данные были введены, сохраним символ в текущей библиотеке с помощью кнопки *Save*. При этом программа проверит данные на наличие ошибок и выдаст предупреждение в случае их обнаружения.

Рассмотрим пример создания символа для микросхемы цифрового декодера TVP5147M1 компании Texas Instruments. Эта микросхема имеет 80 выводов. В Datasheet на страницах 13–15 размещена диаграмма корпуса и таблица с описанием выводов. Для сортировки данных воспользуемся MS Excel 2010.

3. Datasheet традиционно имеет формат PDF и открывается программой Acrobat Reader. Скопируем данные из таблицы на страницах 14 и 15 в буфер обмена, а затем в MS Excel (см. рис. 12). Выделим необходимый диапазон данных в таблице с помощью

клавиш Alt и ЛКМ. Скопируем в буфер обмена (Ctrl+C) и вставим из буфера в Excel (Ctrl+V). В разделе Digital Video и некоторых других разделах таблицы в Datasheet номера и наименования выводов представлены в неудобном для нас виде. Возможности MS Excel позволяют отсортировать данные таким образом, чтобы они подходили по формату для таблицы OrCAD Capture. Укажем некоторые инструменты Excel, которые пригодятся в работе (см. рис. 13):

- Главная – Вставить – Использовать мастер импорта текста;
- Главная – Найти и Выделить – Замечить – очень удобная функция для быстрой замены одного слова на другое во всех выделенных ячейках, например, направления выводов I, I/O, O на Input, Bidirectional и Output соответственно;
- Главная – Сортировка и Фильтр.

4. Скопируем данные о выводах в таблицу OrCAD Capture через буфер обмена (см. рис. 14).

5. Заполним оставшиеся столбцы с помощью ЛКМ и Shift, как описано выше. Нажмём ОК. На экране появится ошибка, и программа предложит просмотреть её или продолжить сохранение без изменений. В результате в библиотеке OrCAD Capture появится новый компонент, который можно отредактировать уже описанными способами (см. рис. 15).

Чтобы вернуться к таблице с данными о выводах, необходимо нажать ПКМ на компоненте в менеджере и выбрать Split Part... Инструмент Split Part... можно применить к любому компоненту, если он не является многосекционным.

### СОЗДАНИЕ КОМПОНЕНТА ПО СХЕМЕ ИЛИ PSpICE-МОДЕЛИ

Этот метод предполагает наличие схемы или PSpice-модели.

1. Находясь в менеджере библиотеки или проекта, выберите команду Tools – Generate Part. Появится окно, как на рисунке 16.

2. В секции Netlist/Source file type предлагается указать формат файла с описанием выводов компонента. Всего доступно 16 видов различных форматов, среди которых есть библиотеки PSpice (LIB) и схемы OrCAD Capture (DSN). В строке Netlist/source file type указываем путь к файлу – источнику для создания нового компонен-

та. Секция Primitive необходима для задания типа самого компонента. Если он создаётся на основе подсхемы, то не является примитивом, и здесь должна стоять метка NO. Библиотеку, в которую будет помещён новый компонент, указываем в строке Destination part library. При установке параметра Copy schematic to library, в текущую структуру библиотеки будет добавлена копия схемы Source Schematic name.

3. После настройки всех параметров нажимаем ОК, и в указанной библиотеке появляется новый компонент, который можно отредактировать стандартными способами.

### СОЗДАНИЕ КОМПОНЕНТА С ПОМОЩЬЮ PSpICE MODEL EDITOR

Разница между предыдущим методом и рассматриваемым в этом разделе заключается в том, что посредством PSpice Model Editor можно просматривать и редактировать параметры PSpice-моделей компонентов.

Откройте PSpice Model Editor через меню Пуск – Все программы – Cadence – Release 16.5 – PSpice Accessories – Model Editor. Выберите меню File – Export to Capture Part Library. В появившемся окне необходимо указать PSpice-библиотеку компонентов, для которой программа автоматически сгенерирует библиотеку в формате OLB (см. рис. 17).

Нельзя не упомянуть ещё об одном способе создания библиотек компонентов в OrCAD Capture. В мае 2012 г. компания Cadence запустила новый интернет-портал www.orcadcapture-marketplace.com, который содержит много полезной информации о продуктах OrCAD и Allegro. В разделе Online Store можно ознакомиться с перечнем дополнительных приложений, которые расширяют стандартные возможности OrCAD. Для платных приложений предусмотрен оценочный период времени.

Обратите внимание на приложение SymbolGen, которое позволяет автоматически извлекать информацию о компонентах из технических описаний (Datasheet) в формате PDF и создавать библиотеки символов УТО в формате OrCAD Capture. С помощью приложения SymbolGen время на создание любого символа сокращается в несколько раз благодаря автоматическому считыванию данных из таблиц с

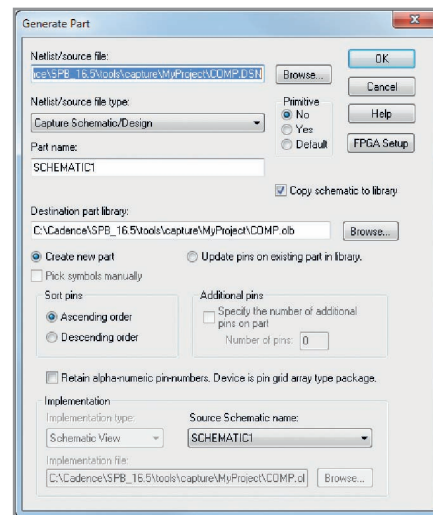


Рис. 16. Инструмент Tools – Generate Part

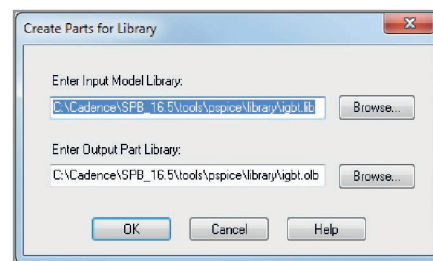


Рис. 17. Создание библиотеки компонентов с помощью PSpice Model Editor

Enter Input Model Library – входящая в PSpice библиотека в формате LIB  
 Enter Input Model Library – папка для записи библиотеки OLB в OrCAD Capture

описанием выводов компонента и диаграмм. После предварительной регистрации приложение SymbolGen можно скачать и затем использовать в течение семи дней абсолютно бесплатно. Сама программа при этом будет доступна в OrCAD Capture в меню Accessories – EMA Apps.

В заключение можно отметить, что инженер, работающий в редакторе OrCAD Capture, располагает широким набором средств для создания компонентов, который не ограничивается ручным методом. С использованием этих средств самые сложные многвыводные компоненты могут быть оформлены в OrCAD за считанные минуты.

### ЛИТЕРАТУРА

1. Mitzner Kraig. Complete PCB design using OrCAD Capture and PCB editor. Elsevier Inc, 2010.
2. OrCAD Capture User Guide. Product Version 16.5. May 16, 2012.
3. Афанасьев А.О., Кузнецова С.А., Нестеренко А.В. OrCad 10. Проектирование печатных плат. Горячая линия – Телеком, 2005.

# Автоматизация процесса проектирования антенн и устройств СВЧ в современных программных комплексах электродинамического моделирования

## Часть 4. Волноводный фильтр на индуктивных диафрагмах

Андрей Пластиков (Москва)

Рассмотрена методика проектирования волноводного полосно-пропускающего фильтра с индуктивными диафрагмами в программных пакетах AWR Microwave Office и Ansoft HFSS. Описан процесс создания сценария на языке VBScript, осуществляющего автоматизированное построение модели фильтра произвольного порядка в программе HFSS на основе параметров геометрии, введённых пользователем. В качестве примера спроектирован фильтр сантиметрового диапазона волн.

### ВВЕДЕНИЕ

В предыдущей части статьи [1] был рассмотрен сценарий, осуществляющий расчёт и построение схемы полосно-пропускающего фильтра (ППФ) на сосредоточенных элементах в среде Microwave Office. В данной статье мы рассмотрим возможный подход к проектированию полосно-пропускающего фильтра (ППФ) в волноводном исполнении в программе HFSS. В частности, мы опишем процесс создания программы – сценария на языке Visual Basic Scripting Edition, осуществляющего построение модели фильтра. Для удобства использования сценария в него добавлены диалоговые окна.

### ПРОЕКТИРОВАНИЕ ВОЛНОВОДНОГО ППФ НА ИНДУКТИВНЫХ ДИАФРАГМАХ

Если начинать процесс проектирования СВЧ-фильтра в программе трёхмерного электродинамического моделирования «с нуля», без предварительной оценки характеристик и па-

раметров геометрии с помощью некоей упрощённой модели (инженерной оценки), то процесс синтеза фильтра может потребовать больших затрат времени даже на современных персональных компьютерах (ПК).

Основываясь на рассчитанных номиналах LC-элементов рассмотренного [1] фильтра-прототипа на сосредоточенных элементах, можно перейти к конструкции фильтра, например, в микрополосковом исполнении, применив т.н. преобразование Ричарда для определения схемы фильтра на основе отрезков линии передачи с последующим её пересчётом в полосковую конструкцию. В работе [2] приведён пример реализации подобной цепочки проектирования микрополосковых фильтров, при этом расчёты выполнены в пакете MATLAB, а окончательная модель устройства проверена методом конечных разностей во временной области. Однако такую методику нельзя применить для расчёта волноводного ППФ на индуктивных диафрагмах.

Зададим порядок фильтра  $N = 5$ , по аналогии с [1]. Геометрия соответствующего ППФ на индуктивных диафрагмах изображена на рисунке 1. При проектировании ППФ на индуктивных диафрагмах можно использовать эквивалентные схемы фильтров-прототипов, приведённые на рисунке 2. В этом случае можно выделить следующие четыре возможных последовательных этапа синтеза:

- 1) расчёт ППФ – прототипа на сосредоточенных элементах [1];
- 2) расчёт ППФ – прототипа с инверторами импеданса (см. рис. 2а);
- 3) расчёт «полудискретной» модели фильтра с отрезками линии передачи и параллельно включенными индуктивностями (см. рис. 2б);
- 4) определение трёхмерной геометрии ППФ на индуктивных диафрагмах, моделирование полученной структуры одним из методов численной электродинамики.

Начиная со второго этапа, структуры фильтра основываются на данных, полученных на предыдущем этапе.

В работе [3] предварительные стадии синтеза были реализованы в пакете MATLAB. Представляется возможным реализовать соответствующие вычисления и рассчитать полученные предварительные модели непосредственно в среде Microwave Office, как это было сделано для первой стадии проектирования [1], тем более что в базе элемен-

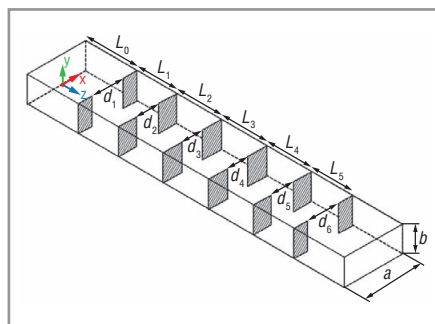


Рис. 1. Проектируемый волноводный ППФ

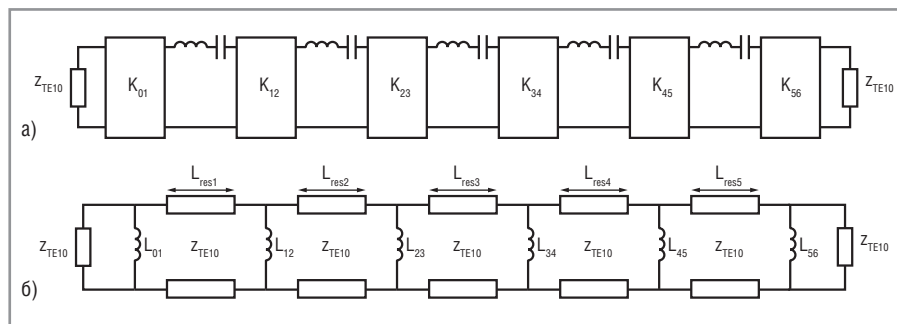


Рис. 2. Эквивалентные схемы волноводного ППФ с индуктивными диафрагмами

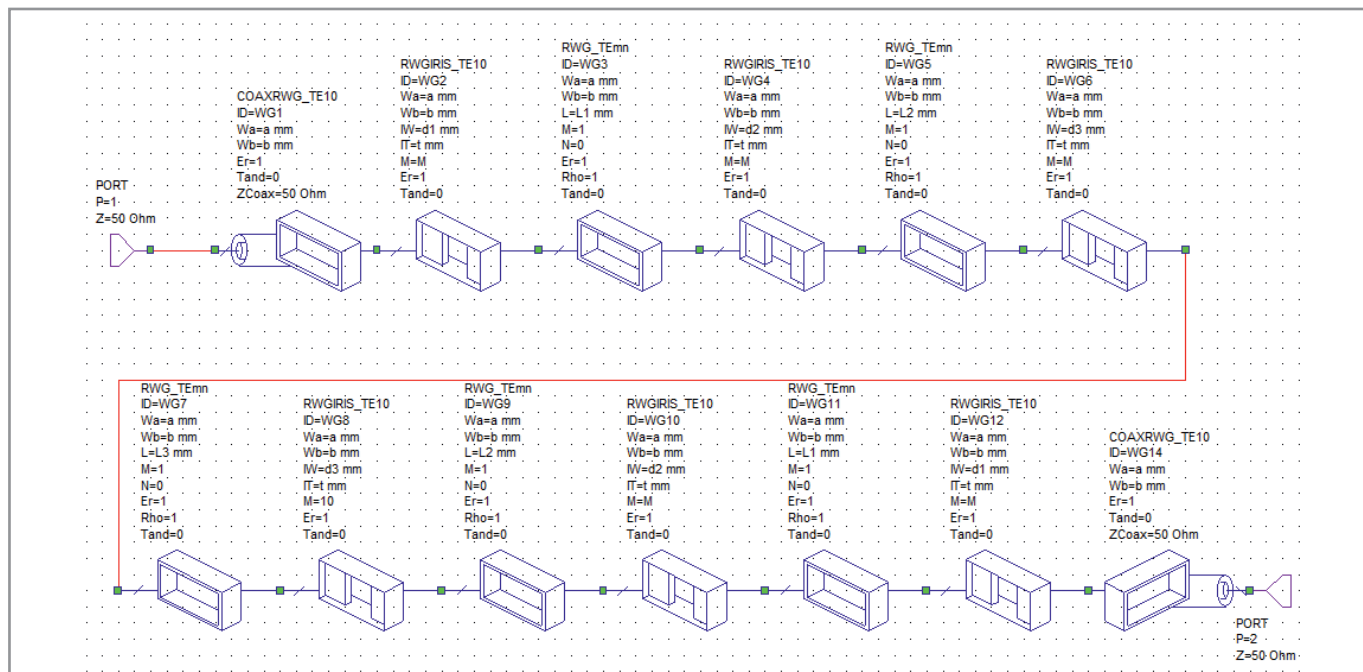


Рис. 3. Схема волноводного ППФ с индуктивными диафрагмами в среде Microwave Office

тов этой программы есть и модели идеальных инверторов импеданса. Но в рамках данной статьи мы не будем рассматривать промежуточные этапы синтеза и для получения предварительной модели ППФ на индуктивных диафрагмах сразу воспользуемся набором волноводных элементов в среде Microwave Office. В качестве примера рассмотрим фильтр сантиметрового диапазона волн.

### Расчёт фильтра в программе Microwave Office

Предварительные расчёты и оптимизацию геометрии проектируемого ППФ на индуктивных диафрагмах мы проведём в программе Microwave Office. Основные требования к частотным характеристикам фильтра были выбраны аналогичными рассмотренной [1] модели фильтра на сосредоточенных элементах, за исключением уровня загораживания в полосе затухания (ПЗ): центральная частота полосы пропускания (ПП) 10 ГГц; ширина ПП 1,2 ГГц; порядок фильтра 5; ослабление в ПП  $L_p = 0,05$  дБ, что соответствует уровню коэффициента отражения около -19,5 дБ; граничная частота ПЗ 12 ГГц; уровень загораживания в полосе затухания -30 дБ. Зададимся прямоугольным волноводом сечением  $23 \times 10$  мм и толщиной диафрагм 1,5 мм.

На рисунке 3 изображена схема волноводного ППФ, составленная из базовых элементов среды Microwave Office. Отметим, что с обоих концов схемы мы разместили «идеальные» ко-

аксиально-волноводные переходы (элементы COAXRWG\_TE10). Это позволило избавиться от портов с частотно-зависимой величиной входного сопротивления (волновое сопротивление прямоугольного волновода является функцией частоты) и использовать для возбуждения порты с постоянным сопротивлением 50 Ом. Число высших типов волн, учитываемых при расчётах диафрагм (элементы RWGIRIS\_TE10), задано равным 10. В процессе оптимизации мы ограничились рассмотрением структуры фильтра, симметричной относительно центрального резонатора.

Частотные характеристики итоговой модели фильтра, рассчитанные в диапазоне частот от 7 до 13 ГГц, изображены на рисунке 4, где для сравнения приведены также соответствующие зависимости прототипа такого ППФ, построенного на дискретных LC-элементах [1]. Обращает на себя вни-

мание расхождение зависимостей модуля коэффициента передачи в области ПЗ со стороны высоких частот. Данная особенность ППФ в волноводном исполнении связана с наличием частотной дисперсии, которая не учитывается в прототипе фильтра из дискретных элементов [3].

Далее мы используем полученные параметры геометрии для построения структуры такого ППФ в программе HFSS. При этом для построения самой модели напишем программу-сценарий на языке VBScript, которая позволит автоматизировать процесс создания модели в данной САПР.

### Первое знакомство со сценариями в HFSS

Программа HFSS позволяет пользователю составлять программы-сценарии на языках Visual Basic Scripting Edition или JavaScript. Мы ограничимся рассмотрением первого из них.

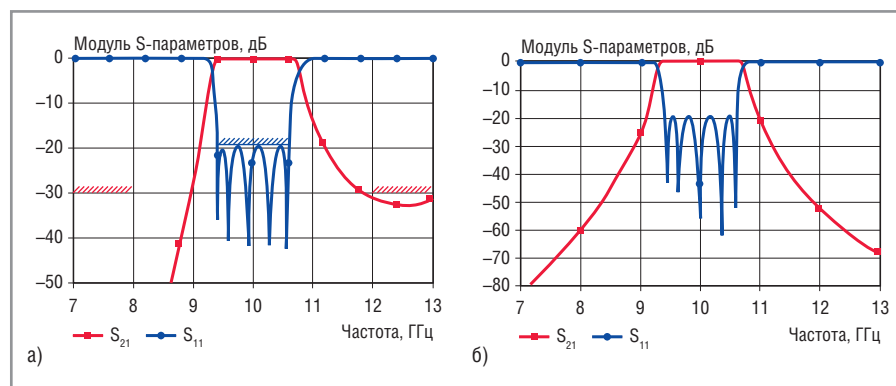


Рис. 4. Частотные характеристики ППФ в Microwave Office

а) для схемы волноводного фильтра; б) для фильтра-прототипа на сосредоточенных элементах [1]

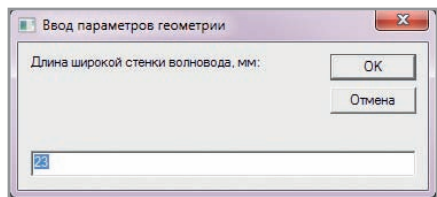


Рис. 5. Диалоговое окно для ввода параметра геометрии

Visual Basic Scripting Edition (VBScript) – это т.н. язык сценариев программирования, разработанный для записи последовательностей операций, которые пользователь может выполнить на компьютере. Данный язык был создан компанией Microsoft и достаточно широко используется при создании сценариев в операционных системах семейства Windows. В сценариях, написанных на VBScript, взаимодействие с пользователем может осуществляться с помощью функций MsgBox и InputBox, которые представляют собой простейшие диалоговые окна для вывода сообщений и ввода пользователем текста или числа.

Программный пакет HFSS способен самостоятельно генерировать файл сценария на языке VBScript из операций пользователя, выполненных в CAD-интерфейсе самой программы. Используя эту возможность, создадим в качестве примера простой сценарий.

Запустим программу HFSS и удалим в окне менеджера проектов пустой проект Project 1 (название по умолчанию). Запустим процесс записи действий пользователя в файл сценария \*.vbs, выбрав в меню команду *Tools* → *Record Script To File* и указав в появившемся окне диалога название и местоположение создаваемого файла. Теперь последовательно выполним следующие операции:

1) создадим новый «глобальный» проект Project 1 (*File* → *New*);

2) введём в него проект для расчёта методом конечных элементов (*Project* → *Insert HFSS Design*);

3) зададим частоту (10 ГГц) и параметры адаптивного разбиения на ячейки (*Add Solution Setup*);

4) установим параметры частотной развёртки (*Add Frequency Sweep*) в диапазоне частот от 7 до 13 ГГц.

На этом завершим процесс записи сценария, выполнив команду *Stop Script Recording* в ветке меню *Tools*.

Содержание созданного файла сценария отображено в листинге 1 (этот и другие листинги см. на сайте журнала). Строки с комментариями начинаются с символа апострофа, при этом приведённые в листинге русскоязычные комментарии введены в этот код дополнительно. В начале сценария с помощью директивы *Dim* объявлены переменные, которым затем посредством директивы *Set* присвоены объекты программного кода среды HFSS. Характерным для языка VBScript является отсутствие необходимости принудительного задания типа переменной при её объявлении, т.к. всем переменным по умолчанию присваивается тип *Variant*.

Установка частоты и параметров адаптивного разбиения производится командой вида *oModule.InsertSetup «HfssDriven»*, вслед за которой проводится задание массива *Array(...)* значений параметров – атрибутов данной операции: названия, частоты разбиения, критериев сходимости и пр. В нашем случае этот массив содержит 22 атрибута за исключением названия. При задании параметров объектов в конструкции *Array(...)* допустимо не указывать некоторые из них, тогда соответствующим атрибутам будут присвоены значения по умолчанию. Следующая затем команда *InsertFrequencySweep* производит настройку

развёртки по частоте для созданного выше адаптивного разбиения Setup 1. Отметим, что для переноса текста команды на следующую строку следует использовать символ нижнего подчеркивания «\_» в конце текущей строки.

Таким образом, синтаксис конкретной команды с полным набором атрибутов можно изучить, используя возможность HFSS самостоятельно генерировать код файла сценария.

Запуск программы-сценария в среде HFSS можно произвести командой меню *Tools* → *Run Script*. Запустить выполнение сценария можно также и непосредственно из окна файлового менеджера в ОС Windows, если соответствующий файл \*.vbs будет открыт в программе-интерпретаторе Microsoft Windows Script Host. В этом случае нет необходимости заранее запускать пакет HFSS. Дополнительно имеется возможность добавления созданного пользователем сценария построения модели в библиотеку графических примитивов HFSS, доступную из меню *Draw* → *User Defined Primitive*. Для этого в редакторе VBScript на основе файла сценария \*.vbs необходимо скомпилировать файл динамической библиотеки \*.dll.

Заметим, что в пакете HFSS отсутствует встроенный редактор сценариев, вследствие чего просмотр и написание текста сценариев необходимо проводить с помощью внешних программ. Поскольку файлы сценариев на языке VBScript представляют собой текстовые файлы с командами, их можно просматривать и редактировать в обычной программе «Блокнот». Однако более удобным представляется использовать для этой цели специальные текстовые редакторы, «понимающие» синтаксис языков программирования и выделяющие их команды различным цветом. Примером такого редактора является свободно распространяемая программа Notepad++ [4].

### НАПИСАНИЕ СЦЕНАРИЯ ДЛЯ ПОСТРОЕНИЯ МОДЕЛИ ВОЛНОВОДНОГО ФИЛЬТРА

Дополним созданный файл сценария кодом, осуществляющим построение модели волноводного ППФ на индуктивных диафрагмах. Структура создаваемого в HFSS фильтра будет аналогична изображённой на рисунке 1, за исключением использования диафрагм конечной толщины *t*. Для сокращения объёма задачи предсмот-

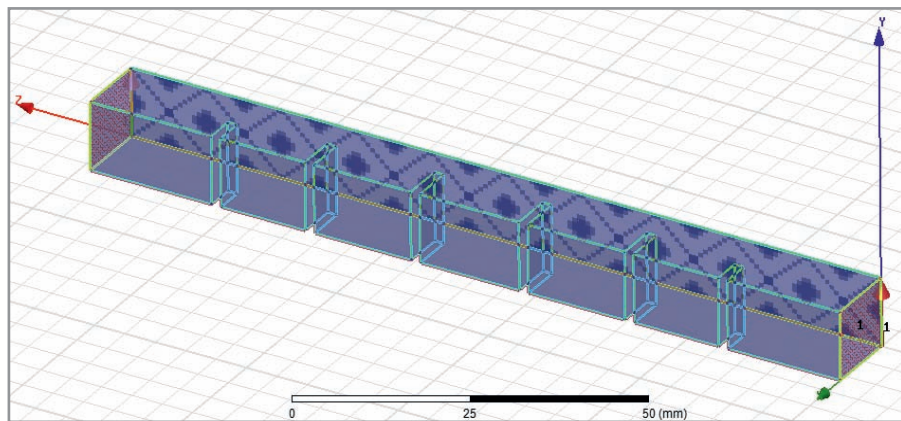
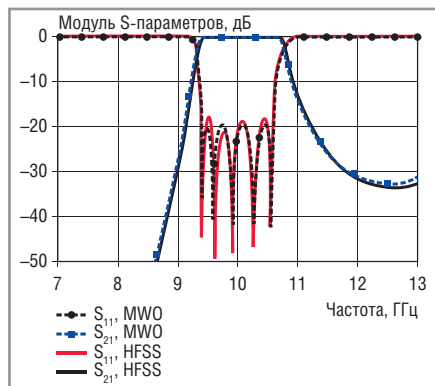


Рис. 6. Модель ППФ, построенная при помощи сценария

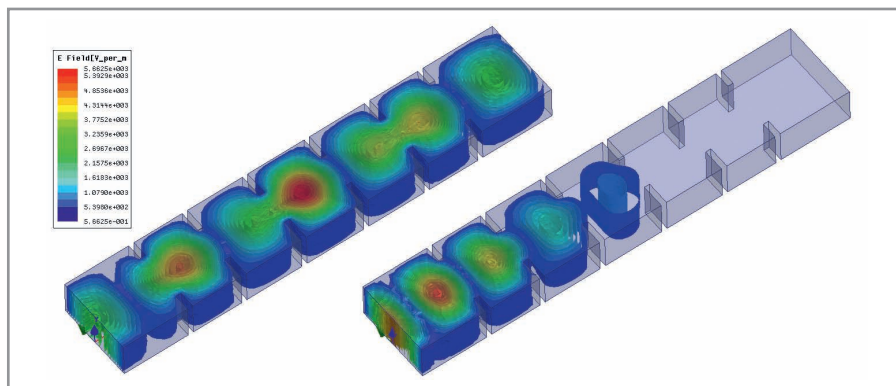


**Рис. 7. Сопоставление частотных характеристик, полученных в HFSS и Microwave Office**

рим введение идеальной магнитной стенки в плоскости симметрии. Порядок фильтра и его геометрические параметры будут вводиться пользователем в диалоговых окнах.

Сначала объявим переменные, описывающие геометрию модели ППФ, добавим диалоговые окна для ввода пользователем значений этих переменных и введём их в проект в качестве локальных переменных. Текст кода соответствующей части сценария приведён в листинге 2. Каждая переменная вводится в отдельном окне, вызываемом функцией *InputBox*. Последние три аргумента данной функции, задающие выводимое в текстовом окне значение по умолчанию и положение самого окна на экране, являются необязательными и могут быть опущены. Пример такого диалогового окна показан на рисунке 5. Заметим, что для корректного отображения русскоязычных символов автору пришлось сменить исходную кодировку файла сценария на ANSI, а корректный ввод дробных чисел удалось обеспечить благодаря смене в ОС Windows 7 формата языка и региональных стандартов на английский.

Далее создадим отрезок прямоугольного волновода длиной  $L_{full}$ , зададим плоскость H-симметрии и множитель импеданса, установим волноводные порты (с заданными интегральными линиями) со стороны каждого из двух торцов, в цикле *For...Next* создадим необходимое число диафрагм с заданными параметрами, а затем «вырежем» из отрезка волновода эти диафрагмы посредством булевой операции вычитания (см. листинг 3). Отметим, что для команды создания прямоугольного параллелепипеда *CreateBox* требуется задавать два массива аргументов: первый содержит параметры геометрии, а второй задаёт такие атрибуты создавае-



**Рис. 8. Распределение модуля электрического поля внутри фильтра в ПП на частоте 10 ГГц (слева) и ПЗ на частоте 12 ГГц (справа)**

мого элемента, как название, цвет, прозрачность, материал и др. Для примера в листинге 3 также показано использование команды *ChangeProperty* для изменения значения прозрачности созданного отрезка волновода.

Создаваемая таким сценарием модель фильтра является полностью параметризованной, что позволяет при необходимости проводить её оптимизацию.

В заключительной части кода сценария добавим в проект вывод результатов расчёта модулей коэффициентов передачи  $S_{21}$  и отражения  $S_{11}$  в логарифмическом масштабе, сохраним сам проект, проведём расчёт созданной модели ППФ, а по его окончании выведем на экран соответствующее сообщение. Текст данной части сценария приведён в листинге 4.

### РАСЧЕТ ФИЛЬТРА В ПРОГРАММЕ HFSS

Полученные в программе Microwave Office параметры геометрии ППФ были использованы при создании модели фильтра сценарием, написанным в HFSS. Построенная сценарием модель изображена на рисунке 6. Частотные характеристики рассчитанной структуры фильтра представлены на рисунке 7, где для наглядности приведены также аналогичные зависимости, полученные в Microwave Office. Данные графики очень хорошо согласуются друг с другом, следовательно, использованные при моделировании в Microwave Office волноводные компоненты позволяют получать адекватные результаты.

На рисунке 8 отображено мгновенное распределение модуля электрического поля в полной модели фильтра на центральной частоте ПП и на границе ПЗ при подаче мощности на один из входов. Данная визуализация иллюстрирует процесс распространения и затухания волны в фильтре.

рирует процесс распространения и затухания волны в фильтре.

### ЗАКЛЮЧЕНИЕ

В статье рассмотрена методика проектирования волноводного ППФ произвольного порядка в САПР Ansoft HFSS, включающая в себя проведение предварительных расчётов в программе Microwave Office. Создание трёхмерной модели фильтра осуществлено посредством сценария, написанного на языке VBScript. Синтаксис конкретных команд языка сценариев можно изучить, используя возможность HFSS самостоятельно генерировать код файла сценария.

Результаты расчёта волноводного ППФ на индуктивных диафрагмах, проведённые в обеих программах, хорошо согласуются друг с другом. Это позволяет рекомендовать пакет Microwave Office для проведения предварительной оптимизации фильтров подобной топологии, а пакет HFSS – для окончательных расчётов с учётом особенностей конкретного конструктивного исполнения, например, технологического скругления краёв резонаторов при фрезеровании.

### ЛИТЕРАТУРА

1. Пластиков А. Автоматизация процесса проектирования антенн и устройств СВЧ в современных программных комплексах электродинамического моделирования. Часть 3. Полосно-пропускающий СВЧ-фильтр на сосредоточенных элементах. Современная электроника. 2012. № 6. С. 54–59.
2. Uslu M.A., Sevgi L. A MATLAB-Based Filter-Design Program: From Lumped Elements to Microstrip Lines. IEEE AP Magazine. 2011. Vol. 53. № 1. P. 213-224.
3. Prigent G., Raveu N., Pigaglio O., Baudrand H. Design of Waveguide Bandpass Filter in the X-frequency Band. Microwave J. 2008. № 1.
4. <http://notepad-plus-plus.org>.

# Модуль быстрого преобразования Фурье

**Алексей Гребенников (Московская обл.)**

Статья содержит описание модуля быстрого преобразования Фурье, написанного на языке Verilog и реализованного для ПЛИС семейства Xilinx Spartan 6.

## ВВЕДЕНИЕ

Быстрое преобразование Фурье (БПФ) является важнейшим алгоритмом современной цифровой обработки сигналов (ЦОС) и является общим названием любого метода уменьшения вычислительной сложности дискретного преобразования Фурье (ДПФ). Первые теоретические работы по БПФ принадлежат немецкому математику Карлу Фридриху Гауссу. Широкое применение БПФ началось после опубликования в 1965 г. Д. Кули и Д. Тьюки статьи с оригинальным описанием алгоритма (Cooley–Tukey FFT Algorithm). Вычислительные машины того времени уже справлялись с задачей практической реализации БПФ, но метод Кули–Тьюки позволял ускорить вычисления в 5–6 раз. С тех пор элементная база вычислительной техники значительно изменилась, появились новые алгоритмы вычисления БПФ, однако алгоритм Кули–Тьюки остаётся популярным.

В настоящее время БПФ реализуют в основном с помощью ЦПОС и ПЛИС. Значительное увеличение ёмкости и быстродействия микросхем программируемой логики облегчает реализацию алгоритмов БПФ. Предлагаемая статья содержит описание модуля быстрого преобразования Фурье, написанного на языке Verilog и предназначенного для ПЛИС семейства Xilinx Spartan 6. Отладка проекта проводилась на тестовой плате SP605, все ис-

ходные коды проекта содержатся в архиве `fft_soc.zip` ([www.soel.ru](http://www.soel.ru)).

## ТЕОРЕТИЧЕСКИЕ ОСНОВЫ БПФ

Как упоминалось выше, БПФ – это алгоритм вычисления ДПФ, которое является методом разложения дискретного периодического сигнала в ряд тригонометрических функций. Теория метода была разработана французским физиком и математиком Жаном Батистом Фурье, который доказал, что любой дискретный периодический сигнал может быть представлен комбинацией простейших тригонометрических функций (синусов и косинусов). Математическая часть преобразования Фурье достаточно сложна и будет рассмотрена в статье только в объёме, минимально необходимом для реализации БПФ. Более подробно с теорией метода можно ознакомиться в [1, 2].

Существует два типа преобразования Фурье – действительное ДПФ и комплексное ДПФ. Для реализации БПФ необходимо использовать комплексное ДПФ. Предположим, на входе имеется дискретный сигнал  $X(k)$ , состоящий из  $N$  отсчётов. Его ДПФ будет выглядеть следующим образом:

$$X(k) = \sum_{n=0}^{N-1} x(n)e^{-j\left(\frac{2\pi}{N}\right)nk}$$

$$(k = 0, 1, \dots, N - 1),$$

$$W_N = e^{-j\left(\frac{2\pi}{N}\right)},$$

$$X(k) = \sum_{n=0}^{N-1} x(n)W_N^{nk}$$

$$(k = 0, 1, \dots, N - 1).$$

Комплексный компонент уравнения  $W_N$  в англоязычной литературе часто называется *twiddle factor* (поворачивающий коэффициент) и также может быть выражен комбинацией синусов и косинусов:

$$W_N = \cos(2\pi/N) - j\sin(2\pi/N).$$

Количество отсчётов входного сигнала  $N$ , как правило, равно степени 2, хотя существуют методы вычисления БПФ для произвольного числа входных отсчётов. При малой величине  $N$  время вычисления ДПФ прямым методом и методом БПФ сравнимы. Однако с увеличением размерности входного сигнала преимущества БПФ по скорости вычисления могут достигать сотен раз.

Рассмотрим более подробно реализацию БПФ методом Кули–Тьюки для входного сигнала с размерностью 128 отсчётов.

## Алгоритм БПФ

Суть БПФ заключается в том, что входной сигнал большой размерности  $N$ , в данном случае 128, разбивается на  $N$  сигналов единичной размерности. Затем для каждого единичного сигнала вычисляется спектр, т.е. происходит переход из временной области в частотную. На последнем этапе  $N$  единичных спектров объединяются в один общий спектр.

Первый этап разделения входного сигнала называется декомпозицией. На нём применяется т.н. бит-реверсная адресация. Допустим, отсчёты входного сигнала нумеруются в прямой последовательности 0, 1, 2, 3 и т.д. Для формирования бит-реверсной последовательности необходимо единицы адреса отсчёта в двоичной форме переставить в обратном порядке, как показано в таблице. Для адресации 128 отсчётов требуется семь адресных битов. В таблице приведены первые девять отсчётов, для всех остальных отсчётов бит-реверсный адрес вычисляется аналогично. После бит-реверсной сортировки входные отсчёты бу-

### Бит-реверсная адресация

Отсчёты исходной последовательности		Отсчёты после бит-реверсной сортировки	
десятичный адрес отсчёта	двоичный адрес отсчёта	десятичный адрес отсчёта	двоичный адрес отсчёта
0	0000000	0	0000000
1	0000001	64	1000000
2	0000010	32	0100000
3	0000011	96	1100000
4	0000100	16	0010000
5	0000101	80	1010000
6	0000110	48	0110000
7	0000111	112	1110000
8	0001000	8	0001000

дут следовать в порядке 0, 64, 32, 96, 16, 80 и т.д.

Затем для каждого единичного сигнала вычисляется спектр. На этом этапе не требуется никаких программных действий, поскольку спектр единичного сигнала равен соответствующему базисному сигналу ДПФ. Последний шаг БПФ заключается в объединении единичных спектров. Этот шаг является самым сложным и выполняется в несколько этапов. Основная операция объединения спектров, изображённая на рисунке 1, называется «бабочкой» (butterfly). Алгоритм, при котором операция «бабочка» одновременно выполняется для двух входных сигналов, называется БПФ с основанием 2. Именно такой алгоритм рассматривается в данной статье. Другим распространённым основанием БПФ является 4.

Операция «бабочка», в свою очередь, состоит из нескольких этапов. Сначала второй входной сигнал IN2 умножается на поворачивающий коэффициент  $W_N$  (twiddle factor). Затем первый выходной сигнал OUT1 получается путём суммирования результата умножения и первого входного сигнала IN1. Вторым выходным сигналом является разность между первым входным сигналом IN1 и результатом умножения. Для полного объединения спектра размерностью  $N$  отсчётов требуется выполнение  $\log_2 N$  циклов операций «бабочка». При размерности 128 требуется 7 циклов, причём каждый цикл состоит из 64 операций, так как при основании 2 в одной базовой операции БПФ задействовано два входных отсчёта.

Полная схема БПФ для 128 отсчётов достаточно громоздкая, поэтому на рисунке 2 в качестве примера изображена схема БПФ для 8 отсчётов, которая состоит из трёх циклов ( $\log_2 8$ ). В зависимости от порядка использования поворачивающих коэффициентов и операции «бабочка» различают БПФ с прореживанием по времени и БПФ с прореживанием по частоте. На рисунке 2 изображён алгоритм с прореживанием по времени, этот же алгоритм реализован в модуле для ПЛИС; видно, что входные отсчёты отсортированы согласно бит-реверсной адресации.

Во время первого цикла для всех «бабочек» используется один и тот же поворачивающий коэффициент  $W_0$ . Пары отсчётов для второго цикла формируются согласно рисунку 2, при этом поворачивающие коэффициенты начинают чередоваться: для первой «бабочки» используется коэффициент  $W_0$ , для второй –  $W_2$ , для третьей и четвёртой – снова коэффициенты  $W_0$  и  $W_2$  соответственно. Во время третьего цикла используются все поворачивающие коэффициенты  $W_0 - W_3$ .

Заметим, что общее число поворачивающих коэффициентов равно половине размерности входного сигнала, т.е. для входного сигнала размерностью 128 отсчётов потребуется 64 коэффициента. Пары сигналов в этом случае будут формироваться аналогично БПФ для 8 отсчётов. Во время первого цикла все операции умножения будут выполняться с поворачивающим коэффициентом  $W_0$ , во время второго цикла будут чередоваться коэффици-

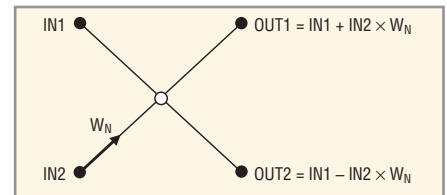


Рис. 1. Базовая операция БПФ

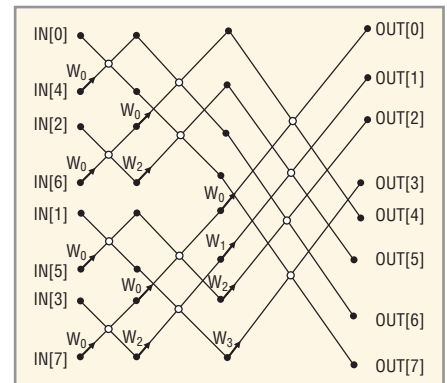


Рис. 2. БПФ для 8-точечного входного сигнала

енты  $W_0$  и  $W_{32}$ , во время третьего цикла будут чередоваться коэффициенты  $W_0 - W_{16} - W_{32} - W_{48}$ , во время четвёртого цикла –  $W_0 - W_8 - W_{16} - W_{24} - W_{32} - W_{40} - W_{48} - W_{56}$ . Таким образом, число задействованных коэффициентов будет увеличиваться, и во время последнего, седьмого цикла, будут задействованы все 64 поворачивающих коэффициента.

### Аппаратная реализация БПФ

Рассмотрим более подробно реализацию описанного выше алгоритма БПФ для ПЛИС. Блок-схема системы на кристалле, реализующей алгоритм, изображена на рисунке 3. Через порт UART происходит тестирование ядра

Реклама

# ЭК ЗИП

## Огромный ассортимент

## Всегда в наличии на складе

[www.zip-2002.ru](http://www.zip-2002.ru)

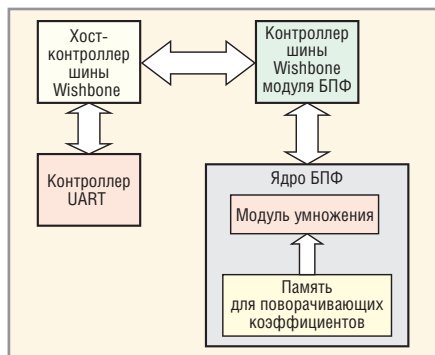


Рис. 3. Блок-схема системы на кристалле

БПФ, обмен данными осуществляется через шину Wishbone. В ядре БПФ отдельными модулями выделены блоки умножения и память для поворачивающих коэффициентов. В данной версии реализации ядро БПФ принимает данные от контроллера UART, которые, в свою очередь, генерируются тестовой программой на компьютере. Полученные данные обрабатываются: для входного вектора данных вычисляется БПФ, результирующие данные пересылаются обратно в UART и затем в графическом виде отображаются на компьютере.

Все математические операции в ядре БПФ выполняются в формате с фиксированной точкой. Входные данные от UART содержат 14 бит в формате Q5.9, т.е. для представления дробной части служат девять младших разрядов, затем четыре разряда представляют целую часть и старший разряд определяет знак. Отрицательные числа представлены в формате дополнения до двух. Далее входные данные расширяются до 18 бит; в последующем все данные представлены в формате Q9.9, т.е. на целую часть отведено 8 разрядов. При таком представлении данных возможно хранение чисел в диапазоне от -256 до 255,998046875 с шагом 0,001953125.

Шаг определяется как минимальное значение формата Q9.9. При 9 разрядах, отведённых под дробную часть, возможно хранение 512 комбинаций чисел  $1/512 = 0,001953125$ .

Работой ядра управляет конечный автомат, блок-схема которого показана на рисунке 4. Сам конечный автомат содержится в файле `fft_top.v`. При отсутствии входных данных автомат находится в состоянии `FFT_IDLE`. Сигнал начала преобразования `conv_start_i` генерируется модулем шины Wishbone (файл `wb_fft.v`) после получения пакета данных от контроллера UART. При этом конечный автомат ядра БПФ переходит в состояние `FFT_STAGE1`. Бит-реверсная сортировка выполняется модулем контроллера шины Wishbone путём реверса адресных битов: `assign buf_ptr_inv = {buf_ptr[0], buf_ptr[1], buf_ptr[2], buf_ptr[3], buf_ptr[4], buf_ptr[5], buf_ptr[6]}`, где `buf_ptr_inv` – адрес реверсированных отсчётов.

После выполнения умножения и сложения на стадии `FFT_STAGE1`, автомат переходит в состояние `FFT_STAGE2`. Таким образом, последовательно выполняются все семь ступеней преобразования, и после окончания этого процесса конечный автомат переходит в состояние `FFT_DONE`. При этом устанавливается в единичное значение сигнал `conv_rdy_o`, преобразованные данные передаются модулю контроллера шины Wishbone и далее персональному компьютеру через UART.

Ядро содержит два буфера памяти. На первой стадии входные данные берутся из одного буфера и результаты вычислений записываются в другой буфер. На следующей стадии всё происходит наоборот. Все математические операции выполняются модулем умножения (см. рис. 3), исходный код которого находится в файле `mult.v`.

Рассмотрим более подробно работу этого модуля.

### Модуль умножения

Основой модуля умножения является примитив `DSP48A1`, предназначенный для ПЛИС семейства Spartan 6. Подробное описание блока `DSP48A1` содержится в [3]. Примитив `DSP48A1` позволяет аппаратно выполнять умножение, а также пре- и пост-суммирование или вычитание данных. Эти функции часто востребованы в приложениях ЦОС.

Упрощённая схема блока `DSP48A1` изображена на рисунке 5. Блок содержит 8-битный конфигурационный регистр, с помощью которого можно включать или выключать различные функции примитива. Прямоугольниками обозначены регистры, с помощью которых можно буферизировать входные и промежуточные сигналы. Буквенные названия входов и выходов соответствуют названиям в шаблоне блока `DSP48A1` на языке Verilog в среде PlanAhead. Поскольку для быстрого вычисления ДПФ необходимо применение комплексного БПФ, модуль умножения работает с комплексными числами.

Пусть на входе имеются два комплексных числа  $x + yi$  и  $u + vi$ . Формула умножения комплексных чисел выглядит следующим образом:

$$(x + yi)(u + vi) = (xu - yv) + (xv + yu)i.$$

Соответственно, для умножения двух комплексных чисел необходимо использование четырёх умножителей – примитивов `DSP48A1`. Блок-схема умножителя комплексных чисел показана на рисунке 6. На четыре умножителя подаются различные комбинации действительной и мнимой частей комплексных чисел. Входные данные имеют разрядность 18 бит. После умножения получается 36-битное число, которое в модуле `DSP48A1` расширяется до 48 бит. Результаты умножения суммируются и вычитаются в соответствии с вышеприведённой формулой, и затем получается итоговое комплексное число с действительной частью `re_o` и мнимой частью `im_o`.

Примитив `DSP48A1` выдаёт 48-битный результат, который необходимо округлить до 18 бит, чтобы использовать в качестве входа во время следующего цикла вычислений. Для округления числа с фиксированной точкой в

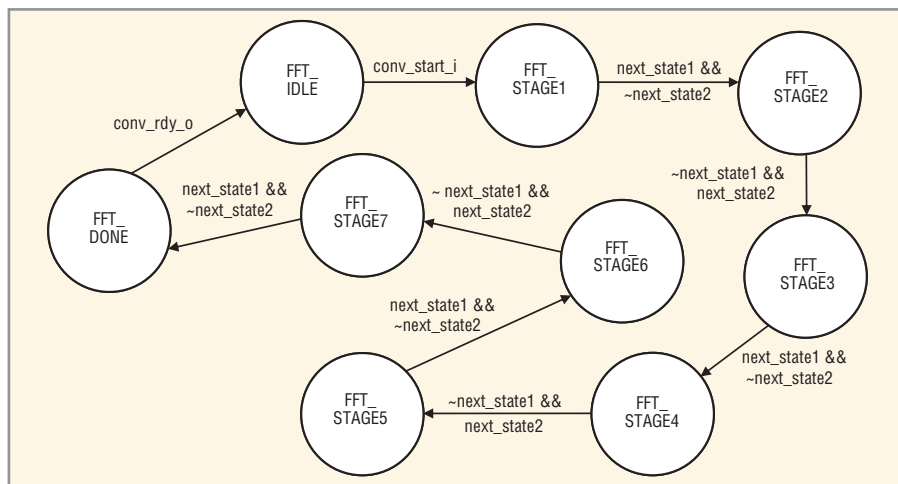


Рис. 4. Блок-схема конечного автомата ядра БПФ

формате Q9.9 с 48 бит до 18 бит отбрасываются младшие девять бит результата и фиксируются последующие 18 бит, т.е. в выходном регистре P[47:0] используются биты P[26:9]. Однако если результат умножения используется в дальнейших операциях сложения/вычитания в блоке DSP48A1, то используются все 48 разрядов.

Поскольку в операции «бабочка» умножение требуется для второго входного отсчёта и коэффициента поворота, как это видно из рисунка 2 ( $IN2 \cdot W_N$ ), именно эти составляющие подаются на входы умножителей. Таблица коэффициентов поворота хранится в файле *trm.v*. Эти коэффициенты также являются комплексными числами. Действительная часть равна значениям косинуса, а мнимая – значениям синуса. Первый коэффициент *twd[0]* равен  $\cos(0) + j\sin(0)$ , т.е. вычисляется для нулевого угла. Затем для каждого последующего коэффициента угол уменьшается на  $\pi/64$ , и новый аргумент равняется  $\arg - \pi/64$ .

Все полученные значения синусов и косинусов затем представляются в формате с фиксированной точкой Q9.9 и запоминаются в файле *trm.v*. Для автоматизированного вычисления коэффициентов поворота и многих других отладочных функций использовалась вспомогательная программа XilinxCOM, исходные коды и исполняемый файл которой находятся в архиве XilinxCOM.zip.

Работой модуля умножения управляет конечный автомат, блок-схема которого изображена на рисунке 7. В отсутствие входных данных автомат находится в состоянии MULT\_IDLE. После установки сигнала *start\_i* в единичное значение конечный автомат переходит в состояние MULT\_M1 и начинается операция умножения комплексных чисел – второго входного сигнала *re2\_i*, *im2\_i* и коэффициента поворота *twr\_i*, *twi\_i*. Согласно вышеприведённой формуле, умножение комплексных чисел включает в себя операции как собственно умножения, так и сложения и вычитания. На стадии MULT\_M1 вычисляются произведения  $re2_i \cdot twr_i$ ,  $im2_i \cdot twi_i$ ,  $re2_i \cdot twi_i$ ,  $im2_i \cdot twr_i$ . Во все последующие состояния конечный автомат переходит на каждом периоде тактового сигнала. В состоянии MULT\_P1 не выполняется никаких математических действий.

Согласно рисунку 6, для получения конечного результата умножения ком-

плексных чисел необходимо, чтобы продукты умножения компонентов *mult2* и *mult4* прошли стадию пост-суммирования. Для этого требуется дополнительный период тактового сигнала. Пост-суммирование результата умножения для *mult2* и *mult4* выполняется в состоянии MULT\_P1 (стадия *propagate* в программе) в виде сложения с единицей, и результаты умножения остаются неизменными. Затем автомат переходит в стадию MULT\_A1, где выполняются операции сложения и вычитания для получения конечного результата умножения комплексных чисел. После завершения стадии MULT\_A1 на выходах умножителей 1 и 3 появляется результат умножения второго входного отсчёта и коэффициента поворота.

Следующим шагом является получение окончательных результатов операции «бабочка» или суммы  $IN1 + IN2 \cdot W_N$  и разности  $IN1 - IN2 \cdot W_N$ . Эта операция выполняется в состоянии конечного автомата MULT\_S1, при этом блоки DSP48A1 не задействованы. Затем конечный автомат переходит в состояние MULT\_DONE, и на выходе модуля умножения появляются два 18-битных комплексных числа, т.е. результат выполнения основной операции БПФ – «бабочки».

### Отладка и тестирование модуля БПФ

Отладку проекта можно разделить на три части – проверки правильности передачи данных внутри блоков, соответствия временным диаграммам и правильности выполнения математических операций. Предварительная отладка временных параметров производилась в программе ModelSim, затем в различные части системы на кристалле встраивались блоки ChipScope для проверки данных в реальном масштабе времени. Для использования «встроенного осциллографа» ChipScope необходимо в тестируемый модуль вставить два IP-модуля из библиотеки PlanAhead. В модуле контроллера *chipscope\_icon* не требуется задавать никаких параметров – ширина шины обмена данными с контролируемым блоком принимается по умолчанию равной 36 бит. Во втором IP-модуле *chipscope\_ila* задаётся необходимое число контролируемых сигналов, включая триггеры, от которых начинается отсчёт времени.

Например, необходимо посмотреть, какие входные и выходные сигналы

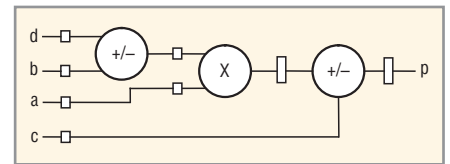


Рис. 5. Упрощённая схема блока DSP48A1

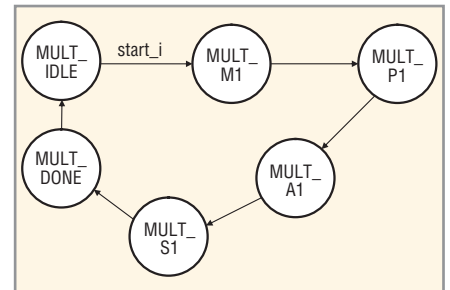


Рис. 6. Блок-схема умножителя комплексных чисел

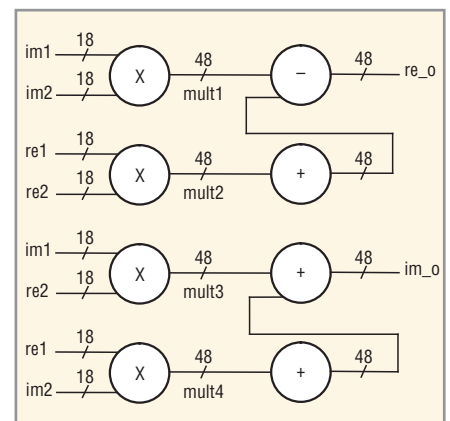


Рис. 7. Блок-схема конечного автомата модуля умножения

присутствуют в блоке умножения на стадии основного автомата БПФ FFT\_STAGE1. Для этого генерируется блок *chipscope\_ila*, который содержит все интересующие нас сигналы. Затем запускается программа ChipScope (входящая в состав среды PlanAhead), и триггером принимается состояние основного конечного автомата (*fft\_fsm\_state* в файле *fft\_top.v*). Значение триггера устанавливается равным  $4'b0001$ , соответствующим состоянию конечного автомата FFT\_STAGE1. После перехода конечного автомата в состояние FFT\_STAGE1 IP-модуль *chipscope\_ila* начинает записывать все интересующие сигналы во внутреннюю память ПЛИС на каждом фронте синхросигнала. Затем сохранённые данные передаются управляющей программе на компьютер и отображаются в графическом или текстовом виде. Направление фронта задаётся при генерации IP-модуля; синхросигнал определяется на этапе компиляции проекта, в данном случае он совпадает с тактовой частотой модуля БПФ. Заметим, что для рабо-

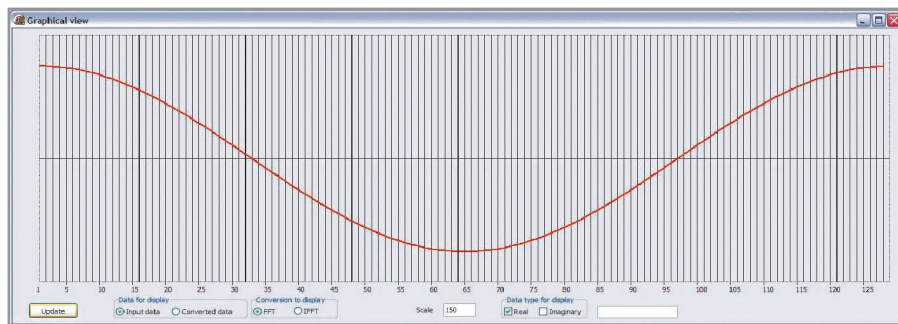


Рис. 8. Входной сигнал  $\cos X$

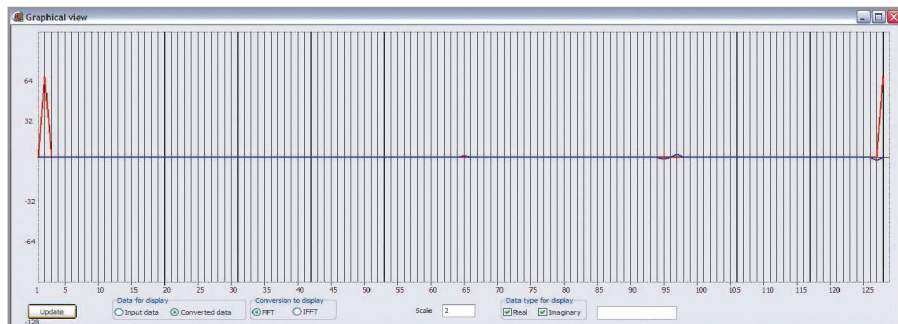


Рис. 9. Результат преобразования сигнала  $\cos X$

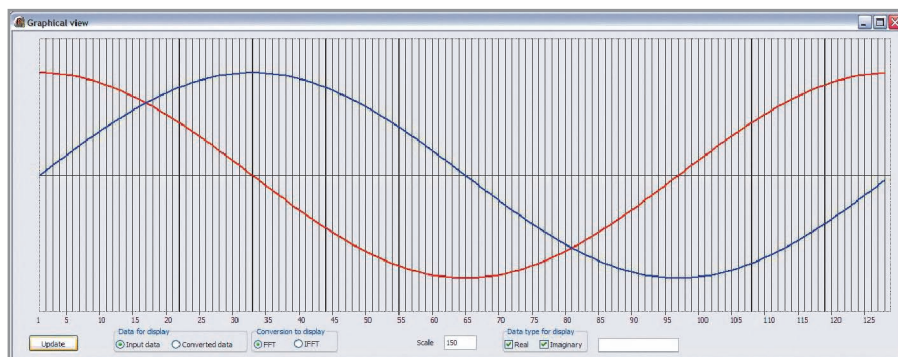


Рис. 10. Входной сигнал  $\cos X + \sin X$

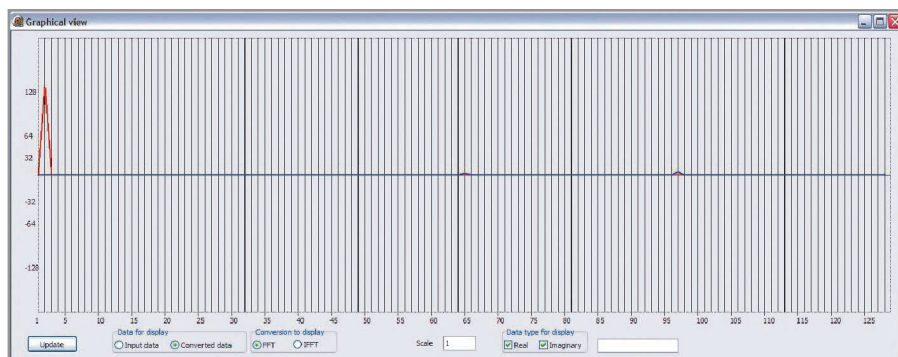


Рис. 11. Результат преобразования сигнала  $\cos X + \sin X$

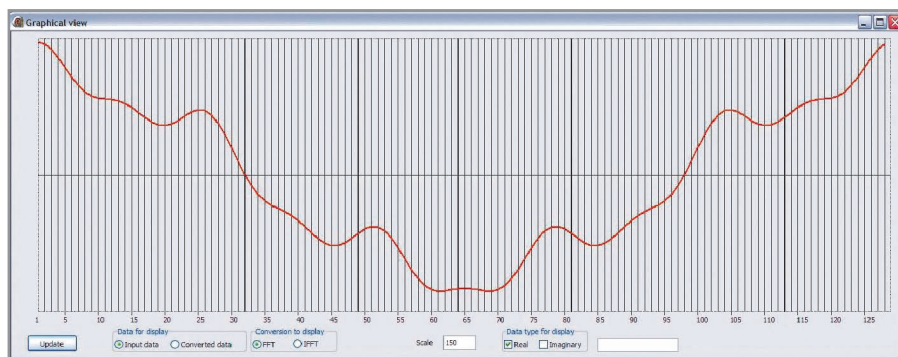


Рис. 12. Входной сигнал  $\cos X + \cos 5X + \cos 10X$

ты модуля ChipScore требуются дополнительные ресурсы ПЛИС, в частности ОЗУ. После отладки проекта логика chipscore может быть удалена из проекта для высвобождения ресурсов.

Для отладки выполнения математических операций необходимо на вход модуля БПФ подавать определённые тестовые векторы данных и затем анализировать результаты математических операций. В идеальном случае сразу проверяются выходные данные. Но, как правило, необходимо знать результаты вычислений на всех стадиях алгоритма БПФ, включая промежуточные. Для этого была написана программа на языке высокого уровня (Pascal), реализующая точно такой же алгоритм, что и ядро БПФ в ПЛИС. Реализация БПФ на языке высокого уровня значительно проще, так как можно сконцентрироваться на математической части реализации алгоритма. Эта программа (часть программы XilinxCOM) вычисляет БПФ для 128 точек и выдаёт промежуточные результаты вычислений для каждой стадии. Затем с помощью ChipScore в реальном времени считываются промежуточные результаты с ПЛИС и сравниваются с теоретическими значениями, полученными из программы XilinxCOM.

Тестовые векторы также генерируются программой XilinxCOM; 128-точечное БПФ может детектировать частоты от постоянной составляющей до 63 гармоники синуса и косинуса. Соответственно, входной сигнал должен содержать все возможные комбинации гармоник. Рассмотрим несколько примеров тестовых векторов и результатов преобразования БПФ.

Все входные тестовые векторы содержат действительную и мнимую части. Действительная часть представлена гармониками косинуса, а мнимая часть – гармониками синуса. Спектр сигнала также состоит из действительной и мнимой частей. Первый элемент массива характеризует постоянную составляющую, следующие 63 элемента – гармоники с 1 по 63. Вторая половина спектра – элементы массива с 65 по 128 – содержат элементы с отрицательными частотами.

На рисунке 8 изображён входной сигнал, состоящий из одной частоты  $\cos X$ . Мнимая часть равна нулю, поэтому на рисунке не изображена. БПФ этого сигнала изображено на рисунке 9. Красным цветом выделена действительная часть преобразования, синим

цветом – мнимая. На втором канале действительной части наблюдается пик амплитудой 64 – это БПФ сигнала  $\cos X$ . На 128 канале наблюдается зеркальное отражение того же пика. В мнимой части спектра наблюдаются некоторые шумы, связанные с округлением во время преобразования и формирования тестового вектора.

На рисунке 10 изображён входной сигнал, включающий в себя сигналы  $\sin X$  и  $\cos X$ . БПФ этого сигнала показано на рисунке 11. Амплитуда пика на втором канале в этом случае в два раза больше (128), а зеркальное отображение спектра отсутствует.

На рисунке 12 показан тестовый сигнал, состоящий из гармоник  $\cos X$ ,  $\cos 5X$  и  $\cos 10X$ . Амплитуды гармоник обратно пропорциональны частоте. Если амплитуду первой гармоники принять за единицу, амплитуда пятой гармоники будет в пять раз меньше, а амплитуда десятой гармоники – в 10 раз меньше. На рисунке 13 изображено БПФ этого сигнала. Здесь также наблюдается зеркальное отражение спектра, поскольку входной сигнал состоит только из гармоник косинуса. Соотношение амплитуд пиков первой, пятой и

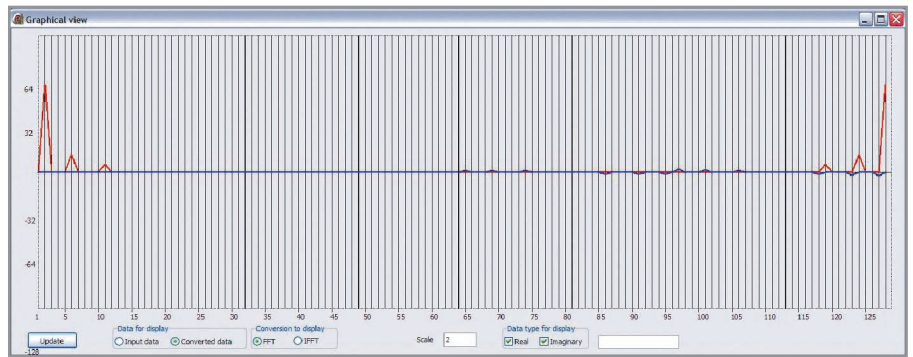


Рис. 13. Результат преобразования сигнала  $\cos X + \cos 5X + \cos 10X$

десятой гармоник соответствует соотношению амплитуд входного сигнала.

### ЗАКЛЮЧЕНИЕ

В настоящее время существует большое разнообразие алгоритмов БПФ, отличающихся быстродействием, размерностью, используемыми вычислительными ресурсами и другими параметрами. Важной характеристикой реализации алгоритма БПФ является арифметика, используемая для вычислений (плавающая или фиксированная точка). Реализация алгоритма с плавающей точкой обладает высокой точностью, но является сложной и затратной по вычислительным ресурсам. В

приложениях, не требующих высокой точности, более простая реализация алгоритма БПФ с фиксированной точкой вполне оправдана, так как она требует меньше ресурсов, что актуально для ПЛИС. Модуль БПФ, описанный в статье, показал удовлетворительные результаты при тестировании и пригоден для приложений, не требующих высокой точности.

### ЛИТЕРАТУРА

1. Рабинер Л., Гоулд Б. Теория и применение цифровой обработки сигналов. Мир, 1978.
2. Блейхум Р. Быстрые алгоритмы цифровой обработки сигналов. Мир, 1989.
3. Spartan-6 FPGA DSP48A1 Slice User Guide. UG389(v1.1). August 13, 2009.



# Широкополосные СВЧ

## Транзисторы GaN HEMT и микросхемы MMIC

**Транзисторы и кристаллы на основе GaN**



- Ширина затвора 0,4 мкм
- Рабочая частота до 6 ГГц
- Выходная мощность до 240 Вт

**Новые кристаллы**



- Ширина затвора 0,25 мкм
- Рабочая частота до 18 ГГц

**Дополнительные продукты и услуги**



- Отладочные платы
- Модули для САПР
- Контрактное производство

**ОФИЦИАЛЬНЫЙ ДИСТРИБЬЮТОР КОМПАНИИ CREE (MICROWAVE) В РОССИИ**



**АКТИВНЫЙ КОМПОНЕНТ ВАШЕГО БИЗНЕСА**

Тел.: (495) 232-2522 ✉ info@prochip.ru ✉ www.prochip.ru



# Ускорение отладки устройств на базе Linux при помощи внутрисхемной отладки JTAG

Йоахим Хампп (Германия)

В статье обсуждаются проблемы, возникающие при отладке встраиваемых систем на базе ОС Linux, и преимущества интегрированных отладочных решений на базе JTAG от компании Wind River, позволяющие ускорить разработку и снизить производственные издержки.

## ВВЕДЕНИЕ

Традиционно отладка систем на базе Embedded Linux требовала совместной работы программных и аппаратных средств – JTAG-инструментария для ввода оборудования в действие и решений на основе отладочных агентов для разработки программ. Эти инструменты часто решали основные проблемы, но не предназначались для интегрированной разработки Linux.

Компания Wind River изменила способ, которым разработчики могут отлаживать Linux, объединив традиционные средства JTAG-отладки аппаратуры с конфигурированием ядра Linux, управлением исправлениями, а также разработкой, отладкой и анализом приложений пользовательского уровня в единой инструментальной среде (IDE), известной как Wind River Workbench. Такая функциональность позволяет разработчикам использовать

JTAG-соединение там, где традиционные решения на базе отладочных агентов технически или экономически не оправданы.

Два наиболее распространённых сценария, где может быть использовано JTAG-соединение, – невозможность подключиться к отладочному агенту из-за отсутствия соединения Ethernet или необходимость отладки в системном режиме при разрешении проблем в пространстве пользователя или ядре Linux. Новое поколение инструментария JTAG от компании Wind River позволяет отлаживать аппаратуру, начальный загрузчик, ядро Linux и приложения пользователя, выявляя аварийные события в системе и другие проблемы, которые возникают между ядром, приложением и целевой системой. Более того, разработчики, использующие операционную систему (ОС) Wind River Linux, могут свободно переключаться между отладкой с помощью агента и отладкой с помощью соединения JTAG. Эти нововведения во встроенной отладке предоставляют эффективные альтернативы для проектов, где отладка на основе агентов является либо недоступной, либо слишком затратной.

## КРАТКИЙ ОБЗОР ОС LINUX

Первым шагом в устранении неполадок Linux является понимание внутреннего устройства самой ОС Linux и областей, в которых отладчику требуется анализировать взаимодействие компонентов. В общем случае ОС Linux состоит из множества взаимосвязанных модулей и использует сложные механизмы управления памятью. Отладка встраиваемой системы на базе Linux требует мощных инструментальных средств, которые выявляют особенности работы ОС и её взаимодействия с оборудованием.

Основными компонентами ОС Linux являются ядро, модули ядра и прикладное программное обеспечение (ПО). Ядро Linux является стержнем ОС и имеет высшие привилегии. Модули ядра Linux являются элементами ОС, которые динамически загружаются и выгружаются и часто используются для реализации драйверов устройств. После загрузки модуль ядра Linux получает такие же привилегии, как у ядра (см. рис. 1). Ядро Linux разделяет всё программное обеспечение для выполнения в двух возможных режимах – режиме ядра или режиме пользователя. Приложения, выполняющиеся в режиме пользователя, имеют ограниченные привилегии. В частности, они не могут напрямую обращаться к памяти ядра или оборудованию, что позволяет предотвратить возможные сбои основной системы от действий приложения. Таким образом, за все действия системного уровня отвечает ядро. Это обеспечивает приложениям контролируемый доступ к системным ресурсам, включая память и периферийные устройства.

Обычно в системе Linux приложения выполняются в режиме пользователя, а драйверы устройств – в режиме ядра. Такой подход позволяет защитить ядро (Linux kernel) от потенциальных отказов системы и задержек в обслуживании, но имеет свои недостатки, в частности, снижение быстродействия, поскольку модули ядра Linux, как правило, имеют более высокую производительность, чем приложения пользователя.

В отличие от используемых во многих встраиваемых устройствах более простых 8-, 16- и 32-разрядных ОС с «плоской» или «статической» моделью памяти, в ОС Linux реализована передовая технология виртуальной адресации (см. рис. 2). Виртуальная адресация позволяет модулям ядра Linux и загруженным приложениям выполняться в системе как бы в непрерывном пространстве адресов, хотя реально программные модули могут быть разнесены в памяти по различным физическим областям. Отображение и выделение памяти для загружаемых модулей ядра и пользовательских при-

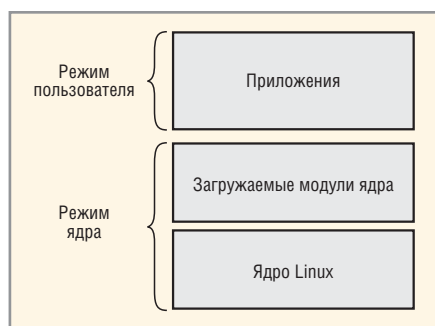


Рис. 1. Компоненты ОС Linux

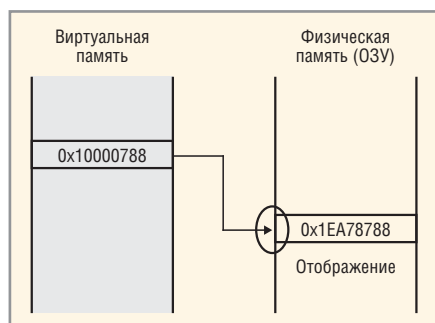


Рис. 2. Управление памятью в Linux

ложений осуществляет ядро Linux. Статическое отображение, используемое для ядра и загружаемых модулей, подразумевает, что виртуальный и физический адреса отличаются на заданную постоянную величину (например, смещение). При динамическом отображении, которое используется для пользовательских приложений, могут применяться более сложные механизмы отображения данных в физической памяти.

Ядро Linux также обладает способностью динамически выделять память под выполняемые процессы, которые могут включать в себя модули ядра Linux и пользовательские приложения. Эти процессы могут быть загружены в память для выполнения конкретной задачи, а затем удалены, когда в них нет необходимости, обеспечивая более эффективное распределение памяти в системе. Следовательно, при передаче памяти от приложения к ядру или модулям ядра Linux следует принимать во внимание возможности ядра Linux по статической и динамической трансляции адреса, а также способность ядра динамически размещать процессы в памяти.

## Сложности отладки встраиваемых систем Linux

Масштабы использования операционной системы Linux во встраиваемых устройствах продолжают быстро расти. Согласно маркетинговому исследованию [1], 23% опрошенных компаний планируют использовать Linux в своих новых проектах. Отладка проектов с встраиваемой ОС Linux может быть чрезвычайно сложной задачей, поскольку разработка затрагивает и начальный загрузчик, и ядро Linux, и модули ядра, и приложения. Проблемы, в которых должен разобраться программист, включают файл конфигурации целевой системы для загрузчика, адресацию памяти в режиме ядра и в режиме пользователя, перемещение глобальных идентификаторов ядра, диагностику дефектов, охватывающих пространства ядра и пользователя. Стандартные решения на базе отладочных агентов (GDB, KGDB) не позволяют эффективно решить ни одну из этих задач.

### Начальный загрузчик

Операционная система Linux для запуска использует начальный загруз-

чик. Он представляет собой код, который постоянно находится во флэш-памяти (или любой другой энерго-независимой памяти) и выполняется непосредственно после включения питания или аппаратного сброса. При запуске загрузчик копирует себя в ОЗУ и выполняет все необходимые предварительные операции – низкоуровневую инициализацию процессора, памяти и периферийных устройств – и после этого запускает ОС Linux.

### Проблемы отладки начального загрузчика

Отладка начального загрузчика может быть достаточно сложной задачей, поскольку он является аппаратно зависимым, и разработчики должны обеспечить его перемещение из флэш-памяти в ОЗУ после запуска. Современные системы на кристалле (SoC) содержат сотни конфигурационных регистров, которые необходимо правильно инициализировать. Это требует изучения тысяч страниц технической документации в поисках конкретных параметров. Установка неправильных значений регистров может привести к последующим проблемам при запуске

## ИННОВАЦИИ — ЭТО ПЕРВЫЙ БЕСПИЛОТНИК, СПОСОБНЫЙ САДИТЬСЯ НА АВИАНОСЕЦ



Northrop Grumman X-47B  
Первый БПЛА "летающее крыло", способный к автономной посадке на палубу авианосца  
Первый полет: авиабаза Эдвардс, 29 минут  
4 февраля 2011 года

Корпорация Northrop Grumman выбрала ОС реального времени VxWorks в качестве программной платформы для своей программы UCAS-D, а GE Aviation – в качестве базовой ОС для ядра всех компьютеров UCAS-D (Common Core System), бортовых сетей и электроники сопряжения. Это позволило разработать ответственные системы управления БПЛА в рамках установленных сроков и бюджета. Потому что когда инноваторы работают вместе, даже небо – не предел.

**WIND RIVER**  
ИННОВАЦИИ НАЧИНАЮТСЯ ЗДЕСЬ.

ОФИЦИАЛЬНЫЙ ПОСТАВЩИК ПРОДУКЦИИ WIND RIVER

**PROSOFT®**

Москва Тел.: (495) 234-0636 • Факс: (495) 234-0640 • info@prosoft.ru • www.prosoft.ru  
С.-Петербург Тел.: (812) 448-0444 • Факс: (812) 448-0339 • info@spb.prosoft.ru • www.prosoft.ru

Реклама

ядра Linux или отладке приложений. Ручное редактирование содержимого регистров является весьма утомительным процессом.

Другая распространённая проблема, возникающая при разработке начального загрузчика, связана с вопросами отладки, которые появляются при загрузке образа Linux в ОЗУ и запуске ОС. После загрузки ядра Linux в физическую память ядро создаёт свою собственную карту виртуальной памяти, которая часто затрудняет определение, какие адреса использует ядро. Как следствие, на момент начала выполнения ядра Linux в ОЗУ могут быть проблемы при настройке таблицы идентификаторов ОС Linux. К сожалению, отладочные решения на базе агентов не поддерживают отладку начального загрузчика, поскольку ОС в процессе загрузки не работает. Поэтому разработчики используют средства JTAG для отладки этого критического процесса.

#### Упрощение отладки начального загрузчика

Решения на базе отладочных агентов (таких как GDB и KGDB) не будут работать для отладки начального загрузчика. Однако отладочные решения на базе JTAG обеспечивают мощные возможности, помогающие разработчиками быстро и эффективно выявлять проблемы и тестировать начальный загрузчик. При помощи средств отладки JTAG легко изучать и устанавливать значения регистров; способность задавать аппаратные точки останова позволяет пошагово выполнять код во флэш-памяти, чтобы быстро выявить источники ошибок. Ещё более упрощают процесс отладки интегрированные среды (IDE), которые поддерживают режимы дизассемблирования и смешанного отображения кода, перемежая исходный текст кодом ассемблера. Эффективное управление идентификаторами позволяет отлаживать код с учётом его перемещения из флэш-памяти в ОЗУ.

Дополнительным преимуществом некоторых JTAG-решений является способность загружать ядро Linux без помощи начального загрузчика. Это достигается благодаря использованию строки загрузочных параметров (boot line), и является особенно полезным в тех проектах, где разработку системы начинают до того, как будет готов и доступен загрузчик. Решения на базе

JTAG, поддерживающие передачу строки загрузочных параметров, позволяют распараллелить разработку загрузчика и стабилизацию ОС, сокращая сроки разработки проекта.

#### Ядро Linux и модули ядра

Ядро Linux и модули ядра являются основными компонентами ОС Linux. Ядро стартует непосредственно после того, как начальный загрузчик инициализирует систему. Модули подгружаются позже, по необходимости.

На стадии стабилизации ОС разработчики занимаются оптимизацией и адаптацией ядра ОС Linux, а также разработкой модулей ядра. При этом взаимодействию оборудования и программного обеспечения уделяется особое внимание. Для отладки ядра требуется подробная картина состояния регистров, кэш-памяти и много другой низкоуровневой информации. Отладка загружаемых модулей также требует доступа к коду инициализации, т.к. она сопряжена с динамическим распределением памяти в ОЗУ.

Чтобы обеспечить работу агента KGDB, необходимо стабильное ядро Linux и драйверы интерфейсов. Отладочный агент не позволяет наблюдать работу оборудования и не предоставляет полной диагностической информации, требуемой для понимания взаимодействия ядра с аппаратурой. Для использования агентов необходимо инструментирование кода ядра, а это может вызывать побочные эффекты во встраиваемых устройствах.

Другие соображения, касающиеся использования агентов для отладки ядра Linux и модулей ядра, относятся к ограниченной функциональности точек останова. Например, KGDB не останавливает центральный процессор (особенно многоядерный), чтобы дать разработчику возможность изучить состояние системы; KGDB не поможет диагностировать критический сбой системы, т.к. агенту для работы требуется, чтобы ядро было функционально. Кроме того, агенту KGDB требуется порт связи, такой как Ethernet, чтобы подключить хост к целевой системе. Таким образом, чтобы использовать KGDB для отладки в режиме ядра, необходимо иметь работающий стек протоколов TCP/IP, стабильное ядро Linux и функционирующие драйверы устройств. Это создаёт потенциальную проблему, поскольку на этапе стабилизации ОС такие средства связи могут

быть недоступны или сами могут нуждаться в отладке.

#### Использование JTAG для отладки

Для проверки и стабилизации ядра Linux на целевой системе необходимы сложные отладочные решения, работающие с ядром Linux и модулями ядра. Отладочные решения на базе JTAG чрезвычайно полезны в этом рабочем процессе. Функции инструментария JTAG-отладки включают способность отслеживать локальные и глобальные переменные и регистры, а также просматривать данные и содержимое кэш-памяти команд. Некоторые коммерческие отладчики JTAG обеспечивают прозрачное отображение виртуальных адресов в физические, позволяя разработчику отслеживать содержимое ОЗУ по правильным адресам в памяти. Эти решения допускают отладку инициализации модулей ядра и могут многократно загружать и выгружать их без необходимости отключения и повторного подключения к целевой системе.

Важной функцией отладочных решений JTAG является их способность обеспечить полный останов операционной системы и приложений. Известная как отладка в режиме системы, эта функция чрезвычайно полезна для отладки ядра Linux и его модулей. В таком режиме отладки разработчик может останавливать всю систему, включая процессор, ОС, все потоки и обработку прерываний. Остановив систему таким способом, можно получить подробную визуализацию состояния оборудования и ПО, а также перезапустить систему и пошагово пройти код после перезагрузки.

Главным отличием отладочных решений на базе JTAG является то, что они будут работать там, где не может работать KGDB, – особенно в условиях критической ошибки ядра Linux и аварии целевой системы. Это делает их незаменимыми в задачах стабилизации драйверов устройств и ОС.

#### Отладка Linux-приложений

Приложения Linux представляют собой пользовательские программы, выполняющиеся под управлением ядра Linux. Они получают доступ к ресурсам, выполняя системные вызовы. Ядро Linux обрабатывает системные вызовы и решает, как предоставить приложению доступ к памяти и периферийным устройствам (см. рис. 3).

Для отладки пользовательских приложений разработчикам необходим прямой доступ к потокам, включая способность останавливать и возобновлять любой поток и просматривать его переменные и стек. Поскольку каждое приложение может состоять из множества процессов и потоков, может понадобиться останов всех потоков, связанных с отлаживаемым потоком приложения, включая потоки, которые могут влиять на данное приложение. Также может возникнуть необходимость в контроле регистров периферии вместе с различными процессами и центральными процессорами. Агент GDB не способен остановить всю систему или несколько потоков одновременно.

Разработчикам, отлаживающим пользовательские приложения, может потребоваться пошаговое выполнение системных вызовов, с динамическим переключением из режима пользователя в режим ядра и обратно. Здесь важно правильно отслеживать адресацию ОЗУ в моменты переходов, учитывая применяемый в Linux механизм виртуальной памяти. Полагаться на фиксированные физические адреса нельзя, – необходимо правильно интерпретировать выделение и отображение памяти. Как следствие, отладка системных вызовов при помощи агентов потребует одновременного использования GDB и KGDB. Использование нескольких агентов одновременно может значительно усложнить процесс отладки.

В некоторых встраиваемых устройствах не предусмотрено ни порта

Ethernet, ни последовательного интерфейса. В таких случаях использование отладочных агентов невозможно. Даже если устройство имеет порт связи, отладочному агенту требуется его готовность. Если порт не готов, или требует отладки, или недостаточно памяти для работы IP-стека, отладочные агенты работать не будут.

Отладочные решения на основе JTAG предоставляют детальную видимость происходящего в приложениях, которые работают в режиме пользователя Linux. Для приложений, которые выполняют системные вызовы, способность JTAG-решений вести отладку и в режиме ядра, и в режиме пользователя даёт чёткую картину происходящего в обоих режимах. Всё это происходит без какого-либо инструментирования ядра Linux. «Двухрежимное» отладочное решение позволяет отслеживать все потоки приложения, их контексты, входы в ядро Linux, а также все используемые параметры и переменные. Для устройств, не оснащённых портом связи (например, мобильных и медицинских приборов, автомобильных систем и т.п.), отладочные решения на базе JTAG являются превосходной альтернативой отладке с использованием агентов.

Поддержка отладки в системном режиме упрощает отладку многопоточных приложений, т.к. позволяет полностью остановить процессор и исследовать состояние ОС и всех потоков на момент останова. Как уже упоминалось выше, множество проблем отладки связано с взаимодействием нескольких потоков. Неспособность

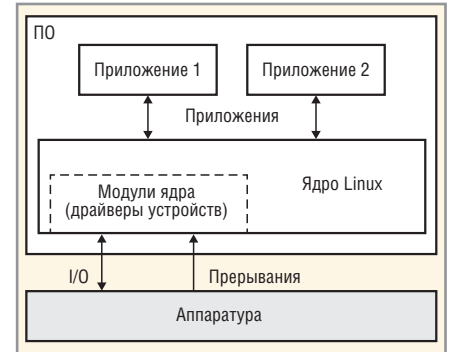


Рис. 3. Взаимодействие ПО с аппаратурой в Linux

отладочного агента остановить все потоки одновременно значительно усложняет локализацию проблем, что, в свою очередь, может существенно увеличить время отладки проекта. Отладка в системном режиме даёт детальное представление о состоянии системы в данный момент времени (состояние каждого потока, переменных и т.п.) и поэтому является предпочтительной.

Решение на базе отладчика JTAG является неразрушающим соединением с целевым оборудованием. JTAG-отладчик можно подключить к уже работающей системе, в которой только что произошел сбой, не меняя при этом состояния регистров процессора, и синхронизировать контексты для ядра и приложений, чтобы выполнить отладку. Одним из примеров является система, вошедшая в состояние взаимной блокировки потоков (deadlock). При помощи JTAG-отладчика разработчик может подсоединиться к целевой системе, не изменяя её состояния, и получить доступ к объектам ядра Linux, контекстам приложений и про-



ТЕЛЕРЕМ

### Направления деятельности

- Печатные платы (срочные и серийные)
- Монтаж и сборка
- Комплектация
- Источники питания (1...100 Вт)

**ТЕЛЕРЕМ**  
 КОНТРАКТНОЕ ПРОИЗВОДСТВО ЭЛЕКТРОНИКИ  
 +7 (495) 739-07-27, baza@telerem.ru, www.telerem.ru



Реклама

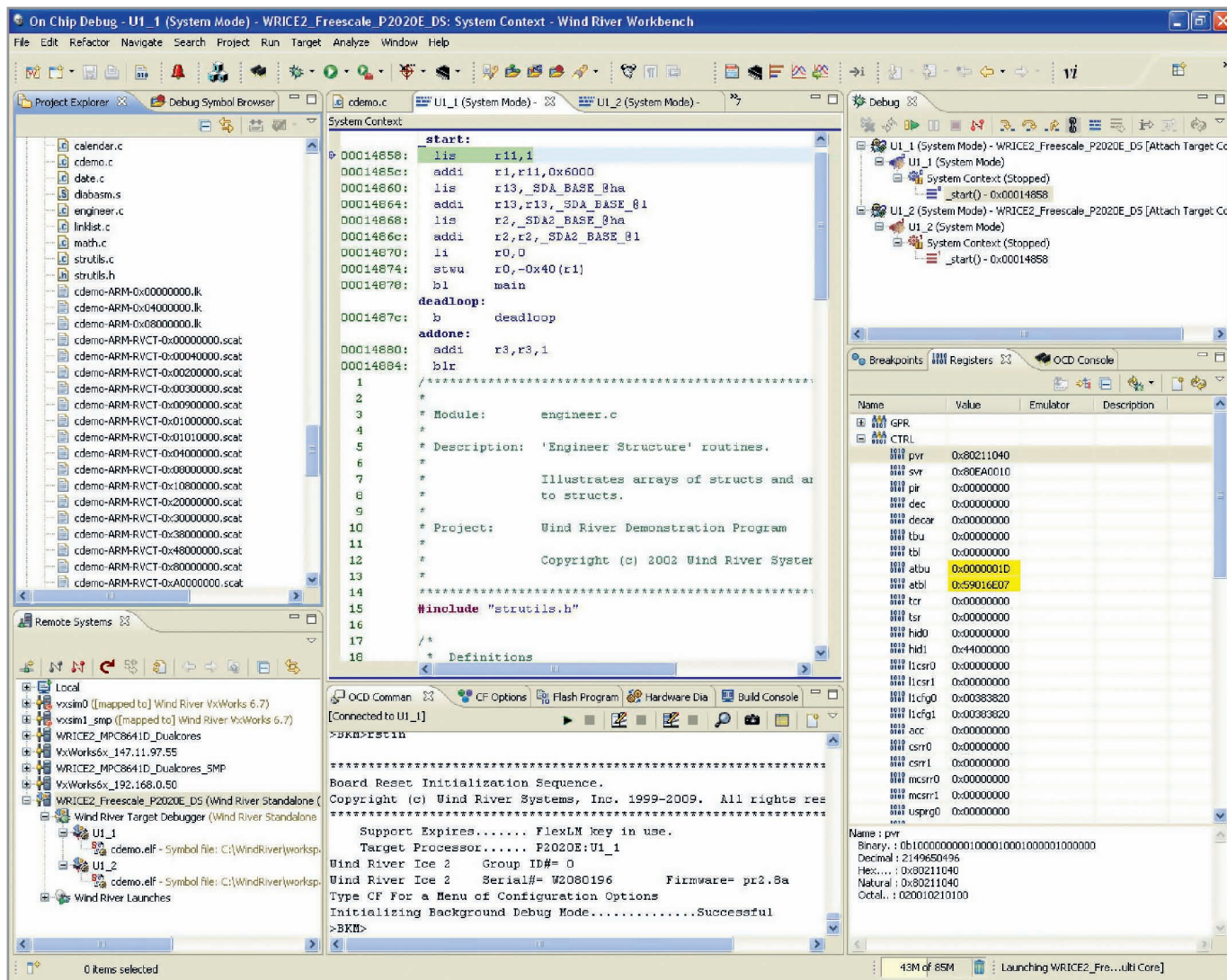


Рис. 4. Отладочное решение Wind River на базе JTAG

чей информации, которая позволит выявить, какие конкретно потоки, системные вызовы и параметры привели к возникновению ситуации отказа. Такое «сквозное» решение особенно полезно в тех случаях, где нельзя использовать отладку на основе агентов. Отладка с помощью JTAG существенно экономит время разработчиков за счёт того, что используемый инструментариий прост и понятен.

### РЕШЕНИЯ WIND RIVER для JTAG-отладки СИСТЕМ НА БАЗЕ LINUX

Комплекс JTAG для внутрисхемной отладки от компании Wind River не заменяет, а дополняет существующие решения на базе отладочных агентов (см. рис. 4). Решения, не поддерживающие JTAG, например, GDB и KGDB, могут оказаться неподходящими для ранних стадий разработки, таких как отладка загрузчика, стабилизация ОС и драйверов устройств. Это может оказать негативное влияние на процесс разработки устройств, изначально ориентированный на использование отладочных агентов.

Большинство устройств оснащены портами JTAG для отладки и тестирования. Однако во многих из них (особенно в миниатюрных, недорогих и с ограниченной памятью) не реализован порт связи, необходимый для отладки при помощи агента. В ряде других случаев использование отладочных агентов недоступно из-за жёстких

требований к пространству памяти, соображений безопасности или ввиду отсутствия стека TCP/IP. В таких средах JTAG-решения просто незаменимы.

Решение JTAG также обеспечивает детальное представление обо всей системе, которое отладочные агенты предоставить не могут. Учитывая двухуровневую структуру Linux (режим ядра и режим пользователя), получение информации о приложении, ОС и оборудовании одновременно с отладкой при помощи агентов может вызвать серьёзные затруднения. JTAG-решения могут дать информацию во всех этих областях одновременно, упрощая и ускоряя процесс отладки.

Основанная на широко распространённой платформе Eclipse (см. рис. 5), среда разработки Wind River Workbench для внутрисхемной отладки (т.н. Workbench OCD) поддерживает отладочные функции JTAG как для дистрибутива Wind River Linux, так и для дистрибутивов, предоставляемых изготовителями полупроводниковых устройств, а так-



Рис. 5. IDE на основе Eclipse для отладки приложений Linux

же «классической» ОС Linux, доступной на интернет-странице kernel.org. При этом обеспечивается поддержка широчайшего спектра устройств, включая новейшие многоядерные процессоры.

### Отладочный инструментарий для полного цикла разработки

Среда Wind River Workbench OCD позволяет разработчикам систем на базе Linux использовать JTAG-соединение в процессе ввода оборудования в действие, отладки ядра Linux, связующего ПО и пользовательских приложений, переключаясь на использование отладочных агентов там, где это необходимо (см. рис. 6), и всё это в пределах одной и той же интегрированной среды. Такие возможности сокращают затраты времени на поиск и исправление ошибок и повышают эффективность взаимодействия различных групп разработчиков.

Отладочное решение Wind River отвечает нуждам постоянно усложняющихся систем. Организация удалённого доступа к целевой системе повышает эффективность работы распределённых групп разработчиков. Удобный конфи-

гуратор подключений позволяет соединяться с несколькими целевыми объектами (вычислительными ядрами, процессорами, процессами) одновременно, обеспечивая, таким образом, отладку всей системы из единого интерфейса. Внутрисхемная отладка Wind River поддерживает несколько типов подключения, включая средства JTAG и агентов, и обеспечивает максимальную гибкость в отладке систем Linux – от начального загрузчика, стабилизации ядра и его модулей до разработки приложения.

### ЗАКЛЮЧЕНИЕ

По мере роста сложности встраиваемых приложений отладка становится всё более трудной для разработчиков. Традиционные решения на основе отладочных агентов теряют эффективность в современных сложных средах. Отладочные решения на базе JTAG, интегрированные в открытую инструментальную среду на основе Eclipse, адаптированную для Linux, способны внести весомый вклад в разработку систем на базе Linux и существенно оптимизировать цикл «редактирование – компиляция – отладка».

Решения Wind River расширяют возможности использования JTAG, пред-

	Отладочные решения на базе JTAG	Отладочные решения агентов
«Оживление» оборудования	Комплекс внутрисхемной отладки Wind River	
Разработка начального загрузчика		
Стабилизация ядра		KGDB
Разработка загружаемых модулей ядра		GDB
Разработка пользовательских приложений		

Рис. 6. Покрытие цикла разработки систем Linux отладочными решениями

лагая мощную альтернативу там, где отладочные агенты являются недоступными или слишком затратными. Уникальные функции внутрисхемной отладки, интегрированные с решениями на основе отладочных агентов, повышают эффективность даже самых сложных систем, позволяя компаниям сократить сроки разработки и снизить издержки, что в современных конкурентных условиях является одним из основополагающих факторов успеха.

### ЛИТЕРАТУРА

1. VDC, Linux in the Embedded Systems Market. The Embedded Software Market Intelligence Program, November 2007. ©

## Взрывозащищённые соединители Explora



### Надёжная защита





ВЗРЫВООПАСНО



**Количество контактов:** 2, 3, 4, 5, 7, 10

**Электрические характеристики:**  
10...18 А, 250...600 В AC/DC

**Диапазон рабочих температур:** -20...+50°C

**Степень защиты:** IP68

**Взрывозащищённость:** для зон 2 и 22

АКТИВНЫЙ КОМПОНЕНТ ВАШЕГО БИЗНЕСА





**МОСКВА** Тел.: (495) 234-0636 • Факс: (495) 234-0640 • E-mail: info@prochip.ru • Web: www.prochip.ru

**С.-ПЕТЕРБУРГ** Тел.: (812) 448-0444 • Факс: (812) 448-0339 • E-mail: info@spb.prosoft.ru • Web: www.prosoft.ru

**ЕКАТЕРИНБУРГ** Тел.: (343) 376-2820 • Факс: (343) 310-0106 • E-mail: info@prosoftsystems.ru • Web: www.prosoftsystems.ru

# Алгоритмы адаптивной линейризации характеристик датчиков в АСУ ТП

Наталья Гудкова (Ростовская обл.)

Рассматривается метод цифровой линейризации датчиков, основанный на адаптивном обратном моделировании неопределённых динамических объектов. Модель датчика представляет собой весовой коэффициент, перестраиваемый по методу наименьших квадратов в режиме реального времени. Показано, что предлагаемая адаптивная структура проста в реализации и обеспечивает высокую точность линейризации.

Приведены результаты компьютерного моделирования, подтверждающие эффективность предложенных алгоритмов.

## ВВЕДЕНИЕ

В производственных процессах для слежения за физическими параметрами используют измерительные преобразователи физических величин – датчики. В качестве примеров измеряемых параметров можно назвать температуру в печи, давление в камере, влажность, расход протекающих по трубопроводам жидкостей и газов, токи в обмотках электродвигателя и т.п. В большинстве случаев датчики преобразуют неэлектрическую величину в электрическую.

Развитие интегральной схемотехники привело к созданию принципиально новых измерительных устройств – интеллектуальных датчиков (ИД), содержащих в одном корпусе (или кристалле) преобразователь и микропроцессор. Кроме обычных функций восприятия искомой величины и преобразования сигнала, современные интеллектуальные датчики выполняют ряд других функций, существенно расширяющих их возможности и улучшающих их технические характеристики.

В интеллектуальных датчиках производятся преобразования измерительной информации, такие как усиление и нормализация аналоговых сигналов, фильтрация, расчёт выходных значений по заданным алгоритмам, оцифровка измеряемых величин

и т.д. Большинство преобразователей физических величин имеют нелинейные статические характеристики, поэтому одной из важнейших функций ИД является повышение линейности преобразования.

В современных ИД в основном используют два способа линейризации датчиков – аналитический и табличный. Оба способа основаны на использовании цифровой модели с характеристикой, обратной характеристике чувствительного элемента, которая хранится в памяти микропроцессора.

Основной трудностью при построении табличной модели является необходимость предварительного испытания датчика в различных режимах. Как правило, для этого требуется дорогостоящее оборудование, специальные методики и наличие подготовленных специалистов. Что касается аналитических зависимостей, то их получение, даже без учёта всех факторов, влияющих на характеристики датчика, зачастую проблематично.

В статье описан способ цифровой адаптивной линейризации передаточных характеристик датчиков, который, по мнению автора, может служить дополнением к общепринятым подходам.

## ОПИСАНИЕ МОДЕЛИ

Предлагаемое решение базируется на адаптивном обратном моделировании неопределённых динамических объектов типа «чёрный ящик» [1–6]. Смысл такого моделирования состоит в создании цифровой адаптивной обратной модели (АОМ) некоторого объекта с неизвестными параметрами, которая должна служить наилучшим приближением коэффициента передачи, обратного коэффициенту пере-

дачи этого объекта в процессе его функционирования.

На рисунке 1 показана одна из возможных структур системы управления «чёрным ящиком» [6], который в данном случае представляет собой технический объект (ТО) с подключенным к нему датчиком (Д) с неизвестной (и/или изменяющейся во времени) характеристикой.

При медленно протекающих технологических процессах инерционностью ТО и Д можно пренебречь. Это позволяет рассматривать систему ТО–Д как единый объект с нелинейной зависимостью выход–вход  $x = f(u)$ .

Роль управляющего устройства (адаптивного регулятора) в данной системе играет АОМ, реализованная в виде адаптивного трансверсального фильтра (АТФ) [1], дискретное уравнение которого в общем случае имеет вид:

$$u_k = \sum_{l=1}^{L+1} w_{lk} g_{k-l}, \quad (1)$$

где  $g_k$  – временные отсчеты входного сигнала системы;  $u_k$  – отсчеты управляющего сигнала на выходе АОМ;  $L + 1$  – число весовых коэффициентов АТФ  $w_{lk}$ , которые в процессе адаптации перестраиваются по методу наименьших квадратов (Least Mean Square, LMS) в соответствии с рекуррентным соотношением:

$$w_{l(k+1)} = w_{lk} + 2\mu g_k - \varepsilon_k. \quad (2)$$

В выражении (2) функция  $\varepsilon_k = Kg_k - x_k$  представляет собой ошибку адаптации, где  $x_k$  – оцифрованные показания датчика,  $K$  – желаемое значение коэффициента передачи системы ТО–Д,  $\mu$  – параметр сходимости адаптивного алгоритма.

Суть адаптивной линейризации заключается в том, что после завершения процесса перестройки весовых коэффициентов среднеквадратическая ошибка СКО  $= \sqrt{\varepsilon_k^2}$  становится равной своему минимальному значению, которое зависит от выбранной величины параметра  $M$ . Этот параметр представляет собой относительную среднюю величину СКО адаптации [2], которая ограничена пределами  $0 < M < 1$ .

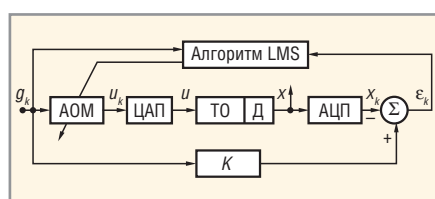
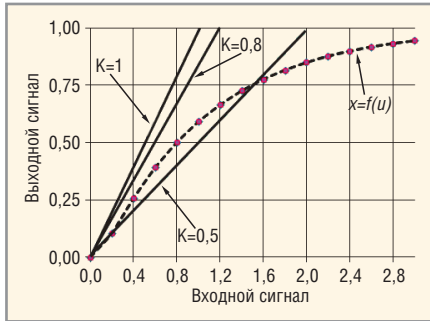


Рис. 1. Структурная схема адаптивной линейризации системы технический объект – датчик (ТО–Д)



**Рис. 2. Нелинейная и теоретические линейризованные характеристики системы ТО–Д**

Как показано [2], для сходимости алгоритма (2) должно выполняться условие:

$$\mu \leq \frac{M}{E[g_k^2](L+1)}, \quad (3)$$

где  $E[g_k^2]$  – средняя мощность сигнала  $g_k$ .

Поскольку в общем случае входной сигнал, а следовательно, и его мощность носят случайный характер, можно использовать для расчёта параметра  $\mu$  максимально допустимую для данной системы мощность. Это уменьшит скорость адаптации, но увеличит запас устойчивости системы.

Оптимальную настройку обеспечит автоматический расчёт текущего значения  $\mu$  в режиме реального времени, как это показано в работе [4].

Скорость сходимости алгоритма также зависит от заданного значения  $M$ , которое связано с числом итераций адаптивного процесса соотношением [2]:

$$T_{\text{СКО}} \cong \frac{L+1}{M}. \quad (4)$$

Вследствие того что в рассматриваемом случае инерционные свойства объекта выражены слабо, адаптивная процедура упрощается, поскольку для линейризации характеристики  $x = f(u)$  достаточно одного единственного весового коэффициента  $w_1$ , т.е.  $L = 0$ .

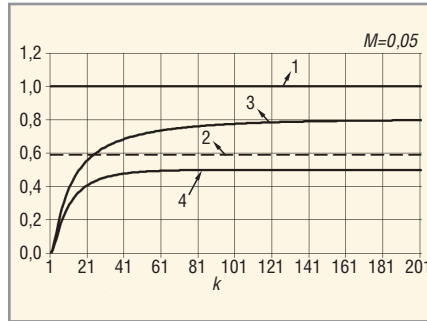
Желаемая величина коэффициента линейризации должна быть задана из условия [6, 7]:

$$K \leq \frac{x_{\text{max}}}{g_{\text{max}}},$$

где значения  $x_{\text{max}}$  и  $g_{\text{max}}$  определяются предельно допустимыми уровнями этих сигналов в системе.

### КОМПЬЮТЕРНОЕ МОДЕЛИРОВАНИЕ

Предлагаемый метод адаптивной линейризации датчиков иллюстрируют



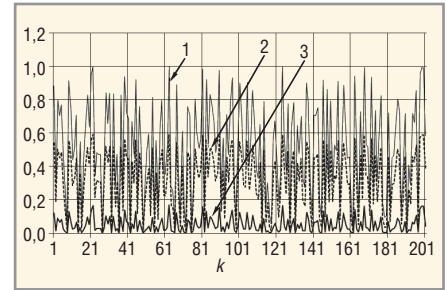
**Рис. 3. Адаптивные процессы линейризации системы ТО–Д при постоянном входном сигнале**

результаты имитационного моделирования системы ТО–Д на персональном компьютере.

На рисунке 2 показаны нелинейная характеристика объекта ТО–Д  $x = f(u)$  и три варианта желаемых линейризованных характеристик при трёх значениях коэффициента линейризации  $K = 0,5, K = 0,8$  и  $K = 1$ .

Для оценки точности и быстродействия процессов линейризации этих характеристик исследованы два режима работы системы. В режиме 1 выполняется моделирование процессов измерения постоянного входного сигнала со средней мощностью  $E[g_k^2] = 1$  при допустимом относительном среднем значении среднеквадратической ошибки  $M = 0,05$ , которому соответствует параметр сходимости адаптивного алгоритма  $\mu = 0,05$ .

Графики процессов приведены на рисунке 3, где линия 1 соответствует измеряемому сигналу  $g_k$ , линия 2 отра-



**Рис. 4. Процессы в системе ТО–Д с нелинейным датчиком при случайном входном сигнале  $u \approx g$ ; СКО  $\approx 0,046$**

жает показания нелинейного датчика  $x$ , кривые 3 и 4 отражают значения компенсированных показаний датчика  $x_k$  в процессе адаптации при заданных значениях коэффициентов линейризации  $K = 0,8$  и  $K = 0,5$  соответственно. Как видно на рисунке 3, при выбранном значении  $M$  показания датчика после адаптации соответствуют линейризованным характеристикам, приведённым на рисунке 2.

В режиме 2 выполняется моделирование процессов измерения входного сигнала, который представляет собой последовательность отсчётов белого шума со средней мощностью  $E[g_k^2] \approx 0,336$ . Желаемый коэффициент линейризации  $K = 1$ .

На рисунке 4 показаны сигналы в системе с нелинейным датчиком. Здесь график 1 соответствует измеряемому сигналу  $g_k$ , график 2 отражает показания нелинейного датчика  $x$ , график 3 отражает дискретные значения квад-

IF/RF & Microwave Design

## advantex SG8

### Высокочастотный генератор сигналов

Мощность: **-20..+28 дБм**

Погрешность: **±0.2 дБ**

Шаг установки: **0.05 дБ**

Диапазон частот: **10 МГц .. 8 ГГц**

Шаг перестройки: **<0.001 Гц**

Фазовый шум: **-120 дБн/Гц**  
при отстройке 10 кГц @ 1 ГГц

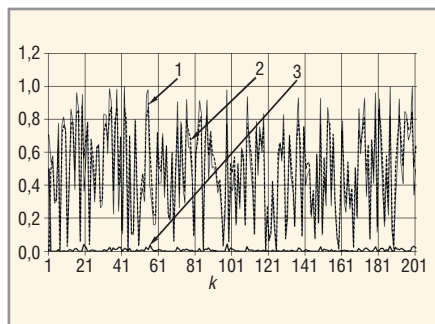
Модуляция: частотная, фазовая

Качание: частота, мощность

Управление (SCPI): USB, RS-232

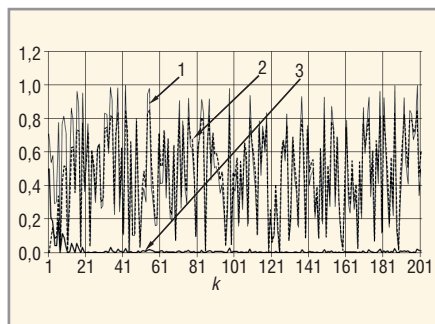
**Сделано в России**  
[www.advantex.ru](http://www.advantex.ru)

Реклама



**Рис. 5. Процессы в системе ТО–Д с линейризованным датчиком при случайном входном сигнале**

$u = gw_1$ ;  $CKO = 0,007$ ;  $T_{CKO} \approx 2$ ;  $M = 0,5$



**Рис. 7. Процессы в системе ТО–Д с линейризованным датчиком при случайном входном сигнале**

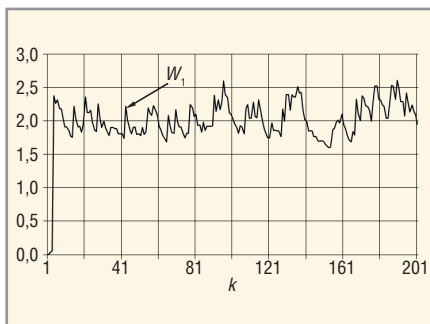
$u = gw_1$ ;  $CKO = 0,006$ ;  $T_{CKO} \approx 10$ ;  $M = 0,1$

ратичной ошибки  $\epsilon_k^2$  между показаниями нелинейного датчика и желаемой линейной характеристикой датчика при заданном значении коэффициента  $K$ .

На рисунках 5 – 8 показаны процессы адаптивной линейризации характеристики датчика при значениях  $M = 0,5$  и  $M = 0,1$  соответственно. На рисунках 5 и 7 графики под номерами 1 и 2 отражают входной дискретный сигнал  $g_k$  и показания линейризованного датчика  $x$ , а графики под номером 3 отражают дискретную форму квадратичной ошибки  $\epsilon_k^2$  между показаниями линейризованного датчика и его желаемой линейной характеристикой. Рисунки 6 и 8 отражают процессы перестройки весового коэффициента  $w_1$  АОМ.

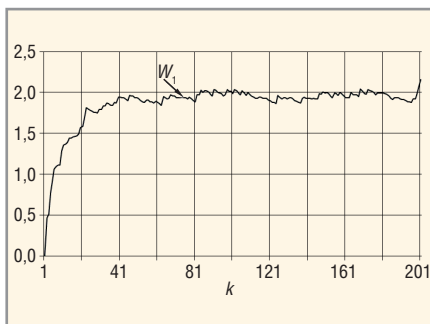
На приведённых рисунках видно, что СКО в системе с линейризованной характеристикой датчика при обоих значениях параметра  $M$  примерно на порядок меньше СКО в системе с нелинейризованной характеристикой  $f(u)$ . При этом число итераций адаптивных процессов приблизительно соответствует теоретическим значениям, рассчитанным по формуле (4).

Следует отметить, что в описанных вычислительных экспериментах пара-



**Рис. 6. Процессы перестройки весового коэффициента  $w_1$  АОМ при случайном входном сигнале**

$M = 0,5$



**Рис. 8. Процессы перестройки весового коэффициента  $w_1$  АОМ при случайном входном сигнале**

$M = 0,1$

метр сходимости алгоритма адаптации определялся по заданной мощности входного сигнала. Однако, как отмечалось выше, в реальных системах и сам сигнал, и его мощность, как правило, неизвестны заранее либо известны только их приближенные средние значения, которые могут изменяться во времени случайным образом.

В таких ситуациях целесообразно использовать дополнительный канал, предназначенный для автоматического расчёта параметра  $\mu$  в ходе адаптивного процесса. Он должен состоять из блока, выполняющего операцию возведения в квадрат входного сигнала, т.е. операцию расчёта текущей величины  $g_k^2$  фильтра низких частот (ФНЧ), вычисляющего среднюю мощность  $P_k = E[g_k^2]$ , и блока, в котором рассчитываются текущие значения величины по формуле:

$$\mu_k = \frac{M}{P_k}$$

Хорошее усреднение сигнала обеспечивает алгоритм ФНЧ [7]:

$$P_k = \lambda(g_k^2 + g_{k-1}^2) + (1-2\lambda)P_{k-1},$$

где  $\lambda$  – параметр сходимости алгоритма фильтрации ( $0 < \lambda < 0,5$ ).

## ЗАКЛЮЧЕНИЕ

Предлагаемые решения могут служить эффективным и экономичным способом цифровой линейризации характеристик датчиков физических параметров безынерционных технических объектов. Практика показала, что при правильной настройке АОМ данный метод обеспечивает хорошие результаты и при линейризации характеристик инерционных систем ТО–Д.

Необходимо отметить, что описанные алгоритмы достаточно легко реализуются средствами современной цифровой микросхемотехники и могут найти широкое применение в системах адаптивной линейризации нелинейных характеристик разнообразных технических устройств, например, в усилительных устройствах базовых станций беспроводной связи [5, 6] и т.п.

Кроме того, представляется весьма перспективным приложение этого метода к задачам линейризации устройств с гистерезисными характеристиками. Проведённые эксперименты показали обнадеживающие результаты. Однако это направление требует дальнейших теоретических и практических исследований.

## ЛИТЕРАТУРА

1. Уидроу Б., Стирнз С. Адаптивная обработка сигналов. Радио и связь, 1989.
2. Гудкова Н.В. Цифровое управление техническими объектами с применением адаптивного обратного моделирования. Автоматизация и современные технологии. 2006. № 4.
3. Widrow B., Walach E. Adaptive Inverse Control. A Signal Processing Approach. Wiley, Hoboken, NJ, 2008.
4. Гудкова Н.В. Адаптивные алгоритмы регулирования уровня дискретных сигналов. Цифровая обработка сигналов. 2005. № 2.
5. Гудкова Н.В. Адаптивное цифровое устройство компенсации нелинейности амплитудной характеристики усилителя мощности. Современная электроника. 2010. № 4.
6. Гудкова Н.В. Гудков В.И. Адаптивная цифровая линейризация передаточных характеристик электронных усилительных устройств. Цифровая обработка сигналов. 2011. № 4.
7. Гудкова Н.В. Адаптивные цифровые фильтры в системах промышленной электроники. Автоматизация и современные технологии. 2005. № 7.



**PROSOFT**<sup>®</sup>  
COMPONENTS

Активный компонент вашего бизнеса

[www.prochip.ru](http://www.prochip.ru)



**ПРОСОФТ предлагает**

- Различные решения по подбору элементной базы
- Осуществление поставок комплектующих для серийного производства и новых разработок
- Оптимизацию схемотехнических решений
- Оказание технической и информационной поддержки



Реклама

Тел.: (495) 232-25-22 • [info@prochip.ru](mailto:info@prochip.ru)



**Программируемые  
аналоговые  
микросхемы:**

**весь спектр электроники  
на одном кристалле!**

**ОФИЦИАЛЬНЫЙ ПОСТАВЩИК ПРОДУКЦИИ ANADIGM**

**PROSOFT**<sup>®</sup>  
COMPONENTS

Тел.: (495) 232-2522 • [info@prochip.ru](mailto:info@prochip.ru) • [www.prochip.ru](http://www.prochip.ru)

Реклама

# По спортивным правилам

Недавно многие из нас следили за ходом Летних Олимпийских игр в Лондоне. Конечно же, ждали побед. Регулярные тренировки, совершенствование стратегий, современное оборудование, широкая информационная кампания – всё это шаги к успеху, а говоря на языке бизнеса – постоянный процесс поиска новых конкурентных преимуществ. Если задуматься, то, продвигая товары и услуги, бизнес живёт по тем же спортивным правилам.

Андрей Кириленко, лучший российский баскетболист в истории НБА, недавно сказал в интервью, что Олимпиада – это пик карьеры спортсмена. Можно ли сравнить участие в ключевой выставке отрасли с участием в Олимпиаде? Наверное, да. Компании – как олимпийские спортсмены. Они так же активно готовятся, чтобы продемонстрировать свои последние достиже-

ния, включаясь в «гонку за медали» – за расширение рынков сбыта, привлечение клиентов и партнёров, внедрение новых технологий, укрепление позиций на рынке. Желаемый результат появляется только тогда, когда разрабатывается индивидуальная программа подготовки и используется именно тот комплекс инструментов продвижения, который подходит именно вам. И чемпионами становятся те, кто тщательно выбирает тренеров и команду специалистов, способных привести к победе.

Вы скажете, что на это способны только профессионалы своего дела. И будете правы.

Наши рекомендации просты – обратиться к профессионалам, которые способны разработать решение, ведущее к достижению именно ваших маркетинговых целей. Выставка «ЭкспоЭлектроника» в этом плане своего ро-

да комплексное решение, эффективность которого подтверждена опытом и репутацией, а главное – рекомендациями участников. Потратив на это деньги, вы будете спокойны за своё «спортивное будущее». Потому что в качестве личного тренера – профи в маркетинге, отлично знающий все правила игры. Инструменты, позволяющие заявить о себе и своих продуктах с наибольшей эффективностью, задействовав максимум рекламных возможностей, вам также подберут профессионалы. Плюс ко всему, к вашим услугам лучшая выставочная площадка России, оборудованная по самым современным европейским стандартам.

Таким потенциалом обладают, пожалуй, единицы. А гарантировать «золото» может только одна – «ЭкспоЭлектроника».

Вы в игре?

E·X·P·O  
ELECTRONICA

Ufi  
Approved  
Event







Реклама

## Электроника → Транспорт

# 2012

## 14-16 мая 2012 г. Москва, ВВЦ

### VI МЕЖДУНАРОДНАЯ ВЫСТАВКА

ТЕМАТИКА:

- Системы диспетчеризации и управления
- Комплексы навигации и связи
- Системы безопасности
- Информационные системы
- Автоматика, телемеханика
- Измерительные и диагностические приборы
- Вычислительные комплексы для транспорта
- Дисплеи и индикаторы
- Источники питания, вторичные преобразователи
- Электронные компоненты для транспортного приборостроения
- Разъемы, соединители, кабели
- Светотехническая продукция

КОНФЕРЕНЦИЯ:

"Системы мониторинга и управления как средство повышения эффективности и безопасности использования автотранспорта коммерческих и муниципальных предприятий"  
Организатор: "Профессиональные Конференции", тел. (495) 33-324-66

Одновременно с выставкой:

ЭлектроТранс 2012

http://www.electrotrans-expo.ru



ПОДДЕРЖКА:






ПОДДЕРЖКА:

тел.: +7(495) 287-4412  
E-mail: info@e-transport.ru

<http://www.e-transport.ru>

# ЭНЕРГИЯ ВАШЕГО РАЗВИТИЯ

## 9-я Международная выставка и конференция СИЛОВАЯ ЭЛЕКТРОНИКА

**POWER  
ELECTRONICS**



**27 - 29 ноября 2012**  
**Москва, Крокус-Экспо**

Датчики и сенсоры • Интеллектуальный контроль двигателей • Источники питания • Магниты и материалы сердечников • Пассивные компоненты • Полупроводниковые компоненты • Преобразователи напряжения • Распределительные устройства • Сервомоторы и актюаторы • Тестирование и измерение • Технологии энергоэффективности и энергосбережения • Узлы и сборки • Управление тепловыделением • Электроэнергетика • Гибридные технологии

Организаторы:



Тел.: +7 (812) 380 6003/ 07  
Факс: +7 (812) 380 6001/ 00  
E-mail: [power@primexpo.ru](mailto:power@primexpo.ru)

[www.pwerelectronics.ru](http://www.pwerelectronics.ru)

Реклама

Новые решения в области программного обеспечения



САПР

ОС РВ

DELTA DESIGN  
**TOPOR** версия 5.3

DELTA DESIGN  
**SIMONE** версия 1.4 **НОВИНКА**

**FX-RTOS**

Операционная система  
реального времени  
для встраиваемых систем  
с ограниченными ресурсами



Москва Тел.: +7 (495) 232-1864 • Факс: +7 (495) 232-1654 info@eremex.ru  
Санкт-Петербург Тел.: +7 (812) 448-0444 • Факс: +7 (812) 448-0339 www.eremex.ru

реклама

**XP** XP Power

**ГЕРМЕТИЧНЫЕ ИСТОЧНИКИ ПИТАНИЯ ДЛЯ СВЕТОДИОДНОГО ОСВЕЩЕНИЯ**

- Диапазон входного напряжения 90...305 В переменного тока
- Выходные мощности 50, 75, 100, 150 Вт
- Генераторы тока и напряжения
- Степень защиты IP67
- Диапазон рабочих температур от -40 до +60°C



Серия DLG



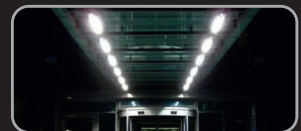
Уличное освещение



Рекламные вывески



Наружная подсветка



Освещение туннелей

ОФИЦИАЛЬНЫЙ ДИСТРИБЬЮТОР ПРОДУКЦИИ XP POWER

**PROSOFT**®

Тел.: (495) 234-0636 • Факс: (495) 234-0640 • E-mail: info@prosoft.ru • Web: www.prosoft.ru

Реклама



ЗАО «НАУЧНО-ПРОИЗВОДСТВЕННАЯ ФИРМА «ДОЛОМАНТ»

## ВЫСОКИЕ ТЕХНОЛОГИИ НА СЛУЖБЕ ОТЕЧЕСТВУ

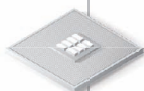
### Контрактное производство

электронных изделий любой сложности по конструкторской документации заказчика



#### ★ Электронные компоненты

Поставка отечественных и импортных радиоэлектронных компонентов и материалов, полное комплектование производственных программ



#### ★ Поставка печатных плат

ДОЛОМАНТ является партнером мировых лидеров по производству печатных плат



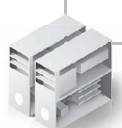
#### ★ Монтаж печатных плат

Уникальные автоматизированные технологические линии для SMT- и THT-монтажа. Все виды работ по стандартам ГОСТ и IPC



#### ★ Сборка приборов, стоек, шкафов

Полный цикл производства электроники



### Заказные разработки

в соответствии с ТЗ заказчика, в том числе изделий специального назначения



### Разработка и производство электронного оборудования и программного обеспечения

Более 500 изделий для специальных применений и жестких условий эксплуатации



### Поставка в качестве второго поставщика

Более 400 000 наименований изделий иностранного производства под контролем военного представительства



### Специальные проверки и исследования

**Контакты** Россия, 117437, г. Москва, ул. Профсоюзная, д. 108  
Тел.: (495) 234-0639, факс: (495) 232-1654  
Web: [www.dolomant.ru](http://www.dolomant.ru), E-mail: [info@dolomant.ru](mailto:info@dolomant.ru)  
**Заказные разработки** E-mail: [cd@dolomant.ru](mailto:cd@dolomant.ru)

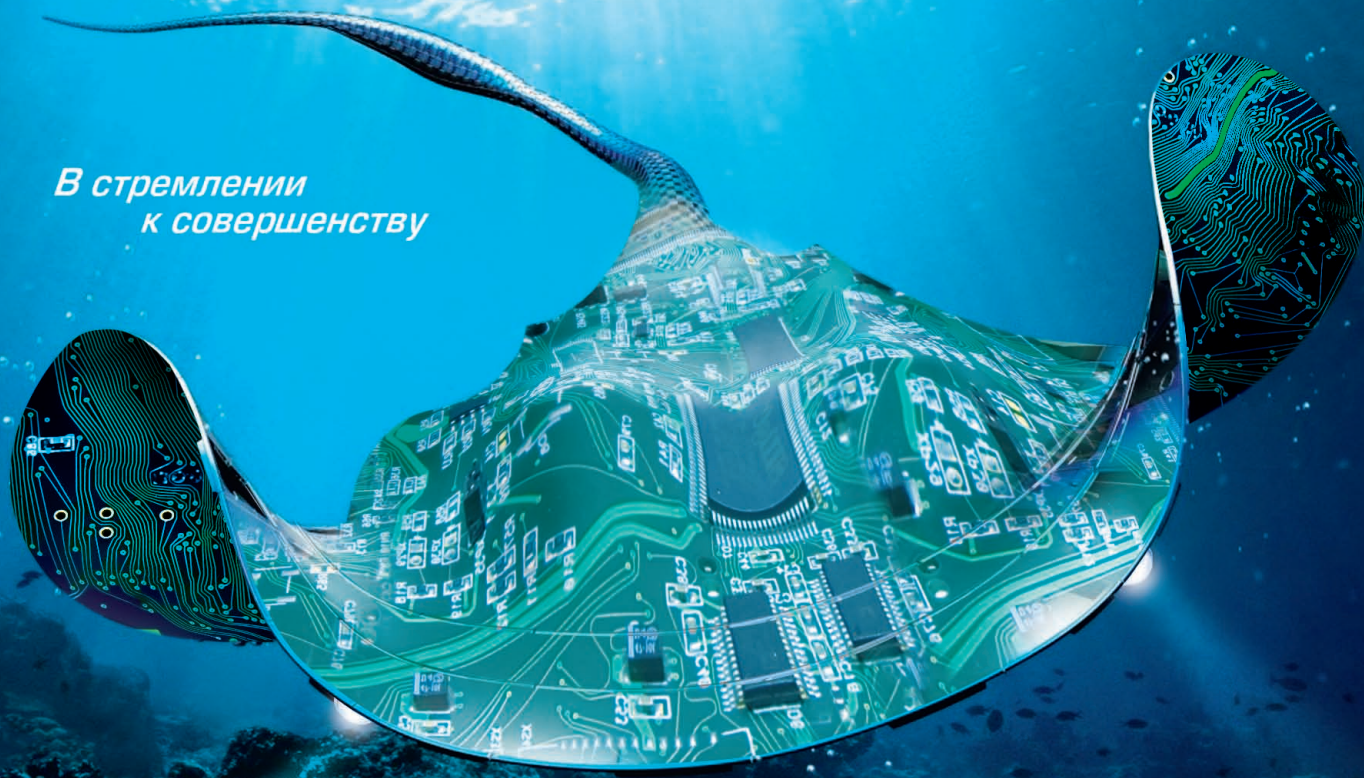
**Контрактное производство электроники** Россия, 117342, г. Москва, ул. Введенского, д. 3  
Тел.: (495) 739-0775, факс: (495) 739-0776  
E-mail: [product@dolomant.ru](mailto:product@dolomant.ru)

© СТА-ПРЕСС

Реклама



В стремлении  
к совершенству



Реклама



## Комплексные поставки электронных компонентов СПЕЦИАЛЬНОГО, ДВОЙНОГО И ОБЩЕГО НАЗНАЧЕНИЯ

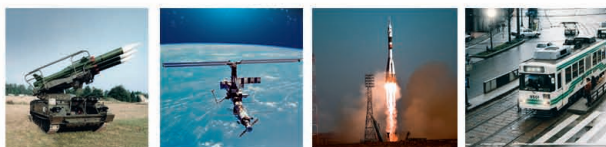
Второй поставщик в системе «ВОЕНЭЛЕКТРОНСЕРТ».

Поставка электронных компонентов отечественного производства категорий качества ОТК, ВП, ОСМ, ОС.

Организация и проведение дополнительных испытаний качества изготовления.

Поставка электронных компонентов иностранного производства с предоставлением гарантий качества, проведением сертификационных испытаний по оценке соответствия требованиям нормативных документов Минобороны РФ.

- ▶ Свидетельство об аттестации № СВС.01.423.1031.11 от 30 ноября 2011 г.
- ▶ Лицензия Федерального Космического Агенства № 1578К от 22 августа 2011 г.



Закрyтое акционерное общество «Фаворит – Электронная Компания»

[WWW.FAVORIT-EC.RU](http://WWW.FAVORIT-EC.RU) тел./факс: +7(495) 627-76-24

Представительство ЗАО «Фаворит – ЭК»  
в Республике Беларусь, г. Минск  
Тел.: +375 (17) 207-01-85  
info@favorit-ec.ru

Представительство ЗАО «Фаворит-ЭК»  
в Санкт-Петербурге ООО «Невская Электронная Компания»  
Тел.: +7 (812) 449-52-40  
www.spbnek.ru • nek@spbnek.ru

ЭЛЕКТРОННАЯ КОМПАНИЯ  
**Фаворит-ЭК**  
a FEK company

Представительство ЗАО «Фаворит – ЭК»  
в Нижнем Новгороде  
Тел.: +7 (910) 886-80-60  
alexandra@favorit-ec.ru

Реклама